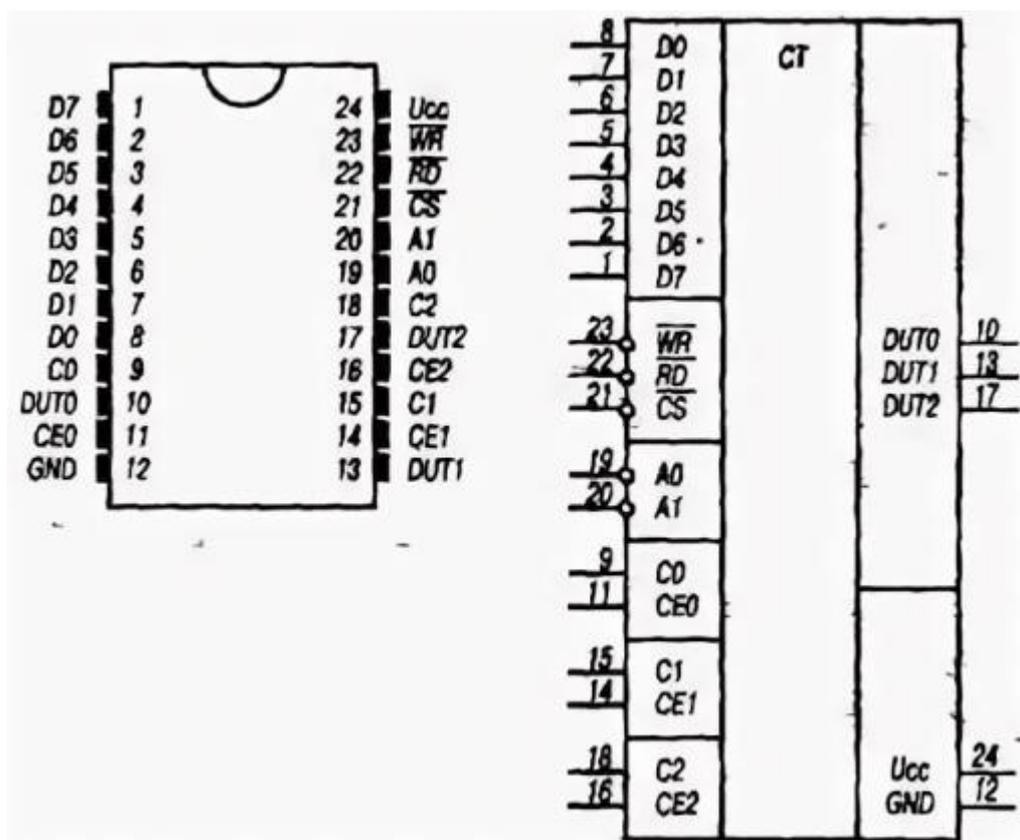


КР580ВИ53— таймер



Микросхемы представляют собой трехканальное программируемое устройство временных интервалов (таймер), предназначенное для организации работы микропроцессорных систем в режиме реального времени. Реализованы в виде трех независимых 16-разрядных каналов с общей схемой управления. Содержат 4100 интегральных элементов. Корпус типа 2120.24-3.

Назначение выводов: 1...8 - двунаправленные трехстабильные входы/выходы канала данных D7...D0; 9, 15, 18 - входы тактовых импульсов CLC0, CLC1, CLC2; 10, 13, 17 - входы каналов (счетчиков) O0, O1, O2; 11, 14, 16 - входы "разрешение" каналов E0, E1, E2; 12 - общий; 19, 20 - входы адресных шин A0, A1; 21 — вход "выбор микросхемы" \overline{CS} ; 22 - вход "чтение" \overline{RD} ; 23 - вход "запись" \overline{WR} ; 24 - напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 В ± 5%
Входное напряжение высокого уровня	2,2...5,25 В
Входное напряжение низкого уровня	-0,5...+0,8 В
Выходное напряжение высокого уровня	≥ 2,4 В
Выходное напряжение низкого уровня	≤ 0,45 В
Ток потребления	≤ 140 мА
Ток утечки на входах	≤ ±10 мкА
Ток утечки на входах/выходах	≤ ±10 мкА
Выходной ток высокого уровня	≤ -0,4 мА
Выходной ток низкого уровня	≤ 2,2 мА
Входная емкость	≤ 10 пФ
Емкость на входах/выходах	≤ 20 пФ
Емкость нагрузки	≤ 100; 150 пФ
Время установления сигнала "выбор микросхемы"	

относительно сигнала “запись”:
 КР580ВИ53 ≥ 50 нс
 Время сохранения сигнала “выбор микросхемы”
 относительно сигнала “запись” ≥ 30 нс
 Время установления сигналов адреса (A0, A1)
 относительно сигнала “запись”:
 КР580ВИ53 ≥ 50 нс
 Время сохранения сигналов адреса (A0, A1)
 относительно сигнала “запись” ≥ 30 нс
 Время установления сигналов данных (D7...D0)
 относительно сигнала “запись”:
 КР580ВИ53 ≥ 300 нс
 Время сохранения сигналов данных (D7...D0)
 относительно сигнала “запись”:
 КР580ВИ53 ≥ 40 нс
 Время восстановления сигнала “запись” ≥ 1 мкс
 Время установления сигнала “выбор микросхемы”
 относительно сигнала “чтение”:
 КР580ВИ53 ≥ 50 нс
 Время установления сигналов адреса (A0, A1)
 относительно сигнала “чтение”:
 КР580ВИ53 ≥ 50 нс
 Длительность сигнала “запись” низкого уровня:
 КР580ВИ53 ≥ 400 нс
 Время сохранения сигналов адреса (A0, A1)
 относительно сигнала “чтение” ≥ 5 нс
 Время сохранения сигнала выбор микросхемы
 относительно сигнала “чтение” ≥ 5 нс
 Длительность сигнала “чтение” низкого уровня:
 КР580ВИ53 ≥ 400 нс
 Время восстановления сигнала “чтение” ≥ 1 мкс
 Время задержки сигналов данных (D7...D0)
 относительно сигнала “чтение”:
 КР580ВИ53 ≤ 300 нс
 Время задержки сигналов данных (D7...D0)
 относительно сигнала “чтение”:
 КР580ВИ5325...125 нс
 Длительность сигнала тактового импульса низкого уровня ≥ 150 нс
 Длительность сигнала тактового импульса высокого уровня ≥ 230 нс
 Период импульсов тактовых сигналов ≥ 380 нс
 Время установления сигнала “разрешение” при переходе его
 из состояния высокого (низкого) уровня в состояние низкого
 (высокого) уровня относительно тактового сигнала ≥ 100 нс
 Время сохранения сигнала “разрешение” при переходе его из
 состояния высокого уровня в состояние низкого уровня
 относительно тактового сигнала ≥ 50 нс
 Длительность сигнала “разрешение” низкого уровня ≥ 100 нс
 Длительность сигнала “разрешение” высокого уровня ≥ 150 нс
 Время сохранения сигнала “разрешение” при переходе его
 из состояния низкого уровня в состояние высокого уровня
 относительно тактового сигнала ≥ 50 нс
 Время задержки сигнала “выход” относительно сигнала
 “разрешение” при переходе его из состояния высокого уровня в
 состояние низкого уровня (только для режимов: генератор
 частоты импульсный и генератор меандра) ≤ 300 нс

Время задержки сигнала “выход” относительно
тактового сигнала ≤ 400 нс

Предельно допустимые режимы эксплуатации

Максимальное напряжение питания 5,25 В
Максимальный выходной ток низкого уровня 2,2 мА
Максимальный выходной ток высокого уровня $|-0,4|$ мА
Максимальная емкость нагрузки 190 пФ
Температура окружающей среды -10...+70 °С