

数据手册

三相电机控制 MCU FU6332

峰昭科技（深圳）股份有限公司

目 录

目 录.....	2
符号及数字意义说明.....	17
英文缩写及说明.....	18
1 系统介绍.....	19
1.1 特性.....	19
1.2 应用场景.....	21
1.3 概述.....	21
1.4 系统框图.....	22
1.4.1 FU6332N 功能框图.....	22
1.5 Memory 空间.....	23
1.5.1 Program Memory	23
1.5.2 Data Memory	23
1.5.3 SFR	24
1.5.4 XSFR.....	25
2 引脚定义.....	28
2.1 FU6332N QFN40 引脚列表.....	28
2.2 FU6332N 封装 QFN40.....	31
3 封装信息.....	32
3.1 QFN40_5X5.....	32
4 订购信息.....	33
5 电气特性.....	34
5.1 绝对最大值.....	34
5.2 全局电气特性.....	34
5.3 MR Sensor 电气特性.....	35
5.4 GPIO 电气特性	35
5.5 Pre-driver IO 电气特性	36
5.6 ADC 电气特性	36
5.7 参考电压电气特性.....	36
5.8 运算放大器电气特性.....	37
5.9 HALL/BEMF 电气特性	37
5.10 OSC 电气特性.....	37
5.11 复位电气特性.....	37

5.12	LDO 电气特性	38
5.13	封装热阻.....	38
6	复位控制.....	39
6.1	复位源(RST_SR).....	39
6.2	复位使能.....	39
6.3	外部引脚复位、上电复位.....	39
6.4	低电压保护复位.....	39
6.5	看门狗溢出复位.....	39
6.6	RSTFED 复位.....	39
6.7	软复位.....	40
6.8	复位寄存器.....	41
6.8.1	RST_SR (0xC9)	41
7	中断控制.....	42
7.1	简介.....	42
7.2	中断源使能.....	42
7.3	外部中断.....	42
7.4	中断说明.....	44
7.5	中断寄存器.....	45
7.5.1	IE (0xA8)	45
7.5.2	IP0 (0xB8)	45
7.5.3	IP1 (0xC0)	45
7.5.4	IP2 (0xC8)	46
7.5.5	IP3 (0xD8)	46
7.5.6	TCON (0x88)	46
8	I2C(Inter-Integrated Circuit bus).....	48
8.1	简介.....	48
8.2	操作说明.....	49
8.2.1	主机模式.....	49
8.2.2	从机模式.....	49
8.2.3	I2C 中断源.....	50
8.3	I2C 寄存器.....	51
8.3.1	I2C_CR (0x4028)	51
8.3.2	I2C_ID (0x4029)	51
8.3.3	I2C_DR (0x402A)	52
8.3.4	I2C_SR (0x402B)	52

9	SPI(Serial peripheral interface)	55
9.1	简介.....	55
9.2	操作说明.....	55
9.2.1	SPI 主方式.....	55
9.2.1.1	主方式配置.....	56
9.2.2	SPI 从方式.....	56
9.2.3	SPI 中断源.....	57
9.2.4	SPI 的工作方式.....	57
9.2.5	串行时钟时序.....	58
9.3	SPI 寄存器.....	60
9.3.1	SPI_CR0 (0x4030)	60
9.3.2	SPI_CR1 (0x4031)	61
9.3.3	SPI_CLK (0x4032)	62
9.3.4	SPI_DR (0x4033)	62
10	UART(Universal Asynchronous Receiver / Transmitter)	63
10.1	简介.....	63
10.2	UART 操作说明.....	63
10.2.1	模式 0.....	63
10.2.2	模式 1.....	63
10.2.3	模式 2.....	64
10.2.4	模式 3.....	64
10.2.5	UART 中断源.....	64
10.3	UART1 寄存器.....	65
10.3.1	UT_CR (0x98)	65
10.3.2	UT_DR (0x99)	65
10.3.3	UT_BAUD (0x9A,0x9B)	65
10.4	UART2 寄存器.....	66
10.4.1	UT2_CR (0x8A)	66
10.4.2	UT2_DR (0x89)	67
10.4.3	UT2_BAUD (0x4042,0x4043)	67
11	LIN (Local Interconnect Network)	68
11.1	简介.....	68
11.2	LIN 从机操作说明	68
11.3	睡眠和唤醒.....	69
11.4	错误侦测与处理.....	69

11.5	其它事项.....	69
11.6	LIN 寄存器	70
11.6.1	LIN_CR(0x40E0).....	70
11.6.2	LIN_SR(0x40E1).....	70
11.6.3	LIN_CSR(0x40E2).....	71
11.6.4	LIN_ID(0x40E3).....	72
11.6.5	LIN_SIZE(0x40E4).....	72
11.6.6	LIN_BAUD(0x40E5,0x40E6).....	72
12	MDU.....	73
12.1	简介.....	73
12.2	特性.....	73
12.3	功能说明.....	73
12.3.1	操作方法.....	73
12.3.2	运算结果左移 1 位的 16 位有符号乘法.....	74
12.3.3	16 位有符号乘法.....	74
12.3.4	16 位无符号乘法.....	74
12.3.5	32 位/16 位的无符号除法.....	74
12.3.6	低通滤波器(LPF).....	75
12.3.7	坐标转换(Sin/Cos).....	75
12.3.8	反正切(Atan).....	75
12.4	寄存器.....	76
12.4.1	控制寄存器:MDU_CR(0xC1).....	76
12.4.2	模式配置寄存器:MDU_MD(0xCA).....	76
12.4.3	数据寄存器 A:MDU_A(0xC7,0xC6).....	77
12.4.4	数据寄存器 B:MDU_B(0xC5,0xC4).....	77
12.4.5	数据寄存器 C:MDU_C(0xC3,0xC2).....	78
12.4.6	数据寄存器 D:MDU_D(0xCB).....	78
13	PI/PID.....	79
13.1	简介.....	79
13.2	特性.....	79
13.3	操作说明.....	79
13.4	PI 寄存器.....	80
13.4.1	PI_CR (0xF9).....	80
13.4.2	PI0_KP (0x02E0, 0x02E1).....	81
13.4.3	PI0_KI (0x02E2, 0x02E3).....	81

13.4.4	PI0_UKMAX (0x02E4, 0x02E5)	82
13.4.5	PI0_UKMIN (0x02E6, 0x02E7)	82
13.4.6	PI0_EK1 (0x02E8, 0x02E9)	83
13.4.7	PI0_EK (0x02EA, 0x02EB)	83
13.4.8	PI0_UKH (0x02EC, 0x02ED)	84
13.4.9	PI0_UKL (0x02EE, 0x02EF)	84
13.4.10	PI1_KP (0x02D0, 0x02D1)	85
13.4.11	PI1_KI (0x02D2, 0x02D3)	85
13.4.12	PI1_UKMAX (0x02D4, 0x02D5)	86
13.4.13	PI1_UKMIN (0x02D6, 0x02D7)	86
13.4.14	PI1_EK1 (0x02D8, 0x02D9)	87
13.4.15	PI1_EK (0x02DA, 0x02DB)	87
13.4.16	PI1_UKH (0x02DC, 0x02DD)	88
13.4.17	PI1_UKL (0x02DE, 0x02DF)	88
13.4.18	PI2_KP (0x02BC, 0x02BD)	89
13.4.19	PI2_KI (0x02BE, 0x02BF)	89
13.4.20	PI2_UKMAX (0x02C0, 0x02C1)	90
13.4.21	PI2_UKMIN (0x02C2, 0x02C3)	90
13.4.22	PI2_EK1 (0x02C4, 0x02C5)	91
13.4.23	PI2_EK (0x02C6, 0x02C7)	91
13.4.24	PI2_UKH (0x02C8, 0x02C9)	92
13.4.25	PI2_UKL (0x02CA, 0x02CB)	92
13.4.26	PI2_KD (0x02CC, 0x02CD)	93
13.4.27	PI2_EK2 (0x02CE, 0x02CF)	93
13.4.28	PI3_KP (0x02A8, 0x02A9)	94
13.4.29	PI3_KI (0x02AA, 0x02AB)	94
13.4.30	PI3_UKMAX (0x02AC, 0x02AD)	95
13.4.31	PI3_UKMIN (0x02AE, 0x02AF)	95
13.4.32	PI3_EK1 (0x02B0, 0x02B1)	96
13.4.33	PI3_EK (0x02B2, 0x02B3)	96
13.4.34	PI3_UKH (0x02B4, 0x02B5)	97
13.4.35	PI3_UKL (0x02B6, 0x02B7)	97
13.4.36	PI3_KD (0x02B8, 0x02B9)	98
13.4.37	PI3_EK2 (0x02BA, 0x02BB)	98
14	FOC/SVPWM.....	99

14.1	FOC/SVPWM 操作说明	99
14.1.1	简介.....	99
14.1.2	参考输入.....	99
14.1.3	PI 控制器.....	99
14.1.4	坐标转换.....	100
14.1.4.1	PARK 逆变换	100
14.1.4.2	CLARKE 逆变换.....	100
14.1.4.3	CLARKE 变换.....	101
14.1.4.4	PARK 变换	101
14.1.5	SVPWM.....	101
14.1.5.1	七段式 SVPWM.....	102
14.1.5.2	五段式 SVPWM.....	103
14.1.6	过调制.....	103
14.1.7	死区补偿.....	103
14.1.8	电流电压采样.....	103
14.1.8.1	单电阻采样模式.....	104
14.1.8.2	双三电阻采样模式.....	106
14.1.8.3	电流采样基准.....	107
14.1.9	角度模式.....	107
14.1.9.1	爬坡强制角度.....	107
14.1.9.2	强拉角度.....	108
14.1.9.3	估算器角度.....	108
14.1.10	电机实时参数.....	110
14.1.10.1	顺风逆风检测.....	110
14.1.10.2	反电动势检测.....	110
14.1.10.3	功率	110
14.1.11	FG 输出产生	111
14.2	FOC 寄存器.....	112
14.2.1	FOC_CR0 (0x409F)	112
14.2.2	FOC_CR1 (0x40A0)	113
14.2.3	FOC_CR2 (0x40A1)	113
14.2.4	FOC_TSMIN (0x40A2)	114
14.2.5	FOC_TGLI (0x40A3)	114
14.2.6	FOC_TBLO (0x40A4)	115
14.2.7	FOC_TRGDLY (0x40A5)	115

14.2.8	FOC_CSO (0x40A6, 0x40A7)	115
14.2.9	FOC_RTHESTEP (0x40A8, 0x40A9)	116
14.2.10	FOC_RTHEACC (0x40AA, 0x40AB)	116
14.2.11	FOC_EOMELPF (0x40AA, 0x40AB)	117
14.2.12	FOC_RTHECNT (0x40AC)	117
14.2.13	FOC_THECOR (0x40AD)	117
14.2.14	FOC_EMF (0x40AE, 0x40AF)	118
14.2.15	FOC_THECOMP (0x40AE, 0x40AF)	118
14.2.16	FOC_DMAX (0x40B0, 0x40B1)	118
14.2.17	FOC_DMIN (0x40B2, 0x40B3)	119
14.2.18	FOC_QMAX (0x40B4, 0x40B5)	119
14.2.19	FOC_QMIN (0x40B6, 0x40B7)	119
14.2.20	FOC_UD (0x40B8, 0x40B9)	120
14.2.21	FOC_UQ (0x40BA, 0x40BB)	120
14.2.22	FOC_ID (0x40BC, 0x40BD)	121
14.2.23	FOC_IQ (0x40BE, 0x40BF)	121
14.2.24	FOC_IBET (0x40C0, 0x40C1)	121
14.2.25	FOC_VBET (0x40C2, 0x40C3)	122
14.2.26	FOC_VALP (0x40C4, 0x40C5)	122
14.2.27	FOC_UDCPS (0x40C2, 0x40C3)	122
14.2.28	FOC_UQCPS (0x40C4, 0x40C5)	123
14.2.29	FOC_IC (0x40C6, 0x40C7)	123
14.2.30	FOC_IB (0x40C8, 0x40C9)	123
14.2.31	FOC_IA (0x40CA, 0x40CB)	124
14.2.32	FOC_THETA (0x40CC, 0x40CD)	124
14.2.33	FOC_ETHETA (0x40CE, 0x40CF)	124
14.2.34	FOC_EALP (0x40D0, 0x40D1)	125
14.2.35	FOC_EBET (0x40D2, 0x40D3)	125
14.2.36	FOC_EOME (0x40D4, 0x40D5)	126
14.2.37	FOC_UQEX (0x40D6, 0x40D7)	126
14.2.38	FOC_KFG (0x40D6, 0x40D7)	126
14.2.39	FOC_POW (0x40D8, 0x40D9)	127
14.2.40	FOC_EOMEKLPF (0x40D8)	127
14.2.41	FOC_IAMAX (0x40DA, 0x40DB)	127
14.2.42	FOC_IBMAX (0x40DC, 0x40DD)	128

14.2.43	FOC_ICMAX (0x40DE, 0x40DF)	128
14.2.44	FOC_EFREQMAX (0x406F)	129
14.2.45	FOC_EKP (0x4074, 0x4075)	129
14.2.46	FOC_EKI (0x4076, 0x4077)	129
14.2.47	FOC_EBMFK (0x407C, 0x407D)	130
14.2.48	FOC_KSLIDE (0x4078, 0x4079)	130
14.2.49	FOC_EKLPMIN (0x407A, 0x407B)	131
14.2.50	FOC_OMEKLPF (0x407E, 0x407F)	131
14.2.51	FOC_FBASE (0x4080, 0x4081)	131
14.2.52	FOC_EFREQACC (0x4082, 0x4083)	132
14.2.53	FOC_EFREQMIN (0x4084, 0x4085)	132
14.2.54	FOC_EFREQHOLD (0x4086, 0x4087)	133
14.2.55	FOC_EK3 (0x4088, 0x4089)	133
14.2.56	FOC_EK4 (0x408A, 0x408B)	133
14.2.57	FOC_EK1 (0x408C, 0x408D)	134
14.2.58	FOC_EK2 (0x408E, 0x408F)	134
14.2.59	FOC_IDREF (0x4090, 0x4091)	134
14.2.60	FOC_IQREF (0x4092, 0x4093)	135
14.2.61	FOC_DQKP (0x4094, 0x4095)	135
14.2.62	FOC_DQKI (0x4096, 0x4097)	136
14.2.63	FOC_UDCFLT (0x4098, 0x4099)	136
15	TIM1	137
15.1	Timer1 操作说明	137
15.1.1	Timer 计数单元	138
15.1.1.1	分频控制器	138
15.1.1.2	基本定时器	138
15.1.1.3	重载定时器	139
15.1.2	测位信号的滤波和采样	140
15.1.2.1	滤波	140
15.1.2.2	采样	140
15.1.3	位置检测事件	141
15.1.4	换相事件	141
15.1.5	Timer1 中断	142
15.2	BLDC 方波驱动	142
15.2.1	方波驱动的六步换相	143

15.2.2	方波驱动的工作原理.....	144
15.2.2.1	60 度基准时间.....	144
15.2.2.2	60 度强制换相.....	144
15.2.2.3	续流屏蔽.....	145
15.2.2.4	测位成功到换相的角度.....	145
15.2.2.5	逐波限流.....	145
15.3	Timer1 寄存器.....	146
15.3.1	TIM1_CR0 (0x4068)	146
15.3.2	TIM1_CR1 (0x4069)	147
15.3.3	TIM1_CR2 (0x406A)	147
15.3.4	TIM1_CR3 (0x406B)	147
15.3.5	TIM1_CR4 (0x406C)	148
15.3.6	TIM1_IER (0x406D)	149
15.3.7	TIM1_SR (0x406E)	149
15.3.8	TIM1_BCOR (0x4070, 0x4071)	150
15.3.9	TIM1_DBRx (x=1~7)(0x4074+2*x, 0x4075+2*x)	151
15.3.10	TIM1__BCNTR (0x4082, 0x4083)	152
15.3.11	TIM1__BCCR (0x4084, 0x4085)	153
15.3.12	TIM1__BARR (0x4086, 0x4087)	153
15.3.13	TIM1__RARR (0x4088, 0x4089)	154
15.3.14	TIM1__RCNTR (0x408A, 0x408B)	154
15.3.15	TIM1__ITRIP (0x4098, 0x4099)	154
16	TIM2.....	156
16.1	TIM2 操作说明	156
16.1.1	分频器控制.....	156
16.1.2	计数器 TIM2__CNTR 的读写和计数.....	156
16.1.3	输出模式.....	157
16.1.3.1	TIM2__ARR/TIM2__DR 的读写	157
16.1.3.2	高/低电平持续输出.....	157
16.1.3.3	PWM 输出	157
16.1.3.4	中断事件.....	157
16.1.4	输入信号滤波和边沿检测.....	158
16.1.5	输入 timer 模式	159
16.1.6	输入 counter 模式.....	160
16.1.7	QEP&RSD 模式	161

16.1.7.1	RSD 的比较器采样	162
16.1.8	步进模式.....	162
16.2	TIM2 寄存器	164
16.2.1	TIM2_CR0(0xA1)	164
16.2.2	TIM2_CR1(0xA9)	165
16.2.3	TIM2_CNTR(0xAA,0xAB).....	166
16.2.4	TIM2_DR(0xAC,0xAD).....	167
16.2.5	TIM2_ARR(0xAE,0xAF)	167
17	TIM3/TIM4.....	169
17.1	TIM3/TIM4 操作说明	169
17.1.1	分频器控制.....	169
17.1.2	TIMx_CNTR 的读写和计数.....	169
17.1.3	输出模式.....	170
17.1.3.1	高/低电平输出模式.....	170
17.1.3.2	PWM 模式.....	170
17.1.3.3	中断事件.....	170
17.1.4	输入信号滤波和边沿检测.....	171
17.1.5	输入 timer 模式	171
17.1.6	TIM4 的 FG 输出模式	172
17.2	TIM3/TIM4 寄存器	172
17.2.1	TIMx_CR0(0x9C/0x9E) (x=3/4)	172
17.2.2	TIMx_CR1(0x9D/0x9F) (x=3/4)	173
17.2.3	TIMx_CNTR(0xA2,0xA3/0x92,0x93) (x=3/4)	174
17.2.4	TIMx_DR(0xA4,0xA5/0x94,0x95) (x=3/4)	175
17.2.5	TIMx_ARR(0xA6,0xA7/0x96,0x97) (x=3/4)	175
18	SYS_TICK	176
18.1	操作说明.....	176
18.2	寄存器.....	176
18.2.1	DRV_SR(0x4061).....	176
18.2.2	SYST_ARR(0x4064,0x4065).....	177
19	Driver	178
19.1	操作说明.....	178
19.1.1	简介.....	178
19.1.2	输出控制模块.....	178
19.1.2.1	计数比较模块.....	179

19.1.2.2	死区模块.....	179
19.1.2.3	输出使能与极性.....	180
19.1.2.4	主输出使能 MOE.....	181
19.1.2.5	中断	181
19.1.2.5.1	比较匹配中断	181
19.1.2.5.2	FG 中断.....	182
19.2	寄存器.....	182
19.2.1	DRV_CR (0x4062)	182
19.2.2	DRV_SR(0x4061).....	183
19.2.3	DRV_OUT (0xF8)	184
19.2.4	DRV_CMRR(0x405C, 0x405D)	184
19.2.5	DRV_ARR(0x405E,0x405F).....	186
19.2.6	DRV_COMR(0x405A,0x405B)	186
19.2.7	DRV_DR(0x4058,0x4059).....	187
19.2.8	DRV_DTR(0x4060).....	187
19.2.9	DRV_CNTR(0x4066,0x4067).....	188
20	WDT.....	189
20.1	WDT 使用注意事项.....	189
20.2	WDT 操作说明.....	189
20.3	WDT 寄存器	189
20.3.1	WDT_CR (0x4026)	189
20.3.2	WDT_ARR (0x4027)	189
20.3.3	CCFG1 (0x401E)	190
21	RTC 与时钟校准	191
21.1	RTC 基本功能框图.....	191
21.2	RTC 操作说明.....	191
21.3	RTC 寄存器.....	191
21.3.1	计数寄存器: RTC_TM (0x402C, 0x402D)	191
21.3.2	控制寄存器: RTC_STA (0x402E)	191
21.4	时钟校准.....	192
21.4.1	简介.....	192
21.4.2	寄存器.....	192
22	IO.....	194
22.1	IO 简介	194
22.2	IO 操作说明	194

22.3	IO 寄存器	194
22.3.1	P0_OE (0xFC)	194
22.3.2	P1_OE (0xFD)	195
22.3.3	P2_OE (0xFE)	195
22.3.4	P3_OE (0xFF)	195
22.3.5	P4_OE (0xE9)	196
22.3.6	P1_AN (0x4050)	196
22.3.7	P2_AN (0x4051)	197
22.3.8	P3_AN (0x4052)	197
22.3.9	P0_PU (0x4053)	197
22.3.10	P1_PU (0x4054)	198
22.3.11	P2_PU (0x4055)	198
22.3.12	P3_PU (0x4056)	198
22.3.13	P4_PU (0x4057)	198
22.3.14	PH_SEL (0x404C)	199
22.3.15	PH_SEL1 (0x404D)	200
22.3.16	P0 (0x80) /P1 (0x90) /P2 (0xA0) /P3 (0xB0) /P4(0xE8).....	200
23	ADC.....	202
23.1	ADC 简介	202
23.2	ADC 框图	202
23.3	ADC 操作说明	203
23.3.1	顺序扫描采样模式.....	203
23.3.2	触发采样模式.....	204
23.3.3	输出数据格式.....	204
23.4	ADC 寄存器	206
23.4.1	ADC_CR(0x4039)	206
23.4.2	ADC_MASK={ ADC_MASKH, ADC_MASKL} (0x4036~0x4037)	206
23.4.3	ADC_SCYC={ADC_SCYCH[3:0],ADC_SCYCL}(0x4035[5:2],0x4038).....	207
23.4.4	ADC0_DR={ADC0_DRH,ADC0_DRL} (0x0300~0x0301)	209
23.4.5	ADC1_DR={ADC1_DRH, ADC1_DRL} (0x0302~0x0303)	209
23.4.6	ADC2_DR={ADC2_DRH, ADC2_DRL} (0x0304~0x0305)	210
23.4.7	ADC3_DR={ADC3_DRH, ADC3_DRL}(0x0306~0x0307).....	210
23.4.8	ADC4_DR={ADC4_DRH, ADC4_DRL} (0x0308~0x0309)	211
23.4.9	ADC5_DR={ADC5_DRH, ADC5_DRL} (0x030A~0x030B)	211
23.4.10	ADC6_DR={ADC6_DRH, ADC6_DRL} (0x030C~0x030D)	212

23.4.11	ADC7_DR={ADC7_DRH, ADC7_DRL} (0x030E~0x030F)	212
23.4.12	ADC8_DR={ADC8_DRH, ADC8_DRL} (0x0310~0x0311)	213
23.4.13	ADC9_DR={ADC9_DRH, ADC9_DRL} (0x0312~0x0313)	213
23.4.14	ADC10_DR={ADC10_DRH, ADC10_DRL} (0x0314~0x0315)	214
23.4.15	ADC11_DR={ADC11_DRH, ADC11_DRL} (0x0316~0x0317)	214
23.4.16	ADC12_DR={ADC12_DRH, ADC12_DRL} (0x0318~0x0319)	215
23.4.17	ADC13_DR={ADC13_DRH, ADC13_DRL} (0x031A~0x031B)	215
23.4.18	ADC14_DR={ADC14_DRH, ADC14_DRL} (0x031C~0x031D)	216
24	DAC	217
24.1	DAC 简介	217
24.2	DAC0 功能框图	217
24.3	DAC1 功能框图	218
24.4	DAC 寄存器	219
24.4.1	DAC_CR (0x4035)	219
24.4.2	DAC0_DR (0x404B)	219
24.4.3	DAC1_DR (0x404A)	219
25	DMA	220
25.1	DMA 功能与说明	220
25.2	DMA 寄存器	220
25.2.1	DMA0_CR0 (0x403A)	221
25.2.2	DMA1_CR0 (0x403B)	222
25.2.3	DMA0_LEN (0x403C)	223
25.2.4	DMA0_BA (0x403E、0x403F)	223
25.2.5	DMA1_LEN (0x403D)	224
25.2.6	DMA1_BA (0x4040、0x4041)	224
26	VREF	225
26.1	VREF 模块的操作说明	225
26.2	VREF 模块的寄存器	226
26.2.1	VREF_CR(XRAM: 0x404F)	226
27	VHALF	227
27.1	VHALF 模块的操作说明	227
27.2	VHALF 模块的寄存器	227
28	运放	228
28.1	简介	228
28.2	运放操作说明	228

28.2.1	母线电流采样运放 AMP0	228
28.2.1.1	AMP0 普通模式	228
28.2.1.2	AMP0 PGA 差分输入模式	229
28.2.2	相电流运放 (AMP1/AMP2)	229
28.2.2.1	AMP1	229
28.2.2.2	AMP2	230
28.3	运放寄存器	230
28.3.1	AMP_CR (0x404E)	230
28.3.2	AMP0_GAIN (0x4034)	230
29	比较器	232
29.1	比较器操作说明	232
29.1.1	比较器 CMP3	232
29.1.1.1	母线电流保护	234
29.1.1.2	逐波限流	234
29.1.2	比较器 CMP4	235
29.1.3	比较器组 CMPG0	236
29.1.4	比较器采样	239
29.1.5	比较器输出	240
29.2	比较器寄存器	241
29.2.1	CMP_CR0(0xD5)	241
29.2.2	CMP_CR1(0xD6)	241
29.2.3	CMP_CR2(0xDA)	242
29.2.4	CMP_CR3(0xDC)	244
29.2.5	CMP_CR4(0xE1)	245
29.2.6	CMP_SAMR(0x40AD)	245
29.2.7	CMP_SR(0xD7)	246
29.2.8	EVT_FILT(0xD9)	247
29.2.9	TSD_CR(0x402F)	248
30	电源模块	249
30.1	LDO	249
30.1.1	LDO 模块的操作说明	249
30.2	低压检测	249
30.2.1	简介	249
30.2.2	操作说明	250
30.2.3	寄存器	251

30.2.3.1	LVSR(0xDB)	251
31	FLASH	252
31.1	简介	252
31.2	操作说明	252
31.3	FLASH 寄存器	253
31.3.1	FLA_CR	253
31.3.2	FLA_KEY	253
32	CRC (循环冗余校验计算单元)	255
32.1	CRC 功能框图	255
32.2	CRC16 生成多项式	255
32.3	CRC16 基本逻辑图	255
32.4	操作说明	256
32.4.1	计算单个字节的 CRC	256
32.4.2	批量计算 ROM 数据 CRC	256
32.5	CRC 寄存器	258
32.5.1	控制寄存器: CRC_CR	258
32.5.2	输入数据寄存器: CRC_DIN	259
32.5.3	结果输出寄存器: CRC_DR	259
32.5.4	自动计算起点寄存器: CRC_BEG	259
32.5.5	自动计算块数寄存器: CRC_CNT	259
33	休眠模式	261
33.1	简介	261
33.2	PCON 寄存器	261
34	代码保护	262
34.1	简介	262
34.2	操作说明	262
35	磁阻传感器	264
35.1	简介	264
35.2	使用说明	264
35.3	传感器功能框图	265
35.4	应用电路推荐	266
36	修改记录 (Document Change List)	267
	Copyright Notice	268

符号及数字意义说明

- 数字表现格式：
 - 16 进制数字：数字前缀 0x，或后缀 h。例：0x1234，1234h
 - 10 进制数字：不加修饰。例：1234
 - 2 进制：数字前缀 0b，或后缀 b。例：0b1011，1011b
- 信号名后缀“_N”，表示该信号为低电平有效
- 控制寄存器后的[]表示寄存器中的控制位。例如，ABCD[XY]表示 ABCD 寄存器中的 XY 控制位。
- 控制寄存器名中的 x 表示类似寄存器。如 TIMx_CR0 表示 TIM3_CR0 和 TIM4_CR0。
- [m: n]表示比特范围。例如，[3: 0]表示从 bit3 到 bit0。
- 用 Pm.n 表示 Portm 的第 n 个端口。例如，P0.0 表示 port0 的 0 号端口。
- 寄存器读写特性表示：
 - R：只读
 - W：只写
 - R/W：可读可写
 - W0：只可写 0
 - W1：只可写 1
- 标明“reserved”的控制位为保留位，禁止写入，读出的数据无意义。
- 默认值为“-”时，表示该位为不定值
- 当寄存器同时包含可读写位和只读位时，只能向只读位写入默认值。
- 对读出和写入代表不同意义的寄存器，不可使用 RMW（read-modified-write）指令。

英文缩写及说明

ADC: Analog Digital Convertor 模数转换器
BEMF: Back Electromotive Force 反电动势
BLDC: Brush-Less DC motor 无刷直流电机
CRC: Cyclic Redundancy Check 循环冗余校验功能
DAC: Digital Analog Convertor 数模转换器
DMA: Direct Memory Access 不经过 CPU 直接与内存交换数据的方式
FOC: Field Oriented Control 电机磁场定向控制法, 也称矢量控制法
I2C: Inter Integrated Circuit 一种简单的双向二线制同步串行通信总线
GPIO: General Purpose Input Output 通用输出输入端口
IRAM: Internal RAM 内置 RAM
LDO: Low Dropout Regulator 低压差稳压电源
LIN: Local Interconnect Network 一种低成本的串行通讯网络, 用于实现汽车中的分布式系统
LPF: Low Pass Filter 低通滤波器
MDU: Multiplication Division Unit 乘除计算协处理器
ME: Motor Engine 峰昭特有电机驱动协处理器
PI/PID: Proportion Integral Differential 比例/积分/微分控制器
PWM: Pulse width modulation wave 脉冲宽度调制波形
QEP: Quadrature Encoder Pulse 正交编码器
RSD: Rotating State Detection 顺逆风状态检测功能
RTC: Real Time Clock 实时时钟
SFR: Special Function Register 控制寄存器
SPI: Serial Peripheral Interface 串行通信接口
SVPWM: Space Vector PWM 空间矢量 PWM 波形生成法
UART: Universal Asynchronous Receiver/Transmitter 异步串行通信接口
WDT: Watch Dog Timer 看门狗定时器
XRAM: External RAM 扩展 RAM

1 系统介绍

1.1 特性

- 电源电压:

FU6332N:

单电源高压模式: VCC_MODE=0, 外部电源从 VCC 输入 5~28V, VDD5 由内部 LDO 产生

单电源低压模式: VCC_MODE=1, 外部电源从 VDD5 输入 3~5.5V, 同时将 VCC 与 VDD5 短接

双电源模式: VCC_MODE=1, 外部电源 1 从 VCC 输入 5~36V, 外部电源 2 从 VDD5 输入 5V

- 双核: 8051 内核和 ME

- 集成 180° 角度磁传感器, 可感应 X-Y 平面磁场角度

- 指令周期大多为 1T 或 2T (1T 为 12 个系统周期, 当系统时钟为 24MHz 时, 1T=41.67us)

- 16kB Flash ROM、带 CRC 校验功能、支持程序自烧录和代码保护功能

- 256 bytes IRAM, 768 bytes XRAM

- 电机驱动引擎 ME: 包含 PID 控制模块、FOC 模块、MDU 辅助计算模块, 低通滤波器 LPF

- 16 个中断源, 4 级中断优先级

- GPIO:

- FU6332N: 22 个 GPIO

- 定时器:

- TIM1: 方波驱动时序控制, 支持自动换相、逐波限流

- TIM2: PWM 输出, 输入 PWM 波形的周期及个数检测, 顺逆风检测 RSD

- TIM3/TIM4: PWM 输出, 输入 PWM 波形的周期检测,

- SYS_TICK 定时器

- RTC 定时器

- 通信接口:

- 1 个 SPI

- 1 个 I2C

- 2 个 UART, 其中 UART2 支持 LIN Slave 模式

- 2 通道 DMA, 支持用于 I2C/SPI/UART 数据传输

- 模拟外设:

- 12 位 ADC, 1us 转换, 可选择内部 VREF、外部 VREF 作参考电压

ADC 通道数:

FU6332N: 8 通道

- 内置 VREF 参考, 可配置 3V、4V、4.5V、VDD5
- 内置 VHALF(1/2 VREF)参考输出
- 3 个独立运算放大器, 其中 AMP0 可配置可编程增益放大器
- 3 路模拟比较器
- DAC: 1 路 9 位, 1 路 6 位
- 内置 MOSFET 驱动器
3P3N Pre-driver 输出
- FOC 驱动支持单电阻、双电阻、三电阻电流采样
- 振荡器:
 - 内置 24MHz \pm 2%高速振荡器
 - 内置 32.8kHz 低速振荡器
- Watch-dog
- LVD 低电压检测
- 过温检测功能
- 两线制 FICE 协议提供在线仿真功能

1.2 应用场景

可用于无感/BLDC/PMSM 电机、三相/单相感应电机、伺服电机驱动。

云台、闸门、电动门、物流机器人、玩具车、电动门、舞台灯光等。

1.3 概述

FU6332 系列是一款集成电机控制引擎(ME)和 8051 内核的高性能电机驱动专用芯片。ME 集成了 FOC、MDU、LPF、PID、SVPWM 等诸多硬件模块,可由硬件自动完成有感/无感 BLDC/PMSM 电机的 FOC 驱动/方波驱动的运算和控制;8051 内核用于参数配置和日常事务处理,双核并行工作实现各种高性能电机控制,采用了各向异性磁阻 (AMR) 技术,相比霍尔效应的磁传感器有很多优势。8051 内核大部分指令周期为 1T 或 2T。芯片内部集成有高速运算放大器、比较器、Pre-driver、高速 ADC、CRC、SPI、I2C、UART、LIN、多种 TIMER 等功能,内置高压 LDO,适用于 BLDC/PMSM 电机的方波、FOC 驱动控制。

1.4 系统框图

1.4.1 FU6332N 功能框图

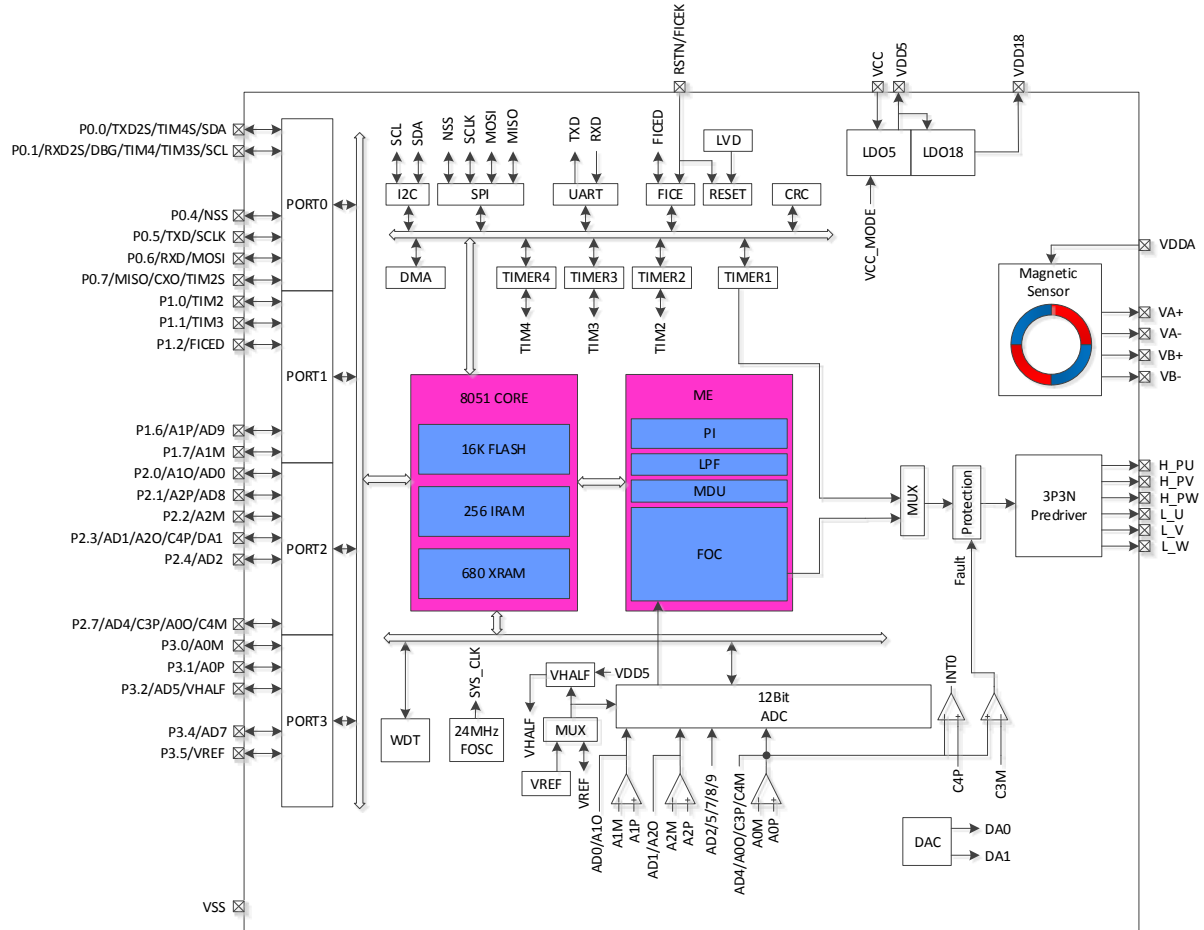


图 1-1 FU6332N 功能框图

1.5 Memory 空间

内部存储空间分为指令空间（Program Memory）和数据空间（Data Memory），两个空间独立编址空间。

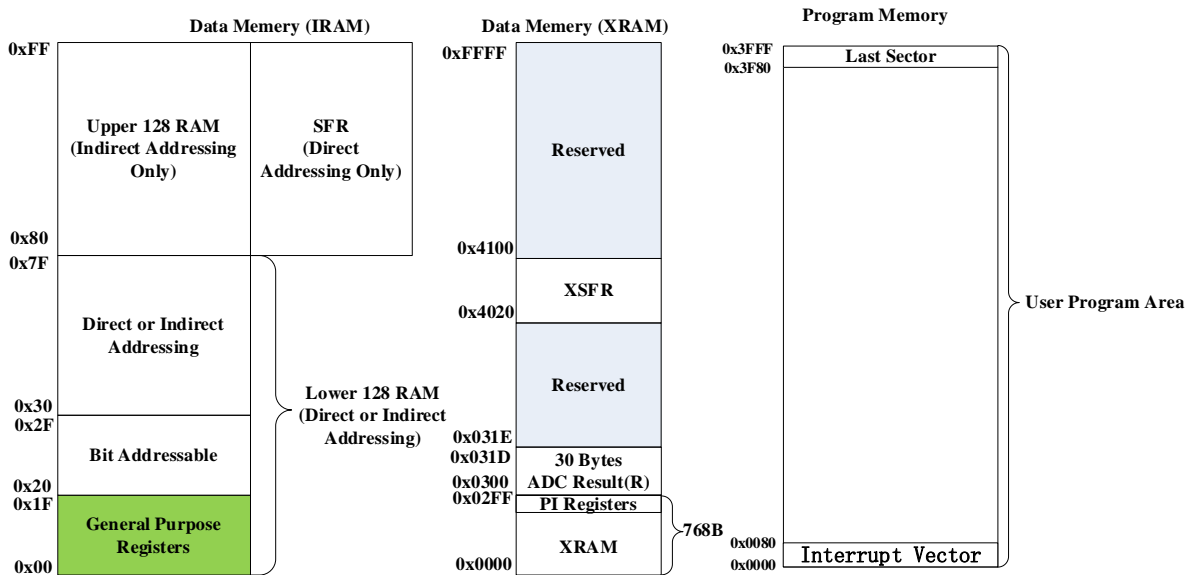


图 1-2 Memory 空间分配

1.5.1 Program Memory

指令空间可寻址范围 0x0000-0x3FFF。指令空间存储介质为 FLASH，用于存储控制程序。

第一个扇区（0x0000-0x007F）是中断向量地址区，用于保存各个中断子程序的起始地址。最后一个扇区（0x3F80-0x3FFF）里配置有芯片内部控制信号。

1.5.2 Data Memory

数据空间分为外部数据空间（External Data Memory）和内部数据空间（Internal Data Memory）。如图 1-2 所示。

外部数据空间的地址范围为 0x0000-0xFFFF，仅可通过 MOVX 指令访问。其中包括扩展数据存储空间 XRAM（0x0000-0x02A7），扩展控制寄存器空间（0x02A8-0x02EF，0x4020-0x40FF）以及 ADC 转换结果存储区域（0x0300-0x031D）。若不使用 PI/PID 模块，用户程序可用的 XRAM 空间为 768Bytes；若使用了 PI/PID 模块，用户程序可用的 XRAM 空间为 680Bytes。

内部数据空间的地址范围为 0x00-0xFF。其中 0x00-0x1F 为通用寄存器空间，包含 4 组，每组 8 个，共 32 个通用寄存器。0x20-0x7F 为低位 RAM 空间，支持直接寻址和间接寻址访问，其中 0x20~0x2F 的 16Bytes 支持 bit 寻址操作。0x80-0xFF，在间接寻址时访问时，指向 RAM 空间，直接寻址时访问时，指向 SFR 空间。

1.5.3 SFR

表 1-1 特殊功能寄存器(SFR) 地址映射

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0xF8	DRV_OUT	PI_CR			P0_OE	P1_OE	P2_OE	P3_OE
0xF0	B							
0xE8	P4	P4_OE						
0xE0	ACC	CMP_CR4						
0xD8	IP3	EVT_FILT	CMP_CR2	LVSR	CMP_CR3			
0xD0	PSW	P1_IE	P1_IF	P2_IE	P2_IF	CMP_CR0	CMP_CR1	CMP_SR
0xC8	IP2	RST_SR	MDU_MD	MDU_D				
0xC0	IP1	MDU_CR	MDU_CL	MDU_CH	MDU_BL	MDU_BH	MDU_AL	MDU_AH
0xB8	IP0							
0xB0	P3							
0xA8	IE	TIM2_CR1	TIM2_CNTRL	TIM2_CNTRH	TIM2_DRL	TIM2_DRH	TIM2_ARR L	TIM2_ARRH
0xA0	P2	TIM2_CR0	TIM3_CNTRL	TIM3_CNTRH	TIM3_DRL	TIM3_DRH	TIM3_ARR L	TIM3_ARRH
0x98	UT_CR	UT_DR	UT_BAUDL	UT_BAUDH	TIM3_CR0	TIM3_CR1	TIM4_CR0	TIM4_CR1
0x90	P1		TIM4_CNTRL	TIM4_CNTRH	TIM4_DRL	TIM4_DRH	TIM4_ARR L	TIM4_ARRH
0x88	TCON	UT2_DR	UT2_CR					
0x80	P0	SP	DPL	DPH	FLA_KEY	FLA_CR		PCON

注 1: 地址低 4 位为 0 或 8 地址的寄存器支持位寻址访问。

注 2: 有双下划线的寄存器为 16 位寄存器, 需要使用一变量将其值读出, 如果直接读取寄存器, 那么读出来的值是不正确的。

1.5.4 XSFR

表 1-2 扩展特殊功能寄存器(XSFR) 地址映射

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0x40e0	LIN_CR	LIN_SR	LIN_CSR	LIN_ID	LIN_SIZE	LIN_BAUDH	LIN_BAUDL	
0x40d8	FOC__POWH/ FOC_EOMEKLPF	FOC__POWL	FOC__IAMAXH	FOC__IAMAXL	FOC__IBMAXH	FOC__IBMAXL	FOC__ICMAXH	FOC__ICMAXL
0x40d0	FOC__EALPH	FOC__EALPL	FOC__EBETH	FOC__EBETL	FOC__EOMEH	FOC__EOMEL	FOC__UQEXH/ FOC_KFGH	FOC__UQEXL/ FOC_KFGL
0x40c8	FOC__IBH	FOC__IBL	FOC__IAH	FOC__IAL	FOC__THETAH	FOC__THETAL	FOC__ETHETAH	FOC__ETHETAL
0x40c0	FOC__IBETH	FOC__IBETL	FOC__VBETH/ FOC_UDCPSH	FOC__VBETL/ FOC_UDCPSL	FOC__VALPH/ FOC_UQCPSH	FOC__VALPL/ FOC_UQCPSL	FOC__ICH	FOC__ICL
0x40b8	FOC__UDH	FOC__UDL	FOC__UQH	FOC__UQL	FOC__IDH	FOC__IDL	FOC__IQH	FOC__IQL
0x40b0	FOC__DMAXH	FOC__DMAXL	FOC__DMINH	FOC__DMINL	FOC__QMAXH	FOC__QMAXL	FOC__QMINH	FOC__QMINL
0x40a8	FOC__RTHESTEPH	FOC__RTHESTEPL	FOC__RTHEACCH	FOC__RTHEACCL	FOC__RTHECNT	FOC__THECOR/ CMP_SAMR	FOC__THECOMP	FOC__THECOMPL
			FOC__EOMELPFH	FOC__EOMELPFL				
0x40a0	FOC__CR1	FOC__CR2	FOC__TSMIN	FOC__TGLI	FOC__TBLO	FOC__TRGDLY	FOC__CSOH	FOC__CSOL
0x4098	FOC__UDCFLTH/ TIM1__ITRIPH	FOC__UDCFLTL/ TIM1__ITRIPL						FOC__CR0
0x4090	FOC__IDREFH/ TIM1__IDREFH	FOC__IDREFL/ TIM1__IDREFL	FOC__IQREFH/ TIM1__IQREFH	FOC__IQREFL/ TIM1__IQREFL	FOC__DQKPH/ TIM1__DQKPH	FOC__DQKPL/ TIM1__DQKPL	FOC__DQKIH/ TIM1__DQKIH	FOC__DQKIL/ TIM1__DQKIL
0x4088	FOC__EK3H/ TIM1__RARRH	FOC__EK3L/ TIM1__RARRL	FOC__EK4H/ TIM1__RCNTRH	FOC__EK4L/ TIM1__RCNTRL	FOC__EK1H/ TIM1__BCCR	FOC__EK1L/ TIM1__BCCRL	FOC__EK2H/ TIM1__BARRH	FOC__EK2L/ TIM1__BARRL
0x4080	FOC__FBASEH/ TIM1__DBR7H	FOC__FBASEL/ TIM1__DBR7L	FOC__EFREQACCH/ TIM1__BCNTRH	FOC__EFREQACCL/ TIM1__BCNTRL	FOC__EFREQMINH/ TIM1__BCCR	FOC__EFRQMINL/ TIM1__BCCRL	FOC__EFREQHOLDH/ TIM1__BARRH	FOC__EFREQHOLDL/ TIM1__BARRL
0x4078	FOC__KSLIDEH/ TIM1__DBR3H	FOC__KSLIDEL/ TIM1__DBR3L	FOC__EKLPFMINH/ TIM1__DBR4H	FOC__EKLPFMINL/ TIM1__DBR4L	FOC__EBMFKH/ TIM1__DBR5H	FOC__EBMFKL/ TIM1__DBR5L	FOC__OMEKLPFH/ TIM1__DBR6H	FOC__OMEKLPFL/ TIM1__DBR6L

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0x4070	TIM1_BCORH	TIM1_BCORL			FOC_EKPH/	FOC_EKPL/	FOC_EKIH/	FOC_EKIL/
					TIM1_DBR1H	TIM1_DBR1L	TIM1_DBR2H	TIM1_DBR2L
0x4068	TIM1_CR0	TIM1_CR1	TIM1_CR2	TIM1_CR3	TIM1_CR4	TIM1_IER	TIM1_SR	
0x4060	DRV_DTR	DRV_SR	DRV_CR		SYST_ARRH	SYST_ARRL	DRV_CNTRH	DRV_CNTRL
0x4058	DRV_DRH	DRV_DRL	DRV_COMRH	DRV_COMRL	DRV_CMRH	DRV_CMRL	DRV_ARRH	DRV_ARRL
0x4050	P1_AN	P2_AN	P3_AN	P0_PU	P1_PU	P2_PU	P3_PU	P4_PU
0x4048			DAC1_DR	DAC_DR	PH_SEL	PH_SEL1	AMP_CR	VREF_VHALF_CR
0x4040	DMA1_BAH	DMA1_BAL	UT2_BAUDL	UT2_BAUDH	CAL_CR0	CAL_CR1		
0x4038	ADC_SCYC	ADC_CR	DMA0_CR0	DMA1_CR0	DMA0_LEN	DMA1_LEN	DMA0_BAH	DMA1_BAL
0x4030	SPI_CR0	SPI_CR1	SPI_CLK	SPI_DR	AMP0_GAIN	DAC_CR	ADC_MASK_SYSCH	ADC_MASK_SYSCL
0x4028	I2C_CR	I2C_ID	I2C_DR	I2C_SR	RTC_TMH	RTC_TML	RTC_STA	TSD_CR
0x4020		CRC_DIN	CRC_CR	CRC_DR	CRC_BEG	CRC_CNT	WDT_CR	WDT_ARR
0x4018								
0x4010								
0x4008								
0x4000								
0x0318	AD12_DRH	AD12_DRL	AD13_DRH	AD13_DRL	AD14_DRH	AD14_DRL	--	--
0x0310	AD8_DRH	AD8_DRL	AD9_DRH	AD9_DRL	AD10_DRH	AD10_DRL	AD11_DRH	AD11_DRL
0x0308	AD4_DRH	AD4_DRL	AD5_DRH	AD5_DRL	AD6_DRH	AD6_DRL	AD7_DRH	AD7_DRL
0x0300	AD0_DRH	AD0_DRL	AD1_DRH	AD1_DRL	AD2_DRH	AD2_DRL	AD3_DRH	AD3_DRL
0x02f8								
0x02f0								
0x02e8	PI0_EK1		PI0_EK		PI0_UKH		PI0_UKL	
0x02e0	PI0_KP		PI0_KI		PI0_UKMAX		PI0_UKMIN	
0x02d8	PI1_EK1		PI1_EK		PI1_UKH		PI1_UKL	
0x02d0	PI1_KP		PI1_KI		PI1_UKMAX		PI1_UKMIN	
0x02c8	PI2_UKH		PI2_UKL		PI2_KD		PI2_EK2	

Addr	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)
0x02c0	PI2_UKMAX		PI2_UKMIN		PI2_EK1		PI2_EK	
0x02b8	PI3_KD		PI3_EK2		PI2_KP		PI2_KI	
0x02b0	PI3_EK1		PI3_EK		PI3_UKH		PI3_UKL	
0x02a8	PI3_KP		PI3_KI		PI3_UKMAX		PI3_UKMIN	

注 1: 有双下划线的寄存器为 16 位寄存器，需要使用一变量将其值读出，如果直接读取寄存器，那么读出来的值是不正确的。

控制寄存器 SFR 一部分映射在内部数据空间的 SFR 区域，一部分映射在外部数据空间（也称为 XSFR）。

2 引脚定义

2.1 FU6332N QFN40 引脚列表

表 2-1 FU6332N QFN40 引脚列表

PAD 名称	FU6332 QFN40	IO 类型	功能描述
VDDA	39	P	角度传感器电源，通常接 VDD5
VDDA	40	P	角度传感器电源，通常接 VDD5
VA-	1	AO	角度传感器正弦差分输出负端
VB-	2	AO	角度传感器余弦差分输出负端
VSS	3	P	模拟地
VB+	4	AO	角度传感器余弦差分输出正端
VA+	5	AO	角度传感器正弦差分输出正端
H_PU	6	DO	3P3N 模式 Predriver 上桥 U 相电压输出，内置 47kΩ 上拉电阻
H_PV	7	DO	3P3N 模式 Predriver 上桥 V 相电压输出，内置 47kΩ 上拉电阻
H_PW	8	DO	3P3N 模式 Predriver 上桥 W 相电压输出，内置 47kΩ 上拉电阻
L_U	9	DO	3P3N 模式 Predriver 下桥 U 相电压输出，内置 25kΩ 下拉电阻
L_V	10	DO	3P3N 模式 Predriver 下桥 V 相电压输出，内置 25kΩ 下拉电阻
L_W	11	DO	3P3N 模式 Predriver 下桥 W 相电压输出，内置 25kΩ 下拉电阻
VCC	12	P	电源输入，电压范围由电源模式由 VCC_MODE 决定，外接 10uF 或更大滤波电容。 1. 单电源高压模式： VCC_MODE=0，外部电源从 VCC 输入 5~28V，VDD5 由内部 LDO 产生； 2. 单电源低压模式： VCC_MODE=1（即与 VDD5 相连），外部电源从 VDD5 输入 3~5.5V，同时将 VCC 与 VDD5 短接； 3. 双电源模式： VCC_MODE=1（即与 VDD5 相连），外部电源 1 从 VCC 输入 5~36V，外部电源 2 从 VDD5 输入 5V
VSS	13	P	数字地
VDD5	14	P	中压电源输入或内部 5V LDO 输出电源，由 VCC_MODE 决定，电源接法请参考 VCC 引脚描述，外接 1~4.7uF 电容。 中压电源输入或内部 5V LDO 输出电源，由配置寄存器 VCC_MODE 决定 VCC_MODE=0 时，内部 LDO 输出 5V 电源； VCC_MODE=1 时，从外部灌入 3~5.5V 电源
RSTN/ FICEK	15	DI/ DI	外部复位输入，内置上拉电阻，施密特输入 FICE 调试接口时钟端
VDD18	16	P	1.8V LDO 输出电源，外接 1~4.7uF 电容

PAD 名称	FU6332	IO 类型	功能描述
P1.2/ FICED	17	DB/ DB	GPIO P1.2 FICE 数据端口
P1.6/ A1P/ AD9/	18	DB/ AI/ AI/	GPIO P1.6 运放 A1 正输入端 ADC 通道 9 输入
P1.7/ A1M	19	DB/ AI	GPIO P1.7 运放 A1 负输入端
P2.0/ AD0/ A1O	20	DB/ AI/ AO	GPIO P2.0 ADC 通道 0 输入 运放 A1 输出端
P2.1/ A2P/ AD8/ HAL2S	21	DB/ AI/ AI/ DI	GPIO P2.1 运放 A2 正输入端 ADC 通道 8 输入 功能转移后 HALL2 逻辑电平输入
P2.2/ A2M	22	DB/ AI	GPIO P2.2 运放 A2 负输入端
P2.3/ AD1/ A2O/ C4P/ DA1	23	DB/ AI/ AO/ AI/ DO	GPIO P2.3 ADC 通道 1 输入 运放 A2 输出端 比较器 4 正输入 DAC1 输出, 无 Buffer 输出
P2.4/ AD2	24	DB/ AI	GPIO P2.4 ADC 通道 2 输入, 母线电压信号输入
P2.7/ AD4/ C3P/ A0O/ C4M	25	DB/ AI/ AI/ AO/ AI	GPIO P2.7 ADC 通道 4 输入, 用于母线电流采样 比较器 C3 的正输入端 运放 A0 输出端 比较器 C4 负输入端
P3.0/ A0M	26	DB/ AI	GPIO P3.0 运放 A0 负输入
P3.1/ A0P	27	DB/ AI	GPIO P3.1 运放 0 正输入
P3.2/ AD5/ VHALF	28	DB/ AI/ AO	GPIO P3.2 ADC 通道 5 输入 1/2 VREF 参考输出, 外接 1uF 电容
P3.4/ AD7	29	DB AI	GPIO P3.4 AD 通道 7 输入

PAD 名称	FU6332	IO 类型	功能描述
P3.5/ VREF	30	DB/ AI	GPIO P3.5 ADC 外部参考电压输入或者内部 VREF 输出，外接 1~4.7uF 电容
P0.0/ TIM4S TXD2S/ SDA	31	DB/ DB/ DO/ DB	GPIO P0.0 功能转移后 Timer4 输入或输出 第 2 组 UART 功能转移后 TXD 输出或 LIN 功能转移后 TXD 输出 I2C SDA，集电极开路输出，可配置 4.7K 上拉电阻
P0.1/ RXD2S/ DBG/ TIM4/ TIM3S/ SCL	32	DB/ DI/ DO/ DB/ DB/ DB	GPIO P0.1 第 2 组 UART 功能转移后 RXD 输入或 LIN 功能转移后 RXD 输入 Debug 端口 功能转移前 Timer4 输入或输出 功能转移后 Timer3 捕获模式输入 I2C SCL 时钟，集电极开路输出，可配置 4.7K 上拉电阻
P0.4/ NSS	33	DB/ DB	GPIO P0.4 SPI 的选择端口
P0.5/ TXD/ SCLK	34	DB/ DO/ DB	GPIO P0.5 功能转移前 UART1 数据发送端 SPI 接口时钟 CLK
P0.6/ RXD/ MOSI	35	DB/ DI/ DB	GPIO P0.6 功能转移前 UART1 数据接收端 SPI_MOSI,主机模式输出或从机模式输入
P0.7/ MISO/ CXO/ TIM2S/	36	DB/ DB/ DO/ DB/ DI	GPIO P0.7 SPI_MISO, 主机模式输入或从机模式输出 比较器输出测试引脚 Timer2 功能转移后捕获模式输入或 PWM 模式输出
P1.0/ TIM2/	37	DB/ DB/	GPIO P1.0 Timer2 功能转移前捕获模式输入或 PWM 模式输出
P1.1/ TIM3	38	DB/ DB	GPIO P1.1 Timer3 输入或输出

注：

IO 类型说明：

DI = 数字输入，

DO = 数字输出，

DB = 数字双向，

AI = 模拟输入，

AO = 模拟输出，

P = 电源

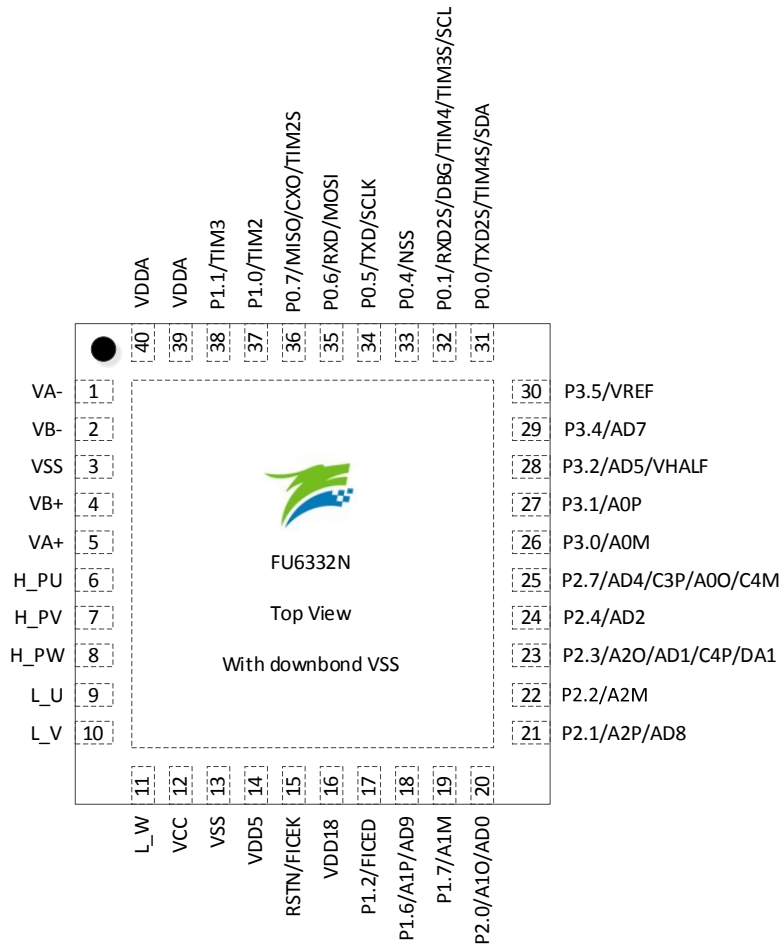
2.2 FU6332N 封装 QFN40


图 2-1 FU6332N 封装 QFN40

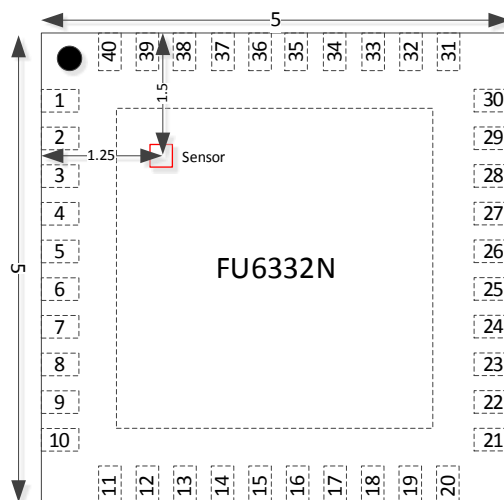


图 2-2 Sensor 位置示意图(单位: mm)

3 封装信息

3.1 QFN40_5X5

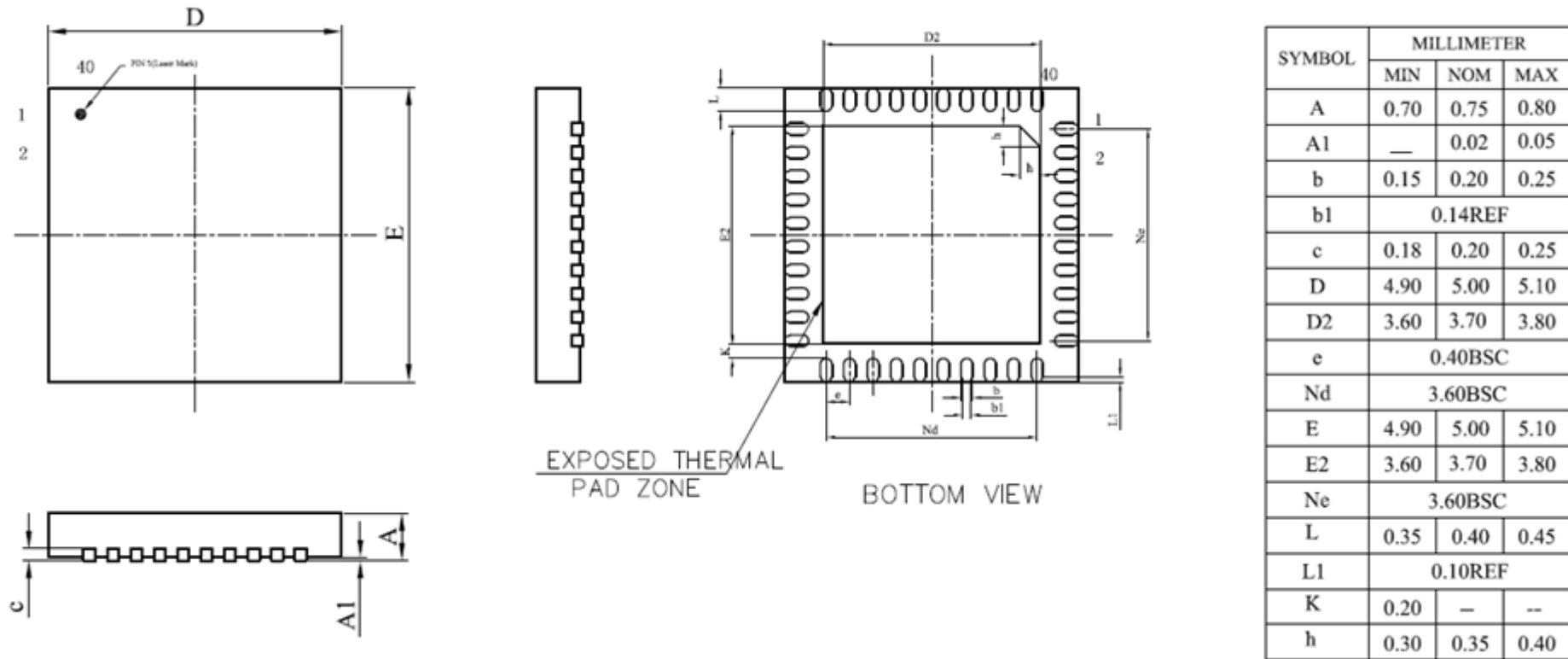


图 3-1 QFN40 5mm X 5mm 封装尺寸图

4 订购信息

表 4-1 产品型号选择

型号	MIPS(Peak)	FLASH(kByte)	XRAM(Byte)	时钟电路				驱动接口			驱动类型			I2C/UART/SPI/LIN	DMA	GPIO	定时器	模拟外设						无铅	封装		
				内部快时钟	外部快时钟	内部慢时钟	外部慢时钟	6N Pre-driver	3P3N Pre-driver	Gate Driver	方波	正弦波	FOC					ADC			DAC		VREF			运放	比较器
																		个数	通道数	位数	个数	位数					
FU6332N	24	16	768	√	—	√	—	—	√	—	√	—	√	√	23	6	1	9	12	2	9\6	√	3	4	√	QFN40 (5x5 mm)	

5 电气特性

5.1 绝对最大值

表 5-1 绝对最大值

参数	条件	最小值	典型值	最大值	单位
工作时环境温度 T_A		-40	—	85	°C
工作时结温 T_J		-40	—	150	°C
储存温度		-65	—	150	°C
VCC 相对 VSS 的电压		-0.3	—	36	V
VDD5 相对 VSS 的电压		-0.3	—	6.5	V
RSTN、GPIO 相对 VSS 的电压		-0.3	—	VDD5+0.3	V

注意：超过表 5-1 “绝对最大值”中所列的应力值可能会永久损坏器件。这仅为应力额定值，我们不建议器件运行在该规范范围以外。长期在最大额定值条件下工作可能会影响器件的可靠性。

5.2 全局电气特性

表 5-2 全局电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{V} \sim 28\text{V}$)

参数	条件	最小值	典型值	最大值	单位
VCC 工作电压(3)	单电源高压模式	5	—	28	V
	双电源模式 VCC_MODE=1, $V_{CC} \geq V_{DD5}$, (2)	5	—	36	V
VDD5 工作电压	VCC 与 VDD5 连接, (2)	3	—	5.5	V
系统时钟		—	24	—	MHz
I_{VCC} 工作电流	(1)	—	20	—	mA
I_{VCC} 待机电流	(1)	—	6	—	mA
I_{VCC} 睡眠电流		—	50	150	uA

注：

1. 根据程序运行的设置发生变化
2. Flash 写入或擦除时 VDD5 必须保持在 5~5.5V
3. 根据不同批次的样品, VCC 电压上升速率范围 0.5V/us~0.1V/s

5.3 MR Sensor 电气特性

表 5-3 MR Sensor 参数

 (除非特别声明, $T_A = 25^\circ\text{C}$)

参数	条件	最小值	典型值	最大值	单位
供电电压 VDDA/VDDB		1.0	5.0	25.0	V
电阻 R	电桥电流 = 1mA 两个电桥并联	800	1000	1200	Ω
角度范围	大于饱和磁场	0		180	Deg
灵敏度	VDDA=5V, 磁场=80G 在零输出附近时		2.1		mV/°
输出电压幅度 Vamp	VDDA=5V, 磁场=80G 峰峰值	100	120	140	mV
电桥零点偏移	磁场=80G	-3	0	+3	mV/V
电桥电阻温度系数 TCR	VDDA=5V -40~+125		2800		ppm/°C
灵敏度温度系数 TCS	VDDA=5V -40~+125		-3200		ppm/°C
电桥零点温漂系数 TCO	-40~+125		± 100		ppm/°C
电桥匹配度	(Vamp-A/Vamp-B) *100	97	100	103	%

5.4 GPIO 电气特性

表 5-4 GPIO 电气特性

 (除非特别声明, $T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{V} \sim 28\text{V}$)

参数	条件	最小值	典型值	最大值	单位
输出上升时间	50pF Load, 从 10% 上升至 90% 时间, $T_A=25^\circ\text{C}$	—	15	—	ns
输出下降时间	50pF Load, 从 90% 下降至 10% 时间, $T_A=25^\circ\text{C}$	—	13	—	ns
V_{OH} 输出高电压	$I_{OH}=4\text{mA}$	$V_{DD5}-0.7$	—	—	V
V_{OL} 输出低电压	$I_{OL}=8\text{mA}$	—	—	$V_{SS}+0.7$	V
V_{IH} 输入高电压	(1)	$0.7*V_{DD5}$	—	—	V
V_{IL} 输入低电压		—	—	$0.2*V_{DD5}$	V
上拉电阻, 除 P0[2:0]、 P1[6:3]、P2[1]、 P3[7:6] 外其他 GPIO		—	33	—	k Ω
上拉电阻, P0[2:0]、 P1[6:3]、P2[1]、P3[7:6]		—	5.6	—	k Ω
下拉电阻, P01/P11		—	10	—	k Ω

 (1) 当 $V_{DD5}=5\text{V}$ 时, V_{IH} 最小值可以为 $0.6*V_{DD5}$

5.5 Pre-driver IO 电气特性

表 5-5 Pre-driver IO 电气特性

 (除非特别声明, $T_A = 25^\circ\text{C}$, $V_{CC} = 15\text{V}$, $V_{CC_MODE}=0$)

参数	条件	最小值	典型值	最大值	单位
上桥输出拉电流		—	150	—	mA
上桥输出灌电流		—	90	—	mA
下桥输出拉电流		—	150	—	mA
下桥输出灌电流		—	180	—	mA
上桥输出上升时间	1nF Load, 从 10%上升至 90%时间	—	25	—	ns
上桥输出下降时间	1nF Load, 从 90%下降至 10%时间	—	90	—	ns
下桥输出上升时间	1nF Load, 从 10%上升至 90%时间	—	115	—	ns
下桥输出下降时间	1nF Load, 从 90%下降至 10%时间	—	60	—	ns

5.6 ADC 电气特性

表 5-6 ADC 电气特性

 (除非特别声明, $T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{V} \sim 28\text{V}$)

参数	条件	最小值	典型值	最大值	单位
INL	12 位模式,(1)	—	2	—	LSB
DNL	12 位模式,(1)	—	1.5	—	LSB
OFFSET	12 位模式,(1)	—	6	—	LSB
SNR	$f_{IN} = 350\text{kHz}$, (1)	—	70.8	—	dB
ENOB	$f_{IN} = 350\text{kHz}$, (1)	—	10.5	—	Bit
SFDR	$f_{IN} = 350\text{kHz}$, (1)	—	68.2	—	dB
THD	$f_{IN} = 350\text{kHz}$, (1)	—	67	—	dB
R_{IN} 输入电阻	(1)	—	800	—	Ω
C_{IN} 输入电容	(1)	—	30	—	pF
转换时间	(1)	—	13	—	ADCLK
采样时间	(1)	3	—	63	ADCLK

注:

(1) ADCLK=12MHz

5.7 参考电压电气特性

表 5-7 VREF & VHALF

 ($T_A = -40 \sim 85^\circ\text{C}$, $V_{CC} = 5\text{V} \sim 28\text{V}$)

参数	条件	最小值	典型值	最大值	单位
VREF	VREFVSEL=00B	—	4.5	—	V
	VREFVSEL=01B	—	VDD5	—	V
	VREFVSEL=11B	—	4	—	V

	VREFVSEL=10B	—	3	—	V
VHALF		—	VREF/2	—	V

5.8 运算放大器电气特性

表 5-8 运算放大器电气特性

 (除非特别声明, $T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{V} \sim 28\text{V}$)

参数	条件	最小值	典型值	最大值	单位
V_{ICMR} 共模输入范围		0	—	$V_{DD5}-1.5$	V
V_{OS} 运放的失配电压	$T_A = 25^\circ\text{C}$	—	5	10	mV
A_{OL} 开环增益	$R_L = 100\text{k}\Omega$	—	80	—	dB
UGBW 单位增益带宽	$C_L = 40\text{pF}$	6	10	—	MHz
SR 运放的摆率	$C_L = 40\text{pF}$	10	15	—	V/ μs

5.9 HALL/BEMF 电气特性

表 5-9 HALL/BEMF 电气特性

 (除非特别声明, $T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{V} \sim 28\text{V}$, $V_{CC_MODE}=0$)

参数	条件	最小值	典型值	最大值	单位
BEMF 内置电阻		5.4	6.8	8.2	$\text{k}\Omega$
BEMF 内置电阻间相对精度		—	1	—	%

5.10 OSC 电气特性

表 5-10 OSC 电气特性

 ($T_A = -40 \sim 85^\circ\text{C}$, $V_{CC} = 5\text{V} \sim 28\text{V}$, $V_{CC_MODE}=0$)

参数	条件	最小值	典型值	最大值	单位
内置高速晶振频率		23.5	24	24.5	MHz
内置低速晶振频率		29	32.8	37	kHz

注:

内置晶振频率为出厂时的测试值

5.11 复位电气特性

表 5-11 复位电气特性

 (除非特别声明, $T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{V} \sim 28\text{V}$, $V_{CC_MODE}=0$)

参数	条件	最小值	典型值	最大值	单位
FICEK Pin 脚复位低电平最小宽度		50			μs
VDD5 低电压复位电压	复位电压选择 LVR=2.8V	2.6	2.8	3.0	V
	复位电压选择 LVR=3.0V	2.8	3.0	3.2	V
	复位电压选择 LVR=3.5V	3.3	3.5	3.7	V

	复位电压选择 LVR=3.8V	3.6	3.8	4.0	V
--	-----------------	-----	-----	-----	---

5.12 LDO 电气特性

表 5-12 LDO 电气特性

(除非特别声明, $T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{V} \sim 28\text{V}$, $V_{CC_MODE}=0$)

参数	条件	最小值	典型值	最大值	单位
VDD5 电压	$V_{CC} = 7\text{V} \sim 28\text{V}$, $V_{CC_MODE}=0$	4.7	5	5.3	V
VDD18 电压		1.65	1.85	2.0	V

5.13 封装热阻

表 5-13 QFN40 封装热阻

参数	条件	值	单位
Θ_{JA} 芯片结温相对环境温度	(1), (3)	40	$^\circ\text{C}/\text{W}$
	(2), (3)	66	$^\circ\text{C}/\text{W}$
Θ_{JC} 芯片结温相对封装表面温度	(1), (3)	12	$^\circ\text{C}/\text{W}$

- (1) JEDEC 标准, 2S2P PCB
- (2) JEDEC 标准, 1S0P PCB
- (3) 实际应用条件不同, 会与测试结果有所出入

6 复位控制

6.1 复位源(RST_SR)

芯片有 7 个复位源：

- 上电复位 (RSTPOW)
- 外部引脚复位 (RSTEXT)
- 低电压 (RSTLVD) 复位
- 看门狗复位 (RSTWDT)
- Flash 非法操作复位 (RSTFED)
- Debug 复位 (RSTDBG)
- 软复位 (SOFTR)

复位标志可查询，记录在寄存器 RST_SR 中。最近一次的复位会把相关的标志位置 1，把其他各位标志清 0。软件可以将 RST_SR[RSTCLR]置 1 清除 RST_SR[7:3]&RST_SR[0]的复位标志位。

6.2 复位使能

复位使能参考相关控制寄存器。LVD、WDT 复位源固定使能。

6.3 外部引脚复位、上电复位

当芯片 RSTN 管脚为低，且超过 50us 时，芯片开始复位动作。复位后 MCU 从地址 0 开始执行程序。

电源上电，电压超过复位电压阈值后，芯片开始复位动作。复位动作结束后，MCU 开始正常工作。

6.4 低电压保护复位

芯片的内部电路会对 VDD5 进行监测，如果 VDD5 电压降低到了复位电压阈值，内部监测电路将发出对应的复位信号，使芯片发生复位。

相关配置寄存器可使能低电压侦测电路，以及选择低电压阈值。

6.5 看门狗溢出复位

使能看门狗定时器后，如果在其计数溢出之前没有及时喂狗，计数器溢出之后将会引发系统复位。这个复位源能够避免程序跑飞。

6.6 RSTFED 复位

FLASH 操作模块提供了软件用 MOVX“自写”、“自擦除”以及读取 FLASH 的功能（见后述代码保护章节），如果软件试图用这一指令自擦除最后一个扇区（0x3F80~0x3FFF）时，将发生 FLASH 非法操作复位。FEDR 复位源固定使能，不可禁止。

6.7 软复位

通过程序设置 RST_SR[SOFTR]=1，芯片会立刻强制复位，复位后 RST_SR[SOFTR]标志位被置 1。

6.8 复位寄存器

6.8.1 RST_SR (0xC9)

表 6-1 RST_SR (0xC9)

位	7	6	5	4	3	2	1	0
名称	RSTPOW / RSTCLR	RSTEXT	RSTLVD	RSV	RSTWDT	RSTFED	RSTDBG	SOFTR
类型	R/W	R	R	R	R	R	R	R/W
复位值	X	X	X	X	X	X	X	X
字段	名称	描述						
[7]	RSTPOW / RSTCLR	读： 上电复位标志 0：上次复位不是来自于上电复位 1：上次复位来自于上电复位 写： 写入 1 时清除 RST_SR[7:3]& RST_SR[0]的复位标志。						
[6]	RSTEXT	外部引脚复位标志 0：上次复位不是来自于外部引脚复位 1：上次复位来自外部引脚复位						
[5]	RSTLVD	低电压复位标志 0：上次复位不是来自于低电压复位 1：上次复位来自于低电压复位						
[4]	RSV	保留						
[3]	RSTWDT	看门狗溢出复位标志 0：上次复位不是来自于看门狗溢出复位 1：上次复位来自于看门狗溢出复位						
[2]	RSTFED	FLASH 代码保护复位标志 0：上次复位不是来自 FLASH 代码保护复位 1：上次复位来自 FLASH 代码保护复位						
[1]	RSTDBG	调试接口 (Debug) 复位标志 0：上次复位不是来自调试接口复位 1：上次复位来自调试接口复位						
[0]	SOFTR	软件复位。 写： 写 1 系统将发生复位 写 0 无意义 读： 0：上次复位不是由于此位被写 1 而复位 1：上次复位是由于此位被写了 1 而复位						

7 中断控制

7.1 简介

芯片内部有 16 个中断源。每个中断源有四级优先级，通过 IP0~IP3 寄存器进行设置，所有的中断源的详细列表如表 7-2 所示。每个中断源在 SFR 或者 XSFR 中都有一个或者多个相关的中断标志位。当内部电路或者外部信号满足中断条件时，相应的中断标志位硬件置 1，如果全局中断和各别中断的使能位被置 1，则向 CPU 发出中断请求，如果没有高优先级的中断子程序正在被执行，就进入中断开始执行中断子程序。

除了复位以外，每个中断源都可以设置优先级。低优先级中断的子程序在执行中可以被高优先级中断打断，低优先级中断子程序将在高优先级中断子程序结束后被继续执行。新的中断不能打断相同优先级的中断处理。中断优先级寄存器可以单独设置每一个中断的优先级。设定值 0~3 依次表示优先级从最低到最高，默认值是最低的 0。如果同时发生两个中断请求，则优先服务优先级较高的中断。如果两个中断源的优先级相同，则按照固定的优先顺序进行仲裁。固定优先顺序参见表 7-2 的排序，标号越小的优先顺序越高。

7.2 中断源使能

IE[EA]是全局中断使能位，EA=0 时不响应任何中断请求。

通过设置 SFR 或者 XSFR 中相关的各别中断使能位，可以单独使能或禁用某个中断源。但是，首先将 EA 设置为 1，使能全局中断，然后才能识别各别中断的使能。注意，全局中断使能位或各别中断使能位被清零的时候，被置 1 的中断标志位将被一直保持，一旦使能位被置 1，就会立刻进入中断。所以，在将使能位置 1 之前，要注意先将所有中断标志位清零。

7.3 外部中断

外部中断共有 2 个中断源 INT0 和 INT1。

端口 P0.0~P0.6 的数字输入信号和比较器 CMP4 的输出信号，可以作为外部中断 INT0 的信号源。由寄存器 LVSR[EXT0CFG]选择其中的一个作为中断来源。这些中断源共用一个中断入口，一个中断标志位 TCON[IF0]，由一个中断使能位 IE[EX0]控制，中断触发电平可以由 TCON[IT0]选择。优先级在 IP0[PX0]中设定。

端口 P1.0~1.7 和 P2.0~2.7 的数字输入信号可以作为外部中断 INT1 的信号源。中断触发电平可以由 TCON[IT1]选择，寄存器 P1IF 和 P2IF 里的各个位分别表示这 16 个端口的中断标志位的状况，寄存器 P1IE、P2IE 的各个位分别使能这 16 位的外部中断功能，所以，INT1 可以选择多个信号来源，在中断子程序里通过 P1IF 和 P2IF 来确认中断来源。最后这 16 个中断源共用一个中断入口，由 IE[EX1]控制使能，IP0[PX1]设定其优先级。

表 7-1 外部中断 1 对应的 IO

SFR 地址	字段	名称	描述	R/W	复位值
0xD1	[7:0]	P1IE[7:0]	Port1 各个端口作为外部中断 INT1 使能 0: 禁止 1: 使能	R/W	0x00
0xD2	[7:0]	P1IF[7:0]	Port1 各个端口作为外部中断 INT1 时的中断标志位 0: 无中断要求 1: 有中断要求 软件写入 0 时可以清零对应的中断标志位。 注意: MCU 写 0 清对应标志位时, 不需要清 0 的标志位必须写 1, 否则可能产生误清零的情况。 推荐使用如下语句: <code>mov D2h,#0FEh</code> , 以清 P1IF[0]	R/W	0x00
0xD3	[7:0]	P2IE[7:0]	Port2 各个端口作为外部中断 INT1 使能 0: 禁止 1: 使能	R/W	0x00
0xD4	[7:0]	P2IF[7:0]	Port2 各个端口作为外部中断 INT1 时的中断标志位 0: 无中断要求 1: 有中断要求 软件写入 0 时可以清零对应的中断标志位。 注意: MCU 写 0 清对应标志位时, 不需要清 0 的标志位必须写 1, 否则可能产生误清零的情况。 推荐使用如下语句: <code>mov D4h,#0FEh</code> , 以清 P2IF[0]	R/W	0x00

7.4 中断说明

表 7-2 中断说明

中断源	固定 优先 顺序	向 量 地 址	标志位	可 否 软 件 清 除	中断使能位	优先级 设定
复位	最高	0x0000	无	不可	一直使能	最高
LVW 检测中断 (低电压预警中断)/ TSD 中断(温度侦测 中断)	0	0x0003	LVSR[0]/ TCON[5]	可	CCFG1[6]/ IE[1]	IP0[1:0]
外部中断 INT0	1	0x000B	TCON[2]	可	IE[0]	IP0[3:2]
外部中断 INT1 (IO 变化中断)	2	0x0013	P1IF[7:0]/ P2IF[7:0]	可	IE[2]	IP0[5:4]
FG 中断/DRV 比较 匹配中断	3	0x001B	DRV_SR[5:4]	可	DRV_SR[3]、[2:0]	IP0[7:6]
TIM2 各种中断	4	0x0023	TIM2_CR1[7:5]	可	TIM2_CR1[4:3] TIM2_CR0[3]	IP1[1:0]
TIM1 各种中断	5	0x002B	TIM1_SR[4:0]	可	TIM1_IER[4:0]	IP1[3:2]
ADC 中断	6	0x0033	ADC_CR[0]	可	ADC_CR[1]	IP1[5:4]
CMP0/1/2 中断	7	0x003B	CMP_SR[6:4]	可	CMP_CR0[5:0]	IP1[7:6]
RTC	8	0x0043	RTC_STA[6]	可	IE[6]	IP2[1:0]
TIM3 中断	9	0x004B	TIM3_CR1[7:5]	可	TIM3_CR1[4:3] TIM3_CR0[3]	IP2[3:2]
Systick 中断	10	0x0053	DRV_SR[7]	可	DRV_SR[6]	IP2[5:4]
TIM4 中断	11	0x005B	TIM4_CR1[7:5]	可	TIM4_CR1[4:3] TIM4_CR0[3]	IP2[7:6]
CMP3 中断	12	0x0063	CMP_SR[7]	可	CMP_CR0[7:6]	IP3[1:0]
I2C 中断/UART1 中 断	13	0x006B	I2C_SR[0]/ UT_CR[1:0]	可	I2C_CR[0]/ IE[4]	IP3[3:2]
SPI 中断/ UART2 中断/ LIN 中断	14	0x0073	SPI_CR1[7]/ UT2_CR[1:0]/ LIN_SR[7:5], LIN_SR[2:0], LIN_CSR[3]	可	IE[3]/ UT2_BAUDH[5]/ LIN_CR[3]	IP3[5:4]
DMA 中断	15	0x007B	DMA0_CR0[0] DMA1_CR0[0]	可	DMA0_CR0[2]	IP3[7:6]

7.5 中断寄存器

7.5.1 IE (0xA8)

表 7-3 IE (0xA8) 中断使能

位	7	6	5	4	3	2	1	0
名称	EA	RTCIE	RSV	ES0	SPIIE	EX1	TSDIE	EX0
类型	R/W	R/W	R	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	EA	全局中断使能 0:禁止 1:使能						
[6]	RTCIE	RTC 中断使能 0:禁止 1:使能						
[5]	RSV	保留						
[4]	ES0	UART1 中断使能 0:禁止 1:使能						
[3]	SPIIE	SPI 中断使能 0:禁止 1:使能						
[2]	EX1	外部中断 1 使能 0:禁止 1:使能						
[1]	TSDIE	温度侦测中断 TSD(Temperature sensor detect) 0:禁止 1:使能						
[0]	EX0	外部中断 0 使能 0:禁止 1:使能						

7.5.2 IP0 (0xB8)

表 7-4 IP0 (0xB8) 中断优先级寄存器 0

位	7	6	5	4	3	2	1	0
名称	PDRV		PX1		PX0		PLVW_TSD	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	PDRV	FG/DRV 比较匹配中断优先级设定						
[5:4]	PX1	INT1 (外部中断 1) 优先级设定						
[3:2]	PX0	INT0 (外部中断 0) 优先级设定						
[1:0]	PLVW_TSD	LVW (低电压告警) /TSD 中断优先级设定						

注：中断优先级设定值从 0~3 依次表示优先级从最低到最高，共 4 级。

7.5.3 IP1 (0xC0)

表 7-5 IP1 (0xC0) 中断优先级寄存器 1

位	7	6	5	4	3	2	1	0
名称	PCMP		PADC		PTIM1		PTIM2	

类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	PCMP	CMP0/1/2 中断优先级设定						
[5:4]	PADC	ADC 中断优先级设定						
[3:2]	PTIM1	定时器 1 中断优先级设定						
[1:0]	PTIM2	定时器 2 中断优先级设定						

注：中断优先级设定值从 0~3 依次表示优先级从最低到最高，共 4 级。

7.5.4 IP2 (0xC8)

表 7-6 IP2 (0xC8) 中断优先级寄存器 2

位	7	6	5	4	3	2	1	0
名称	PTIM4		PSYSTICK		PTIM3		PRTC	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	PTIM4	定时器 4 中断优先级设定						
[5:4]	PSYSTICK	SYSTICK 中断优先级设定						
[3:2]	PTIM3	定时器 3 中断优先级设定						
[1:0]	PRTC	RTC 中断优先级设定						

注：中断优先级设定值从 0~3 依次表示优先级从最低到最高，共 4 级。

7.5.5 IP3 (0xD8)

表 7-7 IP3 (0xD8) 中断优先级寄存器 3

位	7	6	5	4	3	2	1	0
名称	PDMA		PSPI_UT2		PI2C_UT1		PCMP3	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	PDMA	DMA 中断优先级设定						
[5:4]	PSPI_UT2	SPI/UART2/LIN 中断优先级设定						
[3:2]	PI2C_UT1	I2C/UART1 中断优先级设定						
[1:0]	PCMP3	CMP3 中断优先级设定						

注：中断优先级设定值从 0~3 依次表示优先级从最低到最高，共 4 级。

7.5.6 TCON (0x88)

表 7-8 TCON (0x88)

位	7	6	5	4	3	2	1	0
名称	RSV		TSDIF	IT1		IF0	IT0	
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	RSV						
[5]	TSDIF	TSD 温度侦测中断标志 0: 芯片未发生超过设定温度的中断 1: 芯片发生了超过设定温度的中断。 软件写入 0 清此位为零。 此标志位常与温度保护状态位(TSDF)配合使用，TSDIF 反映的是曾经发生过超过设定温度的状态。						
[4:3]	IT1[1:0]	INT1 外部中断 1 电平触发选择 0b00: 上升沿触发中断 0b01: 下降沿触发中断 0b1x: 电平改变（上升或下降）触发中断						
[2]	IFO	INTO 外部中断 0 标志 0: INTO 未发生中断 1: INTO 发生了中断。软件写入 0 清此位为零						
[1:0]	IT0[1:0]	INTO 外部中断 0 电平触发选择 0b00: 上升沿触发中断 0b01: 下降沿触发中断 0b1x: 电平改变（上升或下降）触发中断						

8 I2C(Inter-Integrated Circuit bus)

8.1 简介

I2C（内部集成电路总线）模块提供了符合工业标准的两线串口接口，是一种简单双向的同步串行总线，可用于 MCU 和外部 I2C 设备的通讯。总线由两根串行线组成：SDA（串行数据线）和 SCL（串行时钟线）。P0.0 为 SDA 端口，P0.1 为 SCL 端口。I2C 使能后，P0.0 和 P0.1 自动变为开漏电路。可以设定 P0_PU[1:0]=1 使能内部上拉电阻，如果必要，也可外接上拉电阻。

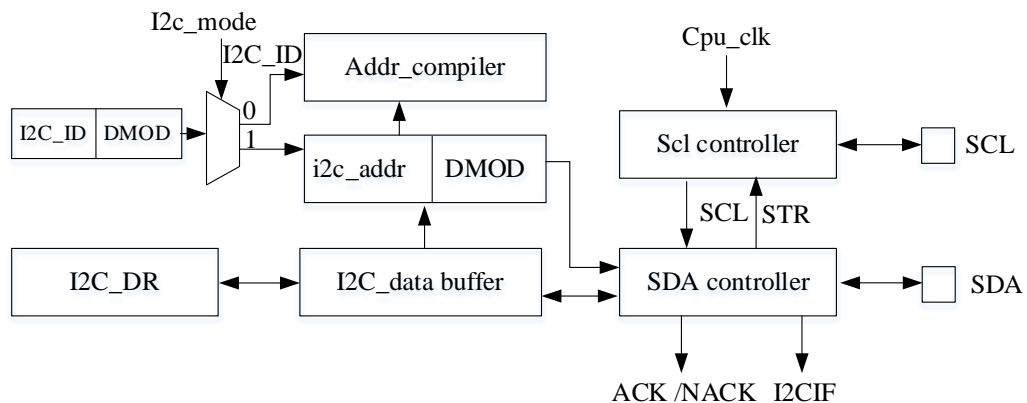


图 8-1 主器件向从器件发送数据

主要特性：

- 实现了 I2C 协议的标准模式（最高 100kHz），快速模式（最高 400kHz）以及快速+模式（最高 1MHz）。
- 既支持主机模式，也支持从机模式
- 支持 7 位地址模式和广播寻址。
- 支持 DMA 数据传输，可以有效减轻 CPU 的负担。

总线在空闲时 SDA 和 SCL 都是高电平，这是器件检测总线是否空闲的唯一依据，在传输过程中总线上有且只有一个主器件和至少一个从器件处于活跃状态，在这种情况下，其他器件如果想发起 I2C 通讯，都必须等待直到当前通讯结束，I2C 总线空闲才能控制总线。主器件用于启动总线传输数据，并且通过 SCL 向所有器件发送时钟信号，通过 SDA 发送从机地址和读写模式。如果总线上有器件匹配该地址，那么该器件将作为从器件。在总线上主从器件和数据收发的关系不是恒定的。如果主机要发送数据给从器件，则主机首先寻址从器件，然后主动发送数据至从器件，最后由主机终止数据传送，通讯过程如图 8-2 所示；如果主机要接收从器件的数据，首先由主器件寻址从器件，然后主机接收从器件发送的数据，最后由主机终止接收过程，通讯过程如图 8-3 所示。在这种情况下，主机负责产生定时时钟和终止数据传送。

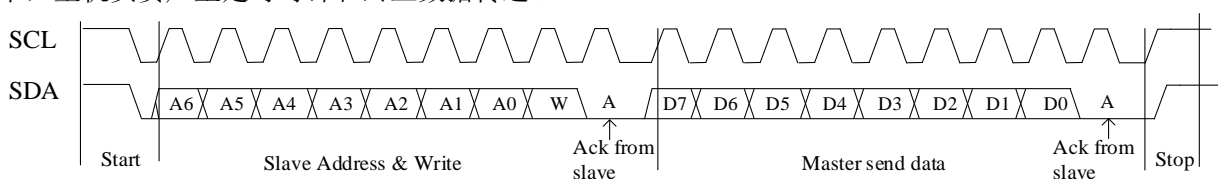


图 8-2 主器件向从器件发送数据

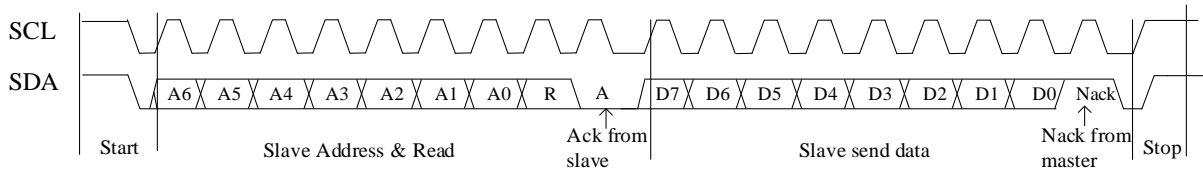


图 8-3 主器件接收从器件的数据

FU6332 系列的 I2C 能够设置为主机模式或从机模式，速度最快的达到 1MHz。使用 I2C 时，只需要配置好 I2C，通过每个设备唯一的地址进行识别，那么 I2C 通讯就只由启动信号（STA）、读写信号（DMOD）、总线挂起信号（STR）和应答信号（NACK）停止信号（STP）来控制。

8.2 操作说明

8.2.1 主机模式

1. 置位 I2C_CR[I2CMS]，设置为主机模式；
2. 配置 I2C_CR [I2CSPD]，设置时钟 SCL 频率；
3. 配置 I2C_ID[I2CADD]，设置目标器件地址；
4. 配置 I2C_SR[DMOD]，设置读写方向；
5. 置位 I2C_CR[I2CEN]，使能 I2C；
6. 置位 I2C_SR[I2CSTA]，发送 START 和地址，在接收到 ACK/NACK 后，I2C_SR[STR]被硬件置 1，SCL 被主机强制拉低；
7. 如果是发送数据，在写 I2C_DR 寄存器后，复位 I2C_SR[STR]以释放 SCL，主机开始发送数据，当数据发送完毕且接收到 ACK/NACK 后，I2C_SR[STR]硬件置 1，SCL 被主机强制拉低；
8. 如果是接收数据，在复位 I2C_SR[STR]后，主机开始接收数据，当数据接受完毕后 I2C_SR[STR]硬件置 1，SCL 被主机强制拉低，此时可先通过 I2C_SR[NACK]设置 ACK/NACK，再向 I2C_SR[STR]写 0 释放 SCL 以发送 ACK/NACK 信号，如果收到了新数据，I2C_SR[STR]硬件置 1，SCL 被主机强制拉低；
9. 如果要停止发送，可以在 I2C_SR[STR]为 1 时置位 I2C_SR[I2CSTP]，当 I2C_SR[STR]复位时发送停止信号

8.2.2 从机模式

1. 配置 I2C_CR[I2CMS]=0，设置为从机模式；
2. 配置 I2C_ID[I2CADD]，设置 slave 地址；或者配置 I2C_ID[GC]=1，使能广播模式；
3. 配置 I2C_CR[I2CEN]=1，使能 I2C；
4. 等待接收 START 信号和地址，接收到 START 信号和正确的地址后 I2C_SR[I2CSTA]和 I2C_SR[STR]被硬件置 1，SCL 被从机强制拉低。此时可先通过 I2C_SR[NACK] 设置 ACK/NACK，并通过 I2C_SR[DMOD]确认本次通讯是接收数据还是发送数据；
5. 如果是发送数据，则写 I2C_DR 寄存器；复位 I2C_SR[STR]以释放 SCL 后，发送 ACK/NACK 后发送数据，当数据发送完成且收到主机发来的 ACK/NACK 后，I2C_SR[STR]硬件置 1，SCL 被从

机强制拉低；

6. 如果是接收数据，则在准备好接收数据后复位 I2C_SR[STR] 释放 SCL，当从机接收完数据后，I2C_SR[STR]硬件置 1，SCL 被从机强制拉低，在通过 I2C_SR[NACK]设置 ACK/NACK 后，复位 I2C_SR[STR]释放 SCL 并发送 ACK/NACK，如果收到了新数据，I2C_SR[STR]硬件置 1，SCL 被主机强制拉低；

7. RESTART 功能: 当从机在 busy 状态中接收到 START 信号，则中止当前工作，等待接收地址。

8.2.3 I2C 中断源

I2C 的中断源有：

1. I2C_SR[STR] = 1 时，该中断源在主机和从机模式下都有效
2. I2C_SR[I2CSTP] = 1 时，该中断源只在从机模式下有效

如果 I2C 中断使能位 I2C_CR[I2CIE]为 1，那么 I2C 会产生中断请求。

8.3 I2C 寄存器

8.3.1 I2C_CR (0x4028)

表 8-1 I2C_CR (0x4028)

位	7	6	5	4	3	2	1	0
名称	I2CEN	I2CMS	RSV			I2CSPD1	I2CSPD0	I2CIE
类型	R/W	R/W	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
位	名称	功能						
[7]	I2CEN	I2C 使能 0: 禁止 I2C 1: 使能 I2C, 相应 GPIO 切换为 I2C 模式, OPEN DRAIN 输出。I2C 上拉是否打开由其 IO 的 Pull-up 设置决定						
[6]	I2CMS	主/从机模式选择 0: 从机模式 1: 主机模式						
[5:3]	RSV	保留						
[2:1]	I2CSPD	I2C 速度配置, 仅对主机模式下有效 00: 100kHz 传输速率 01: 400kHz 传输速率 10: 1MHz 传输速率 11: Reserved						
[0]	I2CIE	中断控制 0: 禁止 I2C 进入中断 1: 允许 I2C 进入中断, 中断请求由 I2C_SR[I2CIF]产生						

8.3.2 I2C_ID (0x4029)

表 8-2 I2C_ID (0x4029)

位	7	6	5	4	3	2	1	0
名称	I2CADD							GC
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	1	0	1	0	1	0
位	名称	功能						
[7:1]	I2CADD	I2C 地址 读: 从主机接收到的地址 写: 本机地址						
[0]	GC	广播模式, 只在从机模式下有效。 0: 不支持广播呼叫 1: 支持广播呼叫, 即 0x00 地址也会响应						

8.3.3 I2C_DR (0x402A)

表 8-3 I2C_DR (0x402A)

位	7	6	5	4	3	2	1	0
名称	I2C_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段								
名称	名称	描述						
[7:0]	I2C_DR	I2C 数据寄存器 读：准备发送的数据或接收到的数据 写：准备发送的数据						

8.3.4 I2C_SR (0x402B)

表 8-4 I2C_SR (0x402B)

位	7	6	5	4	3	2	1	0
名称	I2CBSY	DMOD	RSV	I2CSTA	I2CSTP	STR	NACK	I2CIF
类型	R	R/W	R	R/W	R/W	R/W0	R/W	R
复位值	0	0	0	0	0	0	0	0
位								
名称	名称	功能						
7	I2CBSY	I2C 忙状态标志 当 I2CEN 为 0 时，BUSY 自动为 0。 主机模式： 发送 START 成功后，硬件置 ‘1’，发送 STOP 成功后，硬件清 ‘0’。 从机模式： 收到 START 且地址匹配成功后，硬件置 ‘1’，收到 STOP 后，硬件清 ‘0’						
6	DMOD	I2C 读写标志 主机模式下： 0：写模式（主机端发数据，从机端收数据） 1：读模式（主机端收数据，从机端发数据） 从机模式为只读： 0：写模式（主机端发数据，从机端收数据） 1：读模式（主机端收数据，从机端发数据）						
5	RSV	保留						
4	I2CSTA	主机模式： 软件置 ‘1’，硬件确认 SCL、SDA 全为高后开始发送 START 和地址字节，当发送 START 和地址字节后硬件自动清 ‘0’。在发送或者接收数据的过程中，禁止 I2CSTA 写入，若要发送 RESTART，则需要数据发送或接收完毕后置 I2CSTA 为 ‘1’。 I2C_CR[I2CEN]=0 时，自动清零。 0：非 START 和地址字节 1：发送 START 或 RESTART 和地址字节 从机模式： 硬件收到 START 且地址字节匹配后置 ‘1’，软件写 0 清零。 如果从收到 START 但地址不匹配，I2CSTA 不会置 ‘1’，且后续所有事件会被忽略，直到收到下一个 START 事件。						

表 8-5 从机模式下，I2CSTA 和 I2CSTP 决定当前 I2C 数据情况：

		I2CSTA	I2CSTP	描述
		0	0	当前发送/接收的是数据字节
		0	1	当前收到的是 STOP
		1	0	当前收到的是 START + 地址字节
		1	1	当前先收到的是 STOP, 然后收到 START + 地址字节
		注: 当 I2CEN 为 '0' 时, I2CSTA 会被硬件自动清零。		
3	I2CSTP	<p>主机模式:</p> <p>在 I2CBSY 为 '1' 时, 软件才能有效写 '1', 接着硬件开始发送 STOP, 当发送完 STOP 后硬件自动清 '0'; 如果 I2CSTA 和 I2CSTP 同时写 '1', 且 I2CBSY 为 '1', 则 I2C 先发送 STOP, 发送完 STOP 后再发 START 和地址字节, START 和地址字节发送完毕后 STR 硬件置 1。在发送或者接收数据的过程中, 禁止 I2CSTP 写入, 直至数据传输完毕。当 I2C_CR[I2CEN]=0 时, 自动清零。</p> <p>0: 不发送 STOP</p> <p>1: 发送 STOP</p> <p>从机模式:</p> <p>硬件收到 STOP 后置 '1', 软件写 0 清零。</p> <p>状态标志参考表 8-5</p> <p>注: 当 I2CEN 为 '0' 时, I2CSTP 会被硬件自动清零。</p>		
2	STR	<p>I2C 总线挂起标志</p> <p>硬件置 '1', 软件写 0 清零; 当 I2CEN 为 '0' 时, STR 会被硬件自动清零。</p> <p>主机模式:</p> <p>当硬件发送完 START 加地址字节或 DATA 字节, STR 硬件置 '1', 同时 SCL 会被拉低, 直至 STR 被清零才释放 SCL。</p> <p>如果 I2CSTA 和 I2CSTP 同为 '1', 则当硬件发送完 STOP、START 加地址字节后, STR 才会置 '1'。</p> <p>从机模式:</p> <p>当硬件接收完 START 且地址匹配或 DATA 字节后, STR 硬件置 '1', 同时 SCL 会被拉低, 直至 STR 被清零。</p>		
1	NACK	<p>I2C 每发送或接收完一个字节后, 接收方向发送方的反馈 (即响应位)。I2CEN=0 时, 自动清零。</p> <p>0: ACK 应答位。表示接收方可以继续接受数据</p> <p>1: NACK 否应答位。表示接收方希望停止数据传送</p> <p>在主机读模式 (I2CMS=1, DMOD=1), 从机写模式 (I2CMS=0, DMOD=0) 时, 主机收完数据的第 8 位后将 SCL 下拉, 并设置[NACK]:</p> <p>0: 第 9 位发送 ACK</p> <p>1: 第 9 位发送 NACK</p> <p>在主机写模式 (I2CMS=1, DMOD=0), 从机读模式 (I2CMS=0, DMOD=1) 时, 主机发送完第 8 位数据就, 读[NACK]:</p> <p>0: 第 9 位收到的是 ACK</p> <p>1: 第 9 位收到的是 NACK</p> <p>注: 无论是主机模式还是从机模式, 如果是发送响应位, I2C_SR[STR]是在字节的第 8 位接收完后置 '1', 同时下拉 SCL, NACK 位的值是表示即将发送的第 9 位; 如果是接收响应位, I2C_SR[STR]是在字节的第 9 位接收完后置 '1', 同时下拉 SCL, NACK 位的值是表示当前收到的第 9 位</p>		
0	I2CIF	<p>I2C 中断请求标志位, 清除 I2CIF 将允许 I2C 继续传输数据。</p> <p>0: 无 I2C 中断请求</p>		

1: 有 I2C 中断请求

主机模式:

当 STR 为 '1' 时, I2CIF 为 '1', 否则为 '0'。

从机模式:

当 I2CSTP 为 '1' 或者 STR 为 '1' 时, I2CIF 为 '1', 否则为 '0'。

9 SPI(Serial peripheral interface)

9.1 简介

串行外设接口 SPI 是一种高速全双工同步串行总线。FU6332 系列的 SPI 可以选择作为主机还是作为从机，可以使用 3 线或 4 线的传输方式，允许总线上存在多个主器件和从器件。完整的 SPI 由 4 根信号线组成，分别是 MOSI、MISO、SCLK、NSS。

MOSI 信号是 SPI 的数据信号，当 SPI 作为主机时输出数据信号，SPI 作为从机时接收数据信号。

MISO 信号是 SPI 的数据信号，当 SPI 作为主机时接收数据信号，SPI 作为从机时输出数据信号。当 SPI 被禁止或工作在 4 线从方式而未被选中时，MISO 引脚被置于高阻态。

SCLK 信号是 SPI 的时钟信号，是数据信号的传输基准信号，由主机发送。

NSS 信号是 SPI 设备的选通信号，SPI 使用 3 线模式工作时，NSS 信号将被禁用，NSS 端口将只是普通的 IO 口。当 SPI 工作在从机模式下时，NSS 端口可以被配置为输入端口，以检测来自主机的 NSS 信号；当 SPI 工作在单主机单从机模式下时，主机的 NSS 信号可以被配置为输出，用于启动从机的 SPI；当 SPI 工作在多主机模式下时，NSS 信号被配置为输入，以检测总线当前是否有其他主机正在通信，以避免两个以上主机进行数据传输时产生冲突；当 SPI 工作在单主机多从机模式下时，主机可以通过配置多个 IO 口作为 NSS 信号以选择不同的从机来进行通讯。

9.2 操作说明

9.2.1 SPI 主方式

当 SPI 模式选择位 SPI_CR0[SPIMS]为 1 时，SPI 将以主机模式工作。在该模式下，SPI 将会根据移位寄存器是否为空来控制 SPI 启动传输。当向 SPI_DR 写入数据时，该数据实际上被写入了发送缓冲器，此时发送缓冲器空标志 SPI_CR1[TXBMT]将会置 0，如果此时移位寄存器为空，那么发送缓冲器中的数据将会传送到移位寄存器，此时传输开始：SCK 输出时钟信号，MOSI 和 MISO 将会根据 SCK 信号将数据从高位逐位送出，同时从低位逐位收入，传输结束后 SPI_CR1[SPIIF]和 SPI_CR1[TXBMT]将会置 1，移位寄存器的数据将是 MISO 接收到的数据，该数据将会被送到接收缓冲器中，向 SPI_DR 读取数据时将得到接收缓冲器的数据。如果在 SPI_CR1[TXBMT]=0 的情况下向 SPI_DR 写入数据，那么写冲突标志位 SPI_CR1[WCOL]将会置 1，并且保持发送缓冲器中的数据。

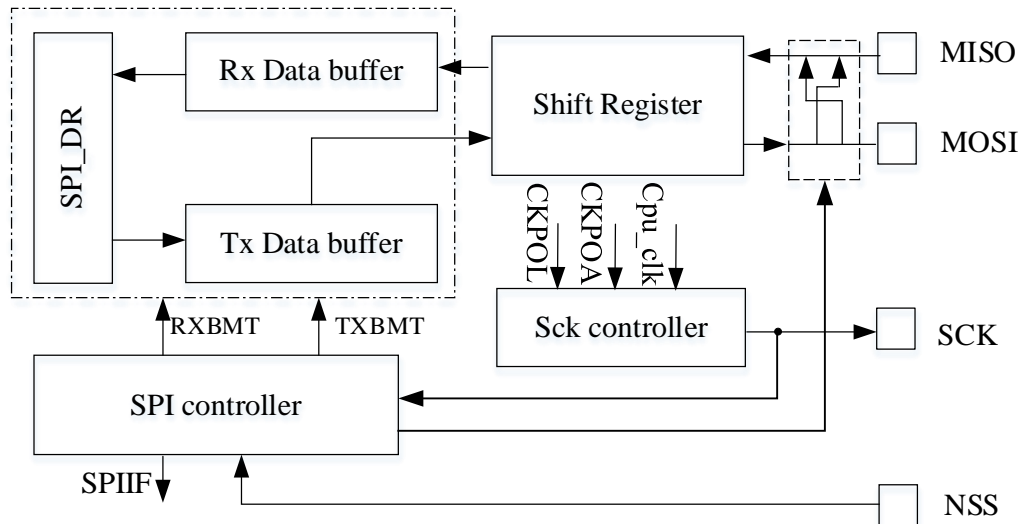


图 9-1 SPI 主机构造框图

9.2.1.1 主方式配置

1. 配置 SPI_CR1[NSSMOD]，设置 SPI 工作方式
2. 配置 SPI_CR0[CPOL]，设置时钟极性；
3. 配置 SPI_CR0[CPHA]，设置时钟相位；
4. 配置 SPI_CR0[SPIMS]=1，设置为主方式；
5. 配置 SPI_CLK，设置 SCK 频率；
6. 配置 SPI_CR1[SPIEN]=1，使能 SPI；
7. 向 SPI_DR 写入要发送的数据，每写一次，SPI 将传输一次。
8. SPI_CR1[SPIIF]置 1 后，读 SPI_DR 获取接收到的数据

9.2.2 SPI 从方式

当 SPI_CR0[SPIMS]为 0 时，SPI 将以从机模式工作。在该模式下，SPI 的 SCK 信号将由主机的 SPI 提供。当 SCK 信号未输入时，从机移位寄存器处于停止状态。当 SCK 信号输入时，从机的移位寄存器开始动作，通过 MOSI 和 MISO 开始接收和发送数据。当传输完成后，SPI_CR1[SPIIF]和 SPI_CR1[TXBMT] 将会置 1，接收缓冲器空标志位 SPI_CR0[RXBMT]将会被清零，表示当前有未读取数据。如果 SPI_CR0[RXBMT]=0 且此时有新的数据准备送入接收缓冲器，那么 SPI_CR1[RXOVR]将会置 1，此时接收缓冲器中的数据不变。当向 SPI_DR 写入数据时 SPI_CR1[TXBMT]置 0，如果此时再写入数据，那么写冲突标志位 SPI_CR1[WCOL]将会置 1，并且保持发送缓冲器中的数据。

从方式配置

1. 配置 SPI_CR1[NSSMOD]，设置 3 线从方式、4 线从方式
2. 配置 SPI_CR0[CPOL]，设置时钟极性；
3. 配置 SPI_CR0[CPHA]，设置时钟相位；
4. 配置 SPI_CR0[SPIMS]=0，设置为从方式；

5. 配置 SPI_CR1[SPIEN]=1, 使能 SPI;
6. 向 SPI_DR 写入操作数据, 等待主机发送时钟信号。

9.2.3 SPI 中断源

如果 SPI 中断被允许 (IE 寄存器的 SPIIE=1), 在下述 4 个标志位被置 1 时将产生中断。

注意: 这 4 个标志位都必须用软件清 0。

1. 在每次字节传输结束时, SPI 中断标志 SPIIF 被置 1。该标志适用于所有 SPI 方式。
2. 如果在发送缓冲器中的数据尚未被传送到移位寄存器时写 SPI_DR, 写冲突标志 WCOL 被置 1。发生这种情况时, 写 SPI_DR 的操作被忽略, 不会对发送缓冲器写入。该标志适用于所有 SPI 方式。
3. 当 SPI 被配置为工作于多主系统中的主机而 NSS 被拉为低电平时, 方式错误标志 MODF 被置 1。当发生方式错误时, SPIMS 和 SPIEN 位被清 0, 以禁止 SPI, 允许另一个主机控制总线。
4. 当 SPI 被配置为从机并且一次传输结束, 而接收缓冲器中还保持着上一次传输的数据未被读取时, 接收溢出标志 RXOVR 被置 1。新接收的字节将不被传送到接收缓冲器, 允许前面接收的字节被读取。引起溢出的数据字节丢失。

9.2.4 SPI 的工作方式

SPI 的工作方式有以下几种: 3 线 SPI, 4 线从方式/多主方式, 4 线单主方式。SPI 的工作方式将通过 SPI_CR1[NSSMOD]进行设置。

当 SPI_CR1[NSSMOD]=00 时, SPI 将以 3 线制工作, NSS 端口将不被使用。该工作方式可用于单主单从机模式。由于没有 NSS 信号作为器件选择信号, 所以要求在总线上不能有多于一个从机存在, 即只能进行点对点通信, 主从机连接方式如图 9-2 所示。

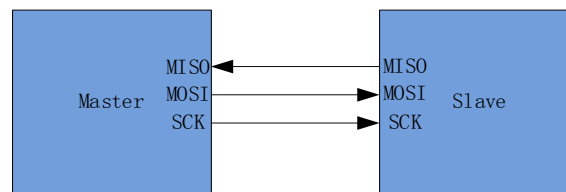


图 9-2 3 线 SPI 方式连接图

当 SPI_CR1[NSSMOD]=01 时, SPI 将以 4 线制工作, NSS 端口将被设为输入端口以检测选通信号, 当 SPI_CR0[SPIMS]=1 时, 该工作方式为多主机方式; 当 SPI_CR0[SPIMS]=0 时, 该工作方式为从机方式。对于多主机方式, 当总线中的某个主机的 NSS 被拉低, 那么这个主机将会将 SPI_CR1[MODF]置 1, 同时变为从机模式, 并且将 SPI 禁能。应当等从机 NSS 被拉低两个系统周期后, 主机再启动传输。多主机的连线方式如图 9-3 所示。

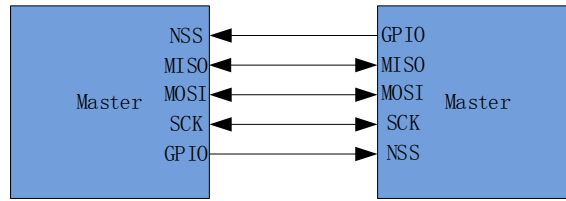


图 9-3 4 线多主方式连接图

当 $SPI_CR1[NSSMOD]=1x$ 时，SPI 将以 4 线制单主方式工作，这个工作方式只适用于主机模式。在这个工作方式下，NSS 信号为输出信号，可通过写入 $SPI_CR1[NSSMOD0]$ 的值来进行控制：当 $SPI_CR1[NSSMOD0]=1$ 时 NSS 端口将输出高电平；当 $SPI_CR1[NSSMOD0]=0$ 时 NSS 端口将输出低电平。单主机单从机的连接如图 9-4 所示。

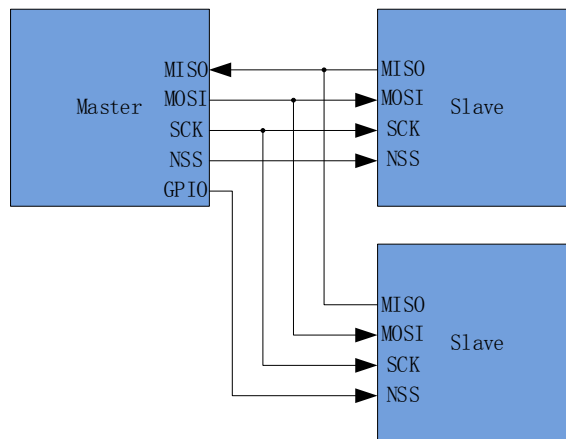


图 9-4 4 线单主方式和 4 线从方式连接图

9.2.5 串行时钟时序

使用 SPI 控制寄存器 SPI_CR0 中的时钟控制选择位可以实现串行时钟相位和极性的 4 种组合。 $SPI_CR0[CPHA]$ 选择时钟相位（移位寄存器数据跳变所用的 SCK 信号边沿）， $SPI_CR0[CPOL]$ 选择空闲电平的电位。主机和从机必须被配置为使用相同的时钟相位和极性。注意：在改变时钟相位和极性期间应禁止 SPI（SPIEN 位清零）。各种相位和极性组合设定的时钟线和数据线的时序关系如图 9-5 和图 9-6。

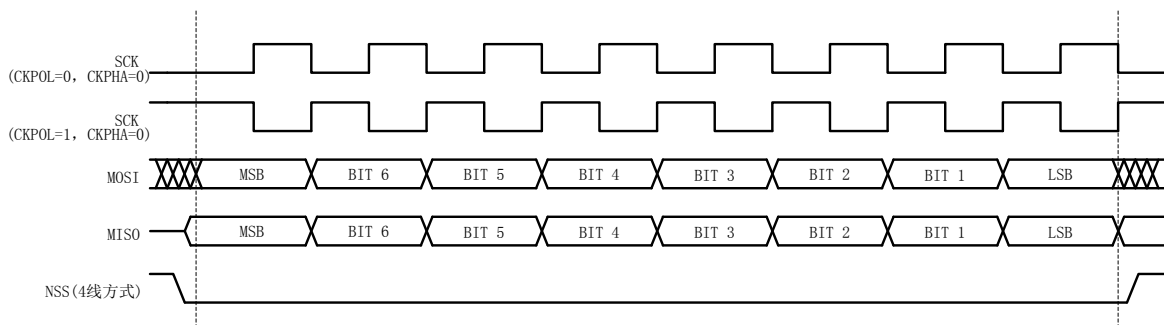


图 9-5 数据/时钟时序图(CPHA=0)

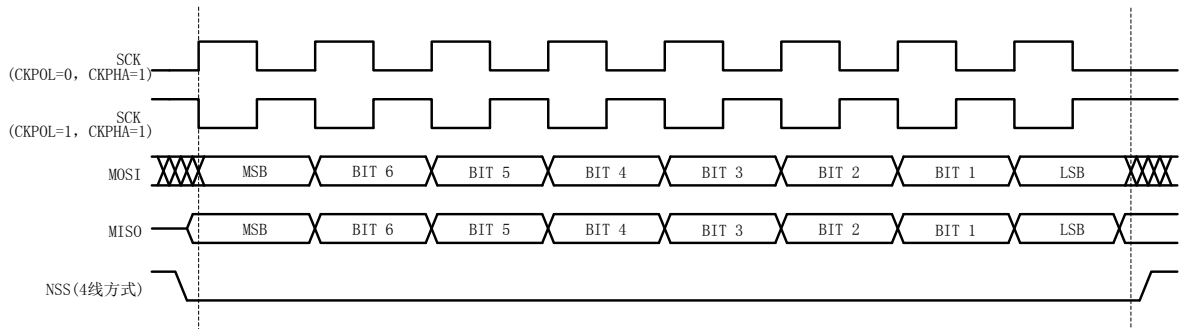


图 9-6 数据/时钟时序图(CPHA=1)

9.3 SPI 寄存器

9.3.1 SPI_CR0 (0x4030)

表 9-1 SPI_CR0 (0x4030)

位	7	6	5	4	3	2	1	0
名称	SPIBSY	SPIMS	CPHA	CPOL	SLVSEL	NSSIN	SRMT	RXBMT
类型	R	R/W	R/W	R/W	R	R	R	R
复位值	0	0	0	0	1	0	1	1
字段	名称	描述						
[7]	SPIBSY	忙标志。当一次 SPI 传输正在进行时（主或从方式），该位被置为 1						
[6]	SPIMS	主/从机设定 0: Slave（从机） 1: Master（主机）						
[5]	CPHA	时钟相位 0: 在 SCK 有效电平的前沿收信（采样），后沿送信（跳变） 1: 在 SCK 有效电平的前沿送信（跳变），后沿收信（采样）						
[4]	CPOL	时钟极性 0: SCK 低电平为空闲电平（高电平为有效电平） 1: SCK 高电平为空闲电平（低电平为有效电平）						
[3]	SLVSEL	NSS 处理后的信号 当 NSS 引脚为低电平时该位被置 1，表示 SPI 是被选中的从机。当 NSS 引脚为高电平时（未被选中为从机）该位被清 0。该位不指示 NSS 引脚的即时值，而是该引脚输入的去噪信号。						
[2]	NSSIN	NSS 即时信号，该位指示读该寄存器时 NSS 引脚的即时值。该信号未被去噪。						
[1]	SRMT	移位寄存器空标志(只在从机模式时有效) 当所有数据都被移入/移出移位寄存器并且没有新数据可以从发送缓冲器读出或向接收缓冲器写入时，该位被置 1。当数据字节被从发送缓冲器传送到移位寄存器或 SCK 发生变化时，该位被清 0。 注：在主方式时 SRMT = 1						
[0]	RXBMT	接收缓冲器空标志(只在从机模式时有效) 当接收缓冲器被读取且没有新数据时，该位被置 1。如果在接收缓冲器中有新数据未被读取，则该位被清 0。 注：在主方式时，RXBMT = 1						
相位模式/时钟极性： 00: 上升沿接收，下降沿发送，空闲电平为低 01: 上升沿发送，下降沿接收，空闲电平为高 10: 上升沿发送，下降沿接收，空闲电平为低 11: 上升沿接收，下降沿发送，空闲电平为高								

9.3.2 SPI_CR1 (0x4031)

表 9-2 SPI_CR1 (0x4031)

位	7	6	5	4	3	2	1	0
名称	SPIIF	WCOL	MODF	RXOVRN	NSSMOD 1	NSSMOD 0	TXBMT	SPIEN
类型	R/W0	R/W0	R/W0	R/W0	R/W	R/W	R	R/W
复位值	0	0	0	0	0	0	1	0
字段	名称	描述						
[7]	SPIIF	中断标志 当每次传输完一个数据（8bit）之后，这位将由硬件拉高。此位必须由软件写 0 清零						
[6]	WCOL	写冲突标志 当 TXBMT 为 0 时，写入 SPI_DR，则此位被置 1。 此位必须由软件写 0 清零						
[5]	MODF	模式错误标志位 当检测到主机模式冲突的时候，此位置为 1 (NSSIN=0, SPIMS=1 且 NSSMOD[1:0]=01)。 此位必须由软件写 0 清零						
[4]	RXOVRN	接收溢出标志（只在从机模式下有效） 当前传输的最后一位已经移入 SPI 移位寄存器，而接收缓冲器中仍保存着前一次传输未被读取的数据时该位由硬件置 1（并产生一个 SPI 中断）。该位不会被硬件自动清 0，必须用软件写 0 清零						
[3:2]	NSSMOD	SPI 模式配置位： 00：3 线从方式或 3 线主方式。NSS 信号不连到端口引脚。 01：4 线从方式或多主方式（默认值）。NSS 端口为输入。 1x：4 线单主方式。NSS 端口为输出状态并输出 NSSMOD0 的值。						
[1]	TXBMT	发送缓冲器空标志 当新数据被写入发送缓冲器时，该位被清 0。当发送缓冲器中的数据被传送到 SPI 移位寄存器时，该位被置 1，表示可以向发送缓冲器写新数据。						
[0]	SPIEN	SPI 使能 0：禁止 SPI 1：使能 SPI						

9.3.3 SPI_CLK (0x4032)

表 9-3 SPI_CLK (0x4032)

位	7	6	5	4	3	2	1	0
名称	SPI_CLK							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	SPI_CLK	SPI 时钟配置寄存器 SPI 时钟频率设置，master 模式有效，仅在 SPIEN=0 时可写。 $fsck = sysclk/2x(SPI_CLK[7:0] + 1)$ for $0 \leq SPI_CLK \leq 255$ 例如： $sysclk = 24MHz, SPI_CLK=0x04,$ $fsck = 24000000/2x(4+1) = 2400kHz$						

9.3.4 SPI_DR (0x4033)

表 9-4 SPI_DR (0x4033)

位	7	6	5	4	3	2	1	0
名称	SPI_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	SPI_DR	SPI 数据寄存器 SPI_DR 寄存器用于发送和接收 SPI 数据。在主方式下，向 SPI_DR 写入数据时，数据被放到发送缓冲器并启动发送。读 SPI_DR 读取接收缓冲器的内容。						

10 UART(Universal Asynchronous Receiver / Transmitter)

10.1 简介

UART 提供了一个灵活方便的串行数据交换接口，数据帧可以通过全双工或者半双工方式进行传输。提供了波特率可编程配置，能产生系统所需要的发送和接收数据的特定频率。

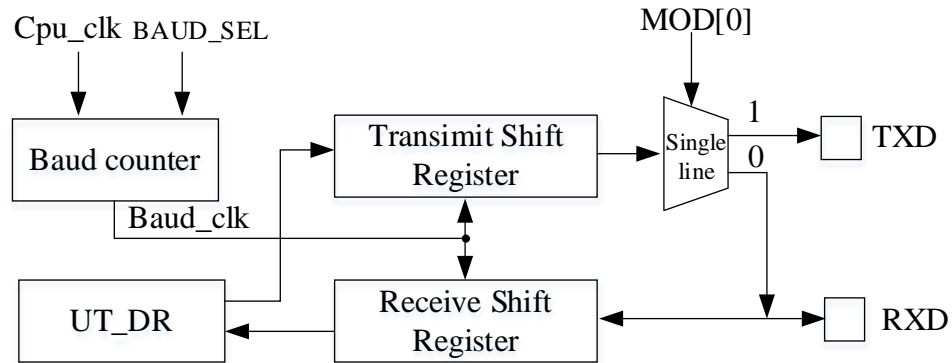


图 10-1 UART 通信模块构造框图

此外，UART2 还可以支持 LIN Slave 模式。

UART 支持 DMA 功能传输数据，以实现高速率的数据通信。

10.2 UART 操作说明

10.2.1 模式 0

该模式的工作模式为单线制半双工。在该模式下 RXD 既为发送数据总线，又为接收数据总线，收发数据为 10 位，即 1 位启动、8 位数据（UT_DR）、1 位停止，波特率由 UT_BAUD 决定。

发送数据时，将发送的数据写入 UT_DR，复位 UT_CR[TI]，这时 RXD 将输出 10 位数据，发送完成后 UT_CR[TI]置位。

接收数据时，复位 UT_CR[RI]，这时通过 UART 输入的数据将由 RXD 送入。接收完成后，UT_CR[RI]置位，读取 UT_DR 会得到接收到的数据。

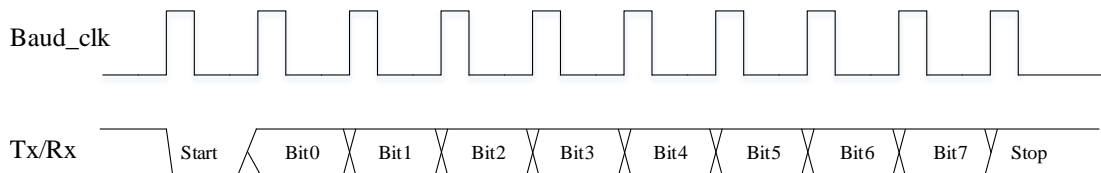


图 10-2 UART 模式 0 通信时序图

10.2.2 模式 1

该模式的工作模式为全/半双工。在该模式下 TXD 为发送数据总线，RXD 为接收数据总线，收发数据为 10 位，即 1 位启动、8 位数据（UT_DR）、1 位停止，波特率由 UT_BAUD 决定。

发送数据时，将发送的数据写入 UT_DR，复位 UT_CR[TI]，这时 TXD 将输出 10 位数据，发送

完成后 UT_CR[TI]置位。

接收数据时，需先置位 UT_CR[REN]启动接收，然后复位 UT_CR[RI]，这时通过 UART 输入的数据将由 RXD 送入，接收完成后，UT_CR[RI]置位，读取 UT_DR 会得到接收到的数据。

10.2.3 模式 2

该模式的工作模式为单线制半双工。在该模式下 RXD 既为发送数据总线，又为接收数据总线，收发数据为 11 位，即 1 位启动、9 位数据（UT_DR+ UT_CR[RB8]/ UT_CR[TB8]）、1 位停止，波特率由 UT_BAUD 决定。

发送数据时，将发送的数据写入 UT_DR，同时设置 UT_CR[TB8]，复位 UT_CR[TI]，这时 TXD 将输出 11 位数据，发送完成后 UT_CR[TI]置位。

接收数据时，复位 UT_CR[RI]，这时通过 UART 输入的数据将由 RXD 送入，接收完成后，UT_CR[RI]置位，UT_CR[RB8]将存放第 9 位数据，读取 UT_DR 会得到接收到前 8 位的数据。

10.2.4 模式 3

该模式的工作模式为全/半双工。在该模式下 TXD 为发送数据总线，RXD 为接收数据总线，收发数据为 11 位，即 1 位启动、9 位数据（UT_DR+ UT_CR[RB8]/ UT_CR[TB8]）、1 位停止，波特率由 UT_BAUD 决定。

发送数据时，将发送的数据写入 UT_DR，同时设置 UT_CR[TB8]，复位 UT_CR[TI]，这时 TXD 将输出 11 位数据，发送完成后 UT_CR[TI]置位。

接收数据时，需先置位 UT_CR[REN]启动接收，然后复位 UT_CR[RI]，这时通过 UART 输入的数据将由 RXD 送入单片机，接收完成后，UT_CR[RI]置位，UT_CR[RB8]将存放第 9 位数据，读取 UT_DR 会得到接收到前 8 位的数据。

10.2.5 UART 中断源

如果 UART 中断被允许（IE[ES0]=1），在下述 2 个标志位被置 1 时将产生中断。

注意：这 2 个标志位都必须用软件清 0。

在 UART 发送完 1 组数据（模式 0，1 为 8bit；模式 2，3 为 9bit），发送完成中断标志 TI 硬件置 1

在 UART 接收完 1 组数据和 STOP 停止位后，接收完成中断标志 RI 硬件置 1

10.3 UART1 寄存器

10.3.1 UT_CR (0x98)

表 10-1 UT_CR (0x98)

位	7	6	5	4	3	2	1	0
名称	MOD		SM2	REN	TB8	RB8	TI	RI
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	MOD	模式控制 00: 模式 0:单线 8-bit UART, 收发都采用 RXD Baud rate= $24M / (16 / (1 + UT_BAUD[BAUD_SEL])) / (UT_BAUD + 1)$ 01: 模式 1:双线 8-bit UART Baud rate= $24M / (16 / (1 + UT_BAUD[BAUD_SEL])) / (UT_BAUD + 1)$ 10: 模式 2:单线 9-bit UART, 收发都采用 RXD Baud rate= $24M / (16 / (1 + UT_BAUD[BAUD_SEL])) / (UT_BAUD + 1)$ 11: 模式 3:双线 9-bit UART Baud rate= $24M / (16 / (1 + UT_BAUD[BAUD_SEL])) / (UT_BAUD + 1)$						
[5]	SM2	0: 单机通信 1: 多机通信						
[4]	REN	0: 不允许串行输入操作 1: 允许串行输入, 软件清 0 ;						
[3]	TB8	设置在模式 2 与模式 3 下数据发送的第 9 位。						
[2]	RB8	设置在模式 2 与模式 3 下数据接收的第 9 位。						
[1]	TI	发送完成中断标志位。发送完毕后硬件将此位置 1, 必须由软件清 0						
[0]	RI	接收完成中断标志。接收完毕后硬件将此位置 1, 必须由软件清 0						

10.3.2 UT_DR (0x99)

表 10-2 UT_DR (0x99)

位	7	6	5	4	3	2	1	0
名称	UT_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	UT_DR	发送/接收数据 写: 要发送的数据写入 读: 接收的数据读出						

10.3.3 UT_BAUD (0x9A,0x9B)

表 10-3 UT_BAUDL (0x9A) UT_BAUDH (0x9B)

UT_BAUD (0x9A,0x9B)

UT_BAUDH (0x9B)								
位	7	6	5	4	3	2	1	0
名称	BAUD_SEL	RSV			UT_BAUDH			
类型	R/W	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
UT_BAUDL (0x9A)								
位	7	6	5	4	3	2	1	0
名称	UT_BAUDL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	1	1	0	1	1
字段	名称	描述						
[15]	BAUD_SEL	倍频使能 (参见 UT_CR[MOD])						
[11:0]	UT_BAUD	波特率设置 (参见 UT_CR[MOD])						

10.4 UART2 寄存器

10.4.1 UT2_CR (0x8A)

表 10-4 UT2_CR (0x8A)

位	7	6	5	4	3	2	1	0
名称	UT2MOD		UT2SM2	UT2REN	UT2TB8	UT2RB8	UT2TI	UT2RI
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W0	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	UT2MOD	模式控制 00: 模式 0:单线 8-bit UART, 收发都采用 RXD Baud rate=24M / (16 / (1+ UT2_BAUD[BAUD2_SEL])) / (UT2_BAUD+1) 01: 模式 1:双线 8-bit UART Baud rate=24M / (16 / (1+ UT2_BAUD[BAUD2_SEL])) / (UT2_BAUD+1) 10: 模式 2:单线 9-bit UART, 收发都采用 RXD Baud rate=24M / (16 / (1+ UT2_BAUD[BAUD2_SEL])) / (UT2_BAUD+1) 11: 模式 3:双线 9-bit UART Baud rate=24M / (16 / (1+ UT2_BAUD[BAUD2_SEL])) / (UT2_BAUD+1)						
[5]	UT2SM2	0: 单机通信 1: 多机通信						
[4]	UT2REN	0: 不允许串行输入操作 1: 允许串行输入, 软件清 0 ;						
[3]	UT2TB8	设置在模式 2 与模式 3 下数据发送的第 9 位						
[2]	UT2RB8	设置在模式 2 与模式 3 下数据接收的第 9 位						
[1]	UT2TI	发送完成中断标志, 发送完毕后硬件将此位置 1, 必须由软件清 0						
[0]	UT2RI	接收完成中断标志, 接收完毕后硬件将此位置 1, 必须由软件清 0						

10.4.2 UT2_DR (0x89)

表 10-5 UT2_DR (0x89)

位	7	6	5	4	3	2	1	0
名称	UT2_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	UT2_DR	发送/接收数据 写：要发送的数据写入 读：接收的数据读出						

10.4.3 UT2_BAUD (0x4042,0x4043)

表 10-6 UT2_BAUDH (0x4042) UT2_BAUDL (0x4043)

UT2_BAUD (0x4042,0x4043)								
UT2_BAUDH (0x4042)								
位	7	6	5	4	3	2	1	0
名称	BAUD2_SE L	UART2CH	UART2IEN	RSV	UT2_BAUDH			
类型	R/W	R/W	R/W	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
UT2_BAUDL (0x4043)								
位	7	6	5	4	3	2	1	0
名称	UT2_BAUDL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	0	1	1	0	1	1
字段	名称	描述						
[15]	BAUD2_SE L	倍频使能（参见 UT2_CR[UT2MOD]）						
[14]	UART2CH	UART2 功能转移使能 0: UART2 端口功能不转移, P3.6 作为 UART2 的 RXD; P3.7 作为 UART2 的 TXD 1: UART2 端口功能转移, P0.1 作为 UART2 的 RXD; P0.0 作为 UART2 的 TXD						
[13]	UART2IEN	UART2 中断使能 0: 禁止 1: 使能						
[12]	RSV	保留						
[11:0]	UT2_BAU D	波特率设置（参见 UT2_CR[UT2MOD]）						

11 LIN (Local Interconnect Network)

11.1 简介

注意：本章假设您了解 LIN 协议。有关 LIN 协议的更多信息，包括规范，请参考 LIN 协会 (<http://www.lin-subbus.org>)。

LIN 是一个异步串行通信接口，主要用于汽车网络。该 LIN 控制器符合 2.2 规范(向下兼容)，复用 UART2 功能引脚（同时支持功能转移），实现了完整的 LIN 硬件接口，固定工作在从机模式，支持波特率自适应。

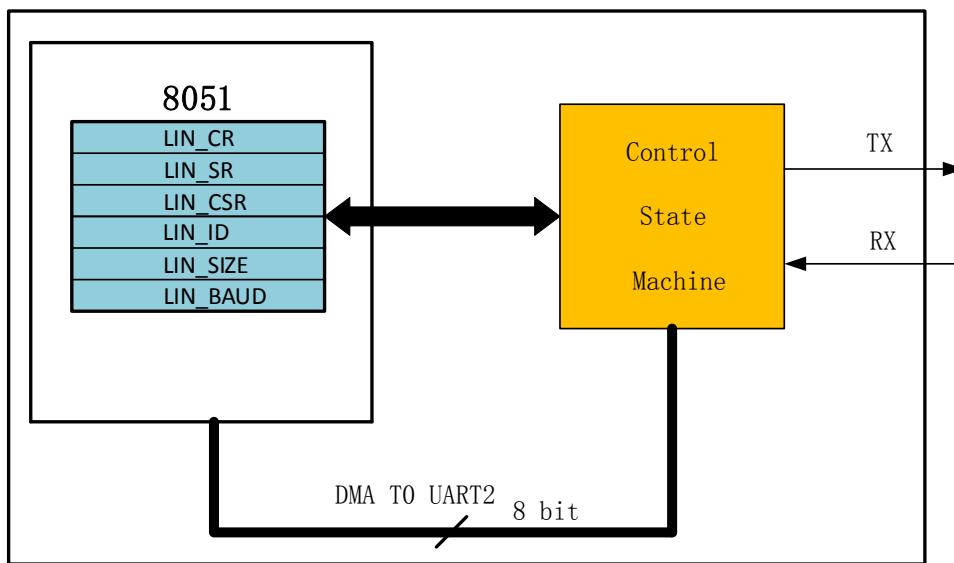


图 11-1 LIN 框图

如图 11-1 所示，该 LIN 控制器主要包括三个部分：

LIN 控制寄存器：通过 8051 内部的 XSFR 寻址，提供 CPU 与 LIN 控制器之间的接口

LIN 数据缓存：通过配置 DMA 0/1 \leftrightarrow UART2 可实现数据的传输和接收

控制状态机：包含用于序列化数据以及控制总线时序的硬件

11.2 LIN 从机操作说明

LIN 工作在从机节点时，必须等待主机节点发送命令。

LIN 中断使能后，如表 11-1 所示 5 种情况会触发中断：

表 11-1 LIN 中断源及说明

中断源	说明	相关标志	清除中断源的标志
总线空闲	总线空闲超过 4s	LIN_SR[LINIDLE]	LIN_SR[LINIDLE]写 0
外部唤醒	接收到唤醒 wakeup 信号	LIN_CSR[LINWAKUP] P]	LIN_CSR[LINWAKUP] 写 0
接收到帧头	当收到帧头且 ID 校验正确时	LIN_SR[LINREQ]	LIN_SR[LINACK]写 1 /LIN_SR[LINREQ]写 0 / 发现新的帧头

收发数据完成	从机接收或者发送数据完成	LIN_SR[LINDONE]	LIN_SR[LINDONE]写 0 /发现新的帧头
出现错误	接收到错误请求： 同步错误， ID 校验错误， 数据校验错误	LIN_SR[ERRSYNC], LIN_SR[ERRPRTY], LIN_SR[ERRCHECK]	LIN_CSR[CLRERR]写 0 /发现新的帧头

从机数据传输和接收流程

LIN 控制器检测 LIN 总线上主机发送的消息帧的报头（间隔和同步信号）。通过同步信号自动识别出主机传输数据的波特率。当从机识别到 ID 后，如果 ID 校验正确，LIN_SR[LINREQ]被置 1，如果 ID 校验错误，就会发生 ID 校验错误，LIN_SR[ERRPRTY]被置 1。

如果当前帧是从机的传输操作，将 LIN_CR[LINRW]置 1，装载数据长度 LIN_SIZE 和 DMA 缓冲区数据。将 LIN_CSR[LINACK]置 1，响应帧头将数据传输至主机。

如果当前帧是从机的接收操作，将 LIN_CR[LINRW]清零，将 LIN_CSR[LINACK]置 1，响应帧头将接收主机发送的数据。

从机接收或发送数据完成后，LIN_SR[LINDONE]被置 1。

11.3 睡眠和唤醒

为了减少系统功耗，LIN 总线协议定义了睡眠模式。

从机接收到主机发送的睡眠请求命令并正确解析后，应用程序将 LIN_CSR[LINSLP]置 1 进入睡眠模式。

当从机 LIN 没有处于睡眠模式下，总线上空闲超过 4S 时，LIN_SR[IDLE]被置 1，应用程序可假定 LIN 总线进入休眠模式，将 LIN_CSR[LINSLP]置 1 进入睡眠模式。

当检测到 LIN 总线上主机或其它从机发送的唤醒信号后（LIN_CSR[LINWAKEUP]被置 1），自动退出睡眠模式。从机也可以发送唤醒信号（将 LIN_CSR[LINWAKEUP]置 1）唤醒主机或者其它从机。

11.4 错误侦测与处理

从机检测到错误后，LIN_CSR[CLRERR]被置 1，会生成错误中断请求，同时停止当前帧的处理。应用程序可以通过 LIN_SR[ERRSYNC]/LIN_SR[ERRCHK]/LIN_SR[ERRPRTY]来判别是同步错误、数据校验错误或者 ID 校验错误。错误处理完成后将 LIN_CSR[CLRERR]标志位清零。

11.5 其它事项

从机 LIN 使能后，只要不处于睡眠模式，就可以检测新的帧头（包括同步间隔、同步场以及 PID）。

从机在接收/发送数据的过程中，如果需要终止当前帧处理，可以将 LIN_CSR[LINSTOP]置 1，然后标志位 LIN_SR[ABORT]会被置 1。

11.6 LIN 寄存器

11.6.1 LIN_CR(0x40E0)

LIN_CR (0x40E0)									
位	7	6	5	4	3	2	1	0	
名称	RSV				LINIE	CHKMOD	LINRW	AUTOSIZE	
类型	R				R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
字段	名称		描述						
[7:4]	RSV		保留						
[3]	LINIE		LIN 中断使能 0:不使能 1:使能						
[2]	CHKMOD		校验模式配置 0:增强校验 1:标准校验						
[1]	LINRW		发送/接收选择位 0:当前帧是一个接收操作 1:当前帧是一个发送操作						
[0]	AUTOSIZE		使用 ID 位(LIN_ID[5:4])确定数据长度使能 0:不使能 1:使能 LIN_ID[5:4]与数据长度的关系如下: 0x: 2 字节 10: 4 字节 11: 8 字节						

11.6.2 LIN_SR(0x40E1)

LIN_SR(0x40E1)								
位	7	6	5	4	3	2	1	0
名称	ERRSYNC	ERRCHK	ERRPRTY	ABORT	LINACT	LINIDLE	LINDONE	LINREQ
类型	R	R	R	R	R	R/W0	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称		描述					
[7]	ERRSYNC		同步错误, 同步超时或同步过快, 在新帧到来或者 LIN[ERRCLR]置 0 时, 该位清零 0: 没有发生同步错误 1: 检测到同步错误					
[6]	ERRCHK		数据校验错误, 在新帧到来或者 LIN[ERRCLR]置 0 时, 该位清零 0: 没有发生数据校验错误 1: 检测到数据校验错误					
[5]	ERRPRTY		ID 校验错误, 在新帧到来或者 LIN[ERRCLR]置 0 时, 该位清零 0: 没有发生 ID 校验错误 1: 检测到 ID 校验错误					
[4]	ABORT		传输被中断, 如果传输时收到帧头或者 LIN_CR[LIN_STOP]置 1, 该位置 1					

[3]	LINACT	LIN 总线正在进行通信传输标志 0: 总线没有数据 1: 总线上有数据
[2]	LINIDLE	读: 0: 总线处于活动状态 1: 总线空闲超过 4s 写: 0: 清除 IDLE 中断
[1]	LINDONE	传输完成标志 完成收/发流程, 在新帧到来时,该位自动清零, 也可以对该位写 0 进行手动清零
[0]	LINREQ	收到帧头标志 收到帧头后置 1, 当 LIN_CR[ACK]置 1 或收到新的帧头时, 该位自动清零,也可以对该位写 0 进行手动清零

11.6.3 LIN_CSR(0x40E2)

LIN_CSR(0x40E2)								
位	7	6	5	4	3	2	1	0
名称	RSV		LINSLP	CLRERR	LINWAKUP	LINACK	LINSTOP	LINEN
类型	R	R	R/W	R/W0	R/W	W1	W1	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7: 6]	RSV	保留						
[5]	LINSLP	使能 LIN 进入睡眠状态 写: 0: LIN 从睡眠状态中退出 1: LIN 进入睡眠状态 读: 0: LIN 处于活动状态 1: LIN 处于睡眠状态						
[4]	CLRERR	读: 0: 没有错误产生 1: 检测到错误 写: 0: 清除错误标志						
[3]	LINWAKUP	读: 0: 没有收到唤醒信号 1: 检测到唤醒型号 写: 1: 发送唤醒信号						
[2]	LINACK	用于响应帧头, 在该位置 1 前必须将校验模式, 读写模式, 数据, 数据长度准备好						
[1]	LINSTOP	停止信号, 如果该位置 1, 那么 LIN 将会中断当前的数据收发工作, 等待新的帧头. 同时 LIN_SR[ABORT]置 1						
[0]	LINEN	LIN 使能 0:不使能						

	1:使能
--	------

11.6.4 LIN_ID(0x40E3)

LIN_ID(0x40E3)								
位	7	6	5	4	3	2	1	0
名称	RSV		LIN_ID					
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	保留						
[5:0]	LIN_ID	读: LIN 接收到的 ID						

11.6.5 LIN_SIZE(0x40E4)

LIN_SIZE(0x40E4)								
位	7	6	5	4	3	2	1	0
名称	RSV				LIN_SIZE			
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:4]	RSV	保留						
[3:0]	LIN_SIZE	接收发送数据帧长度						

11.6.6 LIN_BAUD(0x40E5,0x40E6)

LIN_BAUD(0x40E5,0x40E6)								
LIN_BAUDH(0x40E5)								
位	7	6	5	4	3	2	1	0
名称	LIN_BAUD[15:8]							
类型	R							
复位值	0	0	0	0	0	1	0	0
LIN_BAUDL(0x40E6)								
位	7	6	5	4	3	2	1	0
名称	LIN_BAUD[7:0]							
类型	R							
复位值	1	0	1	0	1	1	1	1
字段	名称	描述						
[15:0]	LIN_BAUD	LIN 波特率寄存器 当前帧的波特率=24M/(LIN_BAUD + 1)						

12 MDU

12.1 简介

MDU 是一个计算协处理单元，主要协助 CPU 完成大数据量的复杂运算。MDU 除了提供乘除法运算外，还提供三角函数和低通滤波器的运算。在实际使用中，MDU 模块可以在中断程序和主程序调用而计算结果互不干扰。

12.2 特性

MDU 具有以下特性：

- 支持中断嵌套调用
- 硬件加速，减少 CPU 负担
- 支持以下运算模式
 - 16 位有符号乘法
 - 16 位有符号乘法(左移 1 位)
 - 16 位无符号乘法
 - 32 位/16 位的无符号除法
 - 低通滤波器(LPF)
 - 坐标转换(sin/cos)
 - 反正切(Atan)

12.3 功能说明

12.3.1 操作方法

一个完整的 MDU 操作流程：

1. MDU_CR [MDURUN]置 1，使能 MDU
2. 配置 MUD_MD 寄存器，选择 MDU 的运算模式
3. 写入数据到 MDU_A、MDU_B、MDU_C、MDU_D，当 MDU 检测到 MDU_C[7:0]被写入数据时开始运算
4. 等待 MDU 繁忙位 MDU_CR[MDUBUSY] 被清零
5. MDU_CR[MDUDONE]置 1，终止 MDU 运算

需要注意的是：

1. 在使用 MDU 之前，务必将 MDU 启动位 MDU_CR[MDURUN]置 1，使用后务必将 MDU 停止位 MDU_CR[MDUDONE]置 1，这两步操作将会保证当 MDU 被嵌套调用时数据互不影响。
2. 由于 MDU 检测到 MDU_C[7:0]被写入数据时 MDU 将会开始运算，所以要确保 MDU_C[7:0]在设定 MDU 的运算模式和其他数据都已写入后才写入。

12.3.2 运算结果左移 1 位的 16 位有符号乘法

当 MDU_MD[2:0]=000 时,MDU 的运算模式为:运算结果左移 1 位的 16 位有符号乘法。如表 12-1 所示,使用时,分别向 MDU_A 和 MDU_C 写入 16 位有符号数据作为被乘数和乘数;积是一个 31 位有符号数据,这个积将会左移一位成为一个 32 位有符号数据,该数据的高 16 位通过 MDU_A 读取,低 16 位通过 MDU_B 读取。

表 12-1 结果左移 1 位的 16 位有符号乘法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	被乘数	积的高 16 位
MDU_B	--	积的低 16 位
MDU_C	乘数	--
MDU_D	--	--

12.3.3 16 位有符号乘法

当 MDU_MD[2:0]=001 时,MDU 的运算模式为:16 位有符号乘法。如表 12-2 所示,使用时,分别向 MDU_A 和 MDU_C 写入 16 位有符号数据作为被乘数和乘数。积是一个 31 位有符号数据,这个积的高 16 位通过 MDU_A 读取,低 16 位通过 MDU_B 读取。

表 12-2 16 位有符号乘法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	被乘数	积的高 16 位
MDU_B	--	积的低 16 位
MDU_C	乘数	--
MDU_D	--	--

12.3.4 16 位无符号乘法

当 MDU_MD[2:0]=010 时,MDU 的运算模式为:16 位无符号乘法。如表 12-3 所示,使用时,分别向 MDU_A 和 MDU_C 写入 16 位无符号数据作为被乘数和乘数。积是一个 32 位无符号数据,这个积的高 16 位通过 MDU_A 读取,低 16 位通过 MDU_B 读取。

表 12-3 16 位无符号乘法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	被乘数	积的高 16 位
MDU_B	--	积的低 16 位
MDU_C	乘数	--
MDU_D	--	--

12.3.5 32 位/16 位的无符号除法

当 MDU_MD[2:0]=011 时,MDU 的运算模式为:32 位/16 位的无符号除法。如表 12-4 所示,被除数是一个无符号的 32 位数据,除数是一个无符号的 16 位数据,使用时,MDU_A 写入被除数的高 16 位,MDU_B 写入被除数的低 16 位,MDU_C 写入除数。运算结果为一个无符号 32 位的商和一个无符号 16 位的余数。商的高 16 位通过 MDU_A 读取,低 16 位通过 MDU_B 读取;余数通过 MDU_C 读取

表 12-4 无符号除法模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	被除数的高 16 位	商的高 16 位
MDU_B	被除数的低 16 位	商的低 16 位
MDU_C	除数	余数
MDU_D	--	--

12.3.6 低通滤波器(LPF)

当 MDU_MD[2:0]=110 时，MDU 的运算模式为：LPF。

LPF 的计算公式为

$$Y_k = Y_{k-1} + K \times (X_k - Y_{k-1})$$

如表 12-5 所示，当前输出值 Y_k 和上一次的输出值 Y_{k-1} 为 32 位有符号数据，输入值 X_k 为 16 位有符号数据，滤波系数 K 为 8 位无符号数据。使用时，MDU_B 写入 Y_{k-1} 的高 16 位，MDU_C 写入 Y_{k-1} 的低 16 位，MDU_D 写入 K ，MDU_A 写入 X_k 。运算结果为 Y_k ， Y_k 的高 16 位通过 MDU_B 读取，低 16 位通过 MDU_C 读取。

表 12-5 LPF 模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	X_k	--
MDU_B	$Y_{k-1}[31:16]$	$Y_k[31:16]$
MDU_C	$Y_{k-1}[15:0]$	$Y_k[15:0]$
MDU_D	K	--

12.3.7 坐标转换(Sin/Cos)

当 MDU_MD[2:0]=100 时，MDU 的运算模式为：坐标转换(Sin/Cos)。

坐标转换的计算公式为

$$\sin_o = \cos_i \times \sin \theta + \sin_i \times \cos \theta$$

$$\cos_o = \cos_i \times \cos \theta - \sin_i \times \sin \theta$$

当 $\sin_i = 0$ 时，坐标转换即变成了以 \cos_i 为幅值的正余弦计算

$$\sin_o = \cos_i \times \sin \theta$$

$$\cos_o = \cos_i \times \cos \theta$$

如表 12-6 所示，输入值 \cos_i 、 \sin_i 和 θ 是 16 位有符号数据，输出值 \cos_o 和 \sin_o 也是 16 位有符号数据。使用时，向 MDU_A 写入 \cos_i ，MDU_B 写入 θ ，MDU_C 写入 \sin_i ，计算得到 \cos_o 和 \sin_o ， \cos_o 通过 MDU_A 读取， \sin_o 通过 MDU_C 读取。

表 12-6 Sin/Cos 模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	\cos_i	\cos_o
MDU_B	θ	--
MDU_C	\sin_i	\sin_o
MDU_D	--	--

12.3.8 反正切(Atan)

当 MDU_MD[2:0]=101 时，MDU 的运算模式为：反正切(Atan)。

Atan 运算主要是根据输入的正余弦值来计算出幅值和角度。其计算公式为

$$U = \sqrt{\sin^2 \theta + \cos^2 \theta}$$

$$\theta = \tan^{-1}\left(\frac{\sin \theta}{\cos \theta}\right)$$

如表 12-7 Atan 模式下寄存器的含义所示, 输入值 \cos 、 \sin 是 16 位有符号数据, 输出值 U 和 θ 也是 16 位有符号数据。使用时, 向 MDU_A 写入 \cos , MDU_C 写入 \sin , 计算得到 U 和 θ , U 通过 MDU_A 读取, θ 通过 MDU_B 读取。

表 12-7 Atan 模式下寄存器的含义

数据寄存器	输入的内容	输出的内容
MDU_A	\cos	U
MDU_B	--	--
MDU_C	\sin	θ
MDU_D	--	--

12.4 寄存器

12.4.1 控制寄存器:MDU_CR(0xC1)

表 12-8 MDU_CR(0xC1)

位	7	6	5	4	3	2	1	0
名称	MDUBUS Y	MDUDO NE	MDURU N	RSV				
类型	R	W	W	R				
复位值	0	0	0	0				
字段	名称	描述						
[7]	MDUBUS Y	MDU 繁忙标志 当 MDU_C[7:0]写入时, MDU 启动, 该位置 1 直到 MDU 完成工作						
[6]	MDUDO NE	MDU 运算结束操作位 当 MDU 运算结束后, 可将该位写 1。当 MDU 在主程序和中断程序中使用, 该位必须写 1, 否则会导致计算结果错误						
[5]	MDURU N	MDU 运算开始位 在 MDU 开始配置之前, 可将该位写 1。当 MDU 在主程序和中断程序中使用, 该位必须写 1, 否则会导致计算结果错误。						
[4:0]	RSV	保留位						

12.4.2 模式配置寄存器:MDU_MD(0xCA)

表 12-9 MDU_MD(0xCA)

位	7	6	5	4	3	2	1	0
名称	RSV					MDUMOD[2:0]		
类型	R					R/W	R/W	R/W
复位值	0					0	0	0
字段	名称	描述						
[7:3]	RSV	保留位						
[2:0]	MDUMOD[2:0]]	MDU 模式选择 000: 运算结果左移 1 位的 16 位有符号乘法 001: 运算结果不移位的 16 位有符号乘法 010: 16 位无符号乘法						

	011: 32 位/16 位的无符号除法 100: 坐标转换(Sin/Cos) 101: 反正切(Atan) 110: 低通滤波器(LPF) 111: RSV
--	---

12.4.3 数据寄存器 A:MDU_A(0xC7,0xC6)

表 12-10 MDU_AH(0xC7) MDU_AL(0xC6)

MDU_A(0xC7,0xC6)								
MDU_AH(0xC7)								
位	7	6	5	4	3	2	1	0
名称	MDU_A[15:8]							
类型	R/W							
复位值	0							
MDU_AL(0xC6)								
位	7	6	5	4	3	2	1	0
名称	MDU_A[7:0]							
类型	R/W							
复位值	0							
字段	名称	描述						
[15:0]	MDU_A[15:0]	MDU 的 A 数据寄存器，在不同模式下该寄存器的内容为						
		MDU_MD[2:0]	输入的内容	输出的内容				
		000	被乘数	积的高 16 位				
		001	被乘数	积的高 16 位				
		010	被乘数	积的高 16 位				
		011	被除数的高 16 位	商的高 16 位				
		100	cos _i	cos ₀				
		101	cos	U				
	110	X	--					

12.4.4 数据寄存器 B:MDU_B(0xC5,0xC4)

表 12-11 MDU_BH(0xC5) MDU_BL(0xC4)

MDU_B(0xC5,0xC4)								
MDU_BH(0xC5)								
位	7	6	5	4	3	2	1	0
名称	MDU_B[15:8]							
类型	R/W							
复位值	0							
MDU_BL(0xC4)								
位	7	6	5	4	3	2	1	0
名称	MDU_B[7:0]							
类型	R/W							
复位值	0							
字段	名称	描述						
[15:0]	MDU_B[15:0]	MDU 的 B 数据寄存器，在不同模式下该寄存器的内容为						
		MDU_MD[2:0]	输入的内容	输出的内容				

	000	—	积的低 16 位
	001	—	积的低 16 位
	010	—	积的低 16 位
	011	被除数的低 16 位	商的低 16 位
	100	0	—
	101	—	—
	110	Y(k-1) [31:16]	Yk [31:16]

12.4.5 数据寄存器 C:MDU_C(0xC3,0xC2)

表 12-12 MDU_CH(0xC3) MDU_CL(0xC2)

MDU_C(0xC3,0xC2)								
MDU_CH(0xC3)								
位	7	6	5	4	3	2	1	0
名称	MDU_C[15:8]							
类型	R/W							
复位值	0							
MDU_CL(0xC2)								
位	7	6	5	4	3	2	1	0
名称	MDU_C[7:0]							
类型	R/W							
复位值	0							
字段	名称	描述						
[15:0]	MDU_C[15:0]	MDU 的 C 数据寄存器，在不同模式下该寄存器的内容为						
		MDU_MD[2:0]	输入的内容		输出的内容			
		000	乘数		—			
		001	乘数		—			
		010	乘数		—			
		011	除数		余数			
		100	sin _i		sin ₀			
		101	sin		0			
110	Y(k-1) [15:0]		Yk [15:0]					

12.4.6 数据寄存器 D:MDU_D(0xCB)

表 12-13 MDU_D(0xCB)

位	7	6	5	4	3	2	1	0
名称	MDU_D[7:0]							
类型	R/W							
复位值	0							
字段	名称	描述						
[7:0]	MDU_D[7:0]	MDU 的 D 数据寄存器，该寄存器只在 MDU_MD[2:0]=110 时使用，用于输入 K						

13 PI/PID

13.1 简介

PI/PID 调节器是一种线性控制器，它根据给定值与实际输出值构成控制偏差，将偏差的比例和积分/微分通过线性组合构成控制量，对被控对象进行控制。在电机控制系统中，可用于实现速度环和位置环控制。

PI 公式：

$$U(k) = U(k-1) + K_p * (E(k) - E(k-1)) + K_i * E(k) \text{ ----- } (U_{k_min} < U(k) < U_{k_max})$$

PID 公式：

$$U(k) = U(k-1) + K_p * (E(k) - E(k-1)) + K_i * E(k) + K_d * (E(k) - 2 * E(k-1) + E(k-2)) \text{ ----- } (U_{k_min} < U(k) < U_{k_max})$$

其中：

U(k)：本次计算输出的控制量

U(k-1)：前次计算输出的控制量

E(k)：本次输入的偏差量

E(k-1), E(k-2)：前次，前前次输入的偏差量

K_p, K_i, K_d：调节控制量的比例，积分，微分系数

13.2 特性

PI 模块具有以下特性：

- 两个通用 PI 控制器（PI0 和 PI1）
 - 参数范围可调节
 - 可实现多次调用，但不支持嵌套
 - 运算结果 PI_UK 为 32 位
 - 读取运算结果前需确认繁忙位为 0
- 两个通用 PID 控制器（PI2 和 PI3）
 - 参数范围可调节
 - 可实现多次调用，但不支持嵌套
 - 运算结果 PI_UK 为 32 位
 - 读取运算结果前需确认繁忙位为 0

13.3 操作说明

1. PI/PID 操作之前需要先初始化，然后写入数据。并且需要注意防止数据溢出。
2. 配置 PI_CR[PIxSTA]=1，启动 PI/PID 计算，此时繁忙位 PI_CR[PIBSY]自动置一。用软件读取 PIBSY 位，为 0 时表示计算完成，计算结果 PI_UK 数据更新。
3. PI 的比例参数 PI_KP 的数据格式固定为 Q12，积分参数 PI_KI 的数据格式为 Q15，其余寄存器

的数据格式均为 Q15。

4. $U(k-1)$ 和 $E(k-1)$ 默认为上一次计算的 $U(k)$ 和 $E(k)$ ，如果需要改变 $E(k-1)$ 的值，将值写进 PI_EK1 寄存器；如果需要改变 $U(k-1)$ 的值，将值写进 PI_UK 寄存器。

如果要同时多次使用 PI 调节，注意 PI 运算使用完后保存参数，以备下一次使用时正确初始化参数。在第一次使用 PI 运算时 PI 内部参数是保存上一次使用的运算结果，因此要进行正确的初始化操作：

```

PIx_EK1 = X;           //初始化 E(k-1)
PIx_UKH = Y1;         //初始化 U(k-1)的高 16 位
PIx_UKL = Y2;         //初始化 U(k-1)的低 16 位
    
```

13.4 PI 寄存器

13.4.1 PI_CR (0xF9)

表 13-1 PI_CR (0xF9)

位	7	6	5	4	3	2	1	0
名称	T2TSS	RSV	RSV	PIBSY	PI3STA	PI2STA	PI1STA	PI0STA
类型	R/W	R/W	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	T2TSS	TIM2 步进电机模式的输入模式选择 0: P10 为方向, P07 为脉冲计数 1: P10 为反向脉冲计数, P07 为正脉冲计数						
[6]	RSV	保留						
[5]	RSV	保留						
[4]	PIBSY	PI 繁忙位 (只读) 0: PI 空闲中 1: PI 计算进行中						
[3]	PI3STA	PI3 使能 0: 禁止 1: 使能						
[2]	PI2STA	PI2 使能 0: 禁止 1: 使能						
[1]	PI1STA	PI1 使能 0: 禁止 1: 使能						
[0]	PI0STA	PI0 使能 0: 禁止 1: 使能						

13.4.2 PI0_KP (0x02E0 , 0x02E1)

PI0_KP (0x02E0, 0x02E1)								
PI0_KP (0x02E0)								
位	7	6	5	4	3	2	1	0
名称	PI0_KP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI0_KP (0x02E1)								
位	7	6	5	4	3	2	1	0
名称	PI0_KP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI0_KP	PI0 的比例系数						

13.4.3 PI0_KI (0x02E2 , 0x02E3)

PI0_KI (0x02E2, 0x02E3)								
PI0_KI (0x02E2)								
位	7	6	5	4	3	2	1	0
名称	PI0_KI[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI0_KI (0x02E3)								
位	7	6	5	4	3	2	1	0
名称	PI0_KI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI0_KI	PI0 的积分系数						

13.4.4 PIO_UKMAX (0x02E4 , 0x02E5)

PIO_UKMAX (0x02E4, 0x02E5)								
PIO_UKMAX (0x02E4)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_UKMAX (0x02E5)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PIO_UKMAX	PIO 的输出允许的最大值						

13.4.5 PIO_UKMIN (0x02E6 , 0x02E7)

PIO_UKMIN (0x02E6, 0x02E7)								
PIO_UKMIN (0x02E6)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_UKMIN (0x02E7)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PIO_UKMIN	PIO 的输出允许的最小值						

13.4.6 PI0_EK1 (0x02E8 , 0x02E9)

PI0_EK1 (0x02E8, 0x02E9)								
PI0_EK1 (0x02E8)								
位	7	6	5	4	3	2	1	0
名称	PI0_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI0_EK1 (0x02E9)								
位	7	6	5	4	3	2	1	0
名称	PI0_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI0_EK1	PI0 的上一次输入的偏差量						

13.4.7 PI0_EK (0x02EA , 0x02EB)

PI0_EK (0x02EA, 0x02EB)								
PI0_EK (0x02EA)								
位	7	6	5	4	3	2	1	0
名称	PI0_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI0_EK (0x02EB)								
位	7	6	5	4	3	2	1	0
名称	PI0_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI0_EK	PI0 的本次输入偏差量						

13.4.8 PIO_UKH (0x02EC , 0x02ED)

PIO_UKH (0x02EC, 0x02ED)								
PIO_UKH (0x02EC)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_UKH (0x02ED)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PIO_UKH	PIO 的输出结果高 16 位						

13.4.9 PIO_UKL (0x02EE , 0x02EF)

PIO_UKL (0x02EE, 0x02EF)								
PIO_UKL (0x02EE)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PIO_UKL (0x02EF)								
位	7	6	5	4	3	2	1	0
名称	PIO_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PIO_UKL	PIO 的输出结果低 16 位						

13.4.10 PI1_KP (0x02D0 , 0x02D1)

PI1_KP (0x02D0, 0x02D1)								
PI1_KP (0x02D0)								
位	7	6	5	4	3	2	1	0
名称	PI1_KP [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_KP (0x02D1)								
位	7	6	5	4	3	2	1	0
名称	PI1_KP [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI1_KP	PI1 的比例系数						

13.4.11 PI1_KI (0x02D2 , 0x02D3)

PI1_KI (0x02D2, 0x02D3)								
PI1_KI (0x02D2)								
位	7	6	5	4	3	2	1	0
名称	PI1_KI [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_KI (0x02D3)								
位	7	6	5	4	3	2	1	0
名称	PI1_KI [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI1_KI	PI1 的积分系数						

13.4.12 PI1_UKMAX (0x02D4 , 0x02D5)

PI1_UKMAX (0x02D4, 0x02D5)								
PI1_UKMAX (0x02D4)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_UKMAX (0x02D5)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI1_UKMAX	PI1 的输出允许的最大值						

13.4.13 PI1_UKMIN (0x02D6 , 0x02D7)

PI1_UKMIN (0x02D6, 0x02D7)								
PI1_UKMIN (0x02D6)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_UKMIN (0x02D7)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI1_UKMIN	PI1 的输出允许的最小值						

13.4.14 PI1_EK1 (0x02D8 , 0x02D9)

PI1_EK1 (0x02D8, 0x02D9)								
PI1_EK1 (0x02D8)								
位	7	6	5	4	3	2	1	0
名称	PI1_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_EK1 (0x02D9)								
位	7	6	5	4	3	2	1	0
名称	PI1_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI1_EK1	PI1 的上一次输入的偏差量						

13.4.15 PI1_EK (0x02DA , 0x02DB)

PI1_EK (0x02DA, 0x02DB)								
PI1_EK (0x02DA)								
位	7	6	5	4	3	2	1	0
名称	PI1_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_EK (0x02DB)								
位	7	6	5	4	3	2	1	0
名称	PI1_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI1_EK	PI1 的本次输入的偏差量						

13.4.16 PI1_UKH (0x02DC , 0x02DD)

PI1_UKH (0x02DC, 0x02DD)								
PI1_UKH (0x02DC)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_UKH (0x02DD)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI1_UKH	PI1 的输出结果高 16 位						

13.4.17 PI1_UKL (0x02DE , 0x02DF)

PI1_UKL (0x02DE, 0x02DF)								
PI1_UKL (0x02DE)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI1_UKL (0x02DF)								
位	7	6	5	4	3	2	1	0
名称	PI1_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI1_UKL	PI1 的输出结果低 16 位						

13.4.18 PI2_KP (0x02BC , 0x02BD)

PI2_KP (0x02BC, 0x02BD)								
PI2_KP (0x02BC)								
位	7	6	5	4	3	2	1	0
名称	PI2_KP [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_KP (0x02BD)								
位	7	6	5	4	3	2	1	0
名称	PI2_KP [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_KP	PI2 的比例系数						

13.4.19 PI2_KI (0x02BE , 0x02BF)

PI2_KI (0x02BE, 0x02BF)								
PI2_KI (0x02BE)								
位	7	6	5	4	3	2	1	0
名称	PI2_KI [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_KI (0x02BF)								
位	7	6	5	4	3	2	1	0
名称	PI2_KI [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_KI	PI2 的积分系数						

13.4.20 PI2_UKMAX (0x02C0 , 0x02C1)

PI2_UKMAX (0x02C0, 0x02C1)								
PI2_UKMAX (0x02C0)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_UKMAX (0x02C1)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_UKMAX	PI2 的输出允许的最大值						

13.4.21 PI2_UKMIN (0x02C2 , 0x02C3)

PI2_UKMIN (0x02C2, 0x02C3)								
PI2_UKMIN (0x02C2)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_UKMIN (0x02C3)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_UKMIN	PI2 的输出允许的最小值						

13.4.22 PI2_EK1 (0x02C4 , 0x02C5)

PI2_EK1 (0x02C4, 0x02C5)								
PI2_EK1 (0x02C4)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_EK1 (0x02C5)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_EK1	PI2 的上一次输入的偏差量						

13.4.23 PI2_EK (0x02C6 , 0x02C7)

PI2_EK (0x02C6, 0x02C7)								
PI2_EK (0x02C6)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_EK (0x02C7)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_EK	PI2 的本次输入的偏差量						

13.4.24 PI2_UKH (0x02C8 , 0x02C9)

PI2_UKH (0x02C8, 0x02C9)								
PI2_UKH (0x02C8)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_UKH (0x02C9)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_UKH	PI2 的输出结果高 16 位						

13.4.25 PI2_UKL (0x02CA , 0x02CB)

PI2_UKL (0x02CA, 0x02CB)								
PI2_UKL (0x02CA)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_UKL (0x02CB)								
位	7	6	5	4	3	2	1	0
名称	PI2_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_UKL	PI2 的输出结果低 16 位						

13.4.26 PI2_KD (0x02CC , 0x02CD)

PI2_KD (0x02CC, 0x02CD)								
PI2_KD (0x02CC)								
位	7	6	5	4	3	2	1	0
名称	PI2_KD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_KD (0x02CD)								
位	7	6	5	4	3	2	1	0
名称	PI2_KD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_KD	PI2 的微分系数						

13.4.27 PI2_EK2 (0x02CE , 0x02CF)

PI2_EK2 (0x02CE, 0x02CF)								
PI2_EK2 (0x02CE)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK2 [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI2_EK2 (0x02CF)								
位	7	6	5	4	3	2	1	0
名称	PI2_EK2 [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI2_EK2	PI2 的上上次输入的偏差量						

13.4.28 PI3_KP (0x02A8 , 0x02A9)

PI3_KP (0x02A8, 0x02A9)								
PI3_KP (0x02A8)								
位	7	6	5	4	3	2	1	0
名称	PI3_KP [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_KP (0x02A9)								
位	7	6	5	4	3	2	1	0
名称	PI3_KP [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_KP	PI3 的比例系数						

13.4.29 PI3_KI (0x02AA , 0x02AB)

PI3_KI (0x02AA, 0x02AB)								
PI3_KI (0x02AA)								
位	7	6	5	4	3	2	1	0
名称	PI3_KI [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_KI (0x02AB)								
位	7	6	5	4	3	2	1	0
名称	PI3_KI [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_KI	PI3 的积分系数						

13.4.30 PI3_UKMAX (0x02AC , 0x02AD)

PI3_UKMAX (0x02AC, 0x02AD)								
PI3_UKMAX (0x02AC)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_UKMAX (0x02AD)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_UKMAX	PI3 的输出允许的最大值						

13.4.31 PI3_UKMIN (0x02AE , 0x02AF)

PI3_UKMIN (0x02AE, 0x02AF)								
PI3_UKMIN (0x02AE)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_UKMIN (0x02AF)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_UKMIN	PI3 的输出允许的最小值						

13.4.32 PI3_EK1 (0x02B0 , 0x02B1)

PI3_EK1 (0x02B0, 0x02B1)								
PI3_EK1 (0x02B0)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK1[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_EK1 (0x02B1)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_EK1	PI3 的上一次输入的偏差量						

13.4.33 PI3_EK (0x02B2 , 0x02B3)

PI3_EK (0x02B2, 0x02B3)								
PI3_EK (0x02B2)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_EK (0x02B3)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_EK	PI3 的本次输入的偏差量						

13.4.34 PI3_UKH (0x02B4 , 0x02B5)

PI3_UKH (0x02B4, 0x02B5)								
PI3_UKH (0x02B4)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_UKH (0x02B5)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKH[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_UKH	PI3 的输出结果高 16 位						

13.4.35 PI3_UKL (0x02B6 , 0x02B7)

PI3_UKL (0x02B6, 0x02B7)								
PI3_UKL (0x02B6)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKL[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_UKL (0x02B7)								
位	7	6	5	4	3	2	1	0
名称	PI3_UKL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_UKL	PI3 的输出结果低 16 位						

13.4.36 PI3_KD (0x02B8 , 0x02B9)

PI3_KD (0x02B8, 0x02B9)								
PI3_KD (0x02B8)								
位	7	6	5	4	3	2	1	0
名称	PI3_KD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_KD (0x02B9)								
位	7	6	5	4	3	2	1	0
名称	PI3_KD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_KD	PI3 的微分系数						

13.4.37 PI3_EK2 (0x02BA , 0x02BB)

PI3_EK2 (0x02BA, 0x02BB)								
PI3_EK2 (0x02BA)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK2 [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
PI3_EK2 (0x02BB)								
位	7	6	5	4	3	2	1	0
名称	PI3_EK2 [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	PI3_EK2	PI3 的上上次输入的偏差量						

14 FOC/SVPWM

14.1 FOC/SVPWM 操作说明

14.1.1 简介

FOC/SVPWM 模块用于无感 FOC，有感 FOC 应用场合，由于 SVPWM 是 FOC 模块的子集，以下 FOC/SVPWM 模块简称 FOC 模块。FOC 作为一个独立的模块，在不工作的时候时钟停止。DRV_CR[FOC_EN]作为 FOC 模块的使能位，在操作 FOC 模块之前，必须先将该位置 1，否则 FOC 模块无法工作，FOC 相关寄存器处于复位状态，也无法写入。

FOC 模块包含角度估算器，PI 控制器，坐标转换模块和 PWM 波形输出模块。利用角度估算器可以实现无感 FOC 控制，也可以联合 MCU 处理 HALL 信号实现有感 FOC 控制。FOC 模块内部包含电流闭环，用户通过给定 ID,IQ 的指令值，就可以输出六路 PWM 驱动电机，同时 ADC 自动采集电机电流反馈给 FOC，实现电流闭环控制。

A) 无 HALL FOC 控制：采用角度估算器估算角度实现坐标变换，同时估算电机速度供 MCU 做速度闭环控制。

B) 有 HALL FOC 控制（单 HALL/双 HALL/三 HALL）：FOC 模块提供角度输入接口，MCU 采集 HALL 信号进行处理，得到角度，将角度值给到 FOC 模块进行控制

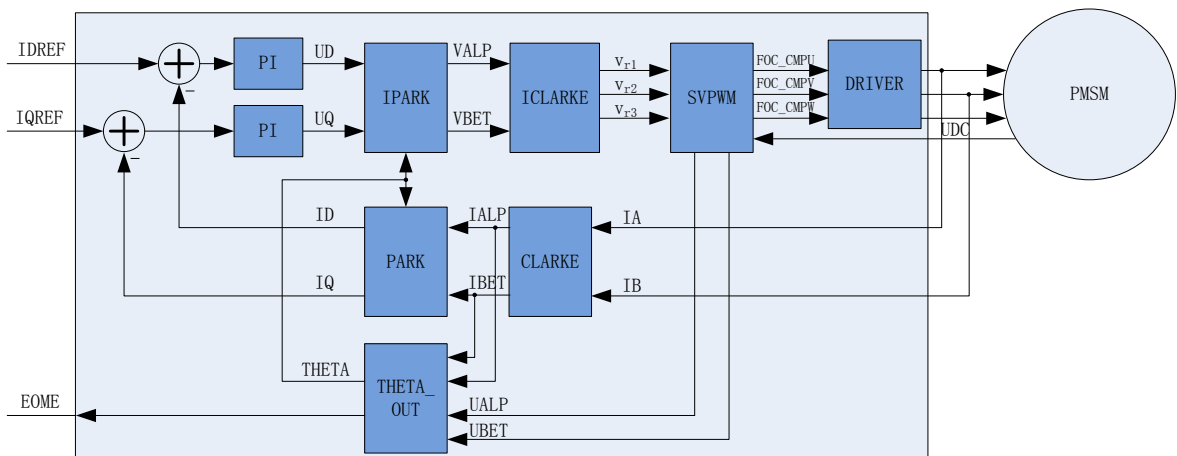


图 14-1 FOC 原理框图

14.1.2 参考输入

FOC 模块根据电流反馈作闭环控制，因此采用 D 轴电流指令值(IDREF)和 Q 轴电流指定值(IQREF)作为参考输入。假如需要实现速度-电流双闭环控制，需要根据 FOC 模块输出的速度 EOME 利用 MCU 或者 PI 模块对速度信号进行处理实现速度外环控制。

14.1.3 PI 控制器

FOC 模块里使用 4 个 PI 控制器，分别应用于：

- 1、 转子磁通控制：D 轴的电流 PI 控制器。以 D 轴电流指令值 IDREF 与反馈电流 ID 的偏差作

为输入，比例系数 DKP 和积分系数 DKI 调节 PI 控制器性能，DMAX 和 DMIN 对输出进行限幅，最后输出 D 轴电压指令 UD。

2、 转子转矩控制：Q 轴的电流 PI 控制器。以 Q 轴电流指令值 IQREF 与反馈电流 IQ 的偏差作为输入，比例系数 QKP 和积分系数 QKI 调节 PI 控制器性能，QMAX 和 QMIN 对输出进行限幅，最后输出 Q 轴电压指令 UQ。

3、 角度估算：角度估算器的 PI 控制器，以反馈电流值和电压指令值为输入，比例系数 EKP 和积分系数 EKI 调节 PI 控制器性能，最终输出估算角度 ETHETA 和速度 EOME。

4、 PLL 估算：PLL 估算器的 PI 控制器，以反馈电流值和电压指令值为输入，比例系数 PLLKP 和积分系数 PLLKI 调节 PI 控制器性能，最终输出估算反电动势 EALPHA 和 EBETA。

14.1.4 坐标转换

14.1.4.1 PARK 逆变换

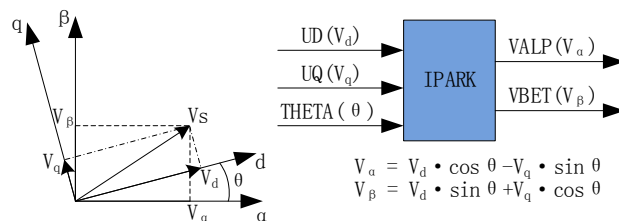


图 14-2 PARK 逆变换

经过 D 轴和 Q 轴的电流 PI 控制器后,可获得旋转 d-q 坐标系的电压矢量的两个分量 UD 和 UQ。这时需要经过逆变换将其重新变换到 3 相电压。首先，使用 PARK 逆变换将电压矢量从 2 轴旋转 d-q 坐标系变换到 2 轴静止 α - β 坐标系。

14.1.4.2 CLARKE 逆变换

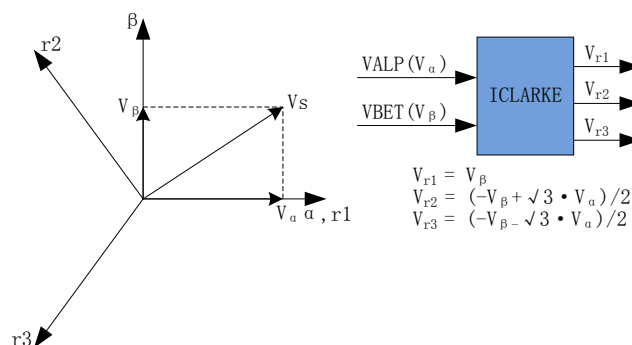


图 14-3 CLARKE 逆变换

通过 CLARKE 逆变换将电压矢量从静止 2 轴 α - β 坐标系变换到静止 3 轴 3 相定子参考坐标系。

14.1.4.3 CLARKE 变换

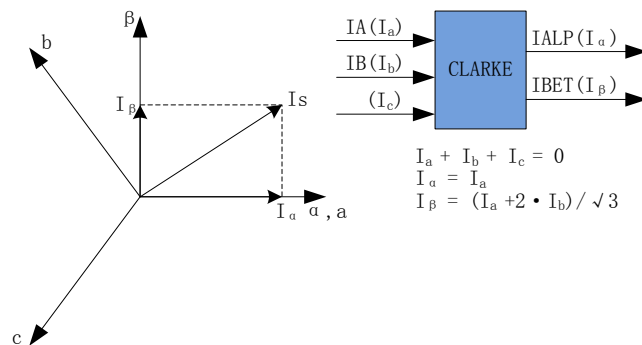


图 14-4 CLARKE 变换

CLARKE 变换将反馈电流从一个 3 轴的定子坐标系变换到静止 2 轴 α - β 的定子坐标系。

14.1.4.4 PARK 变换

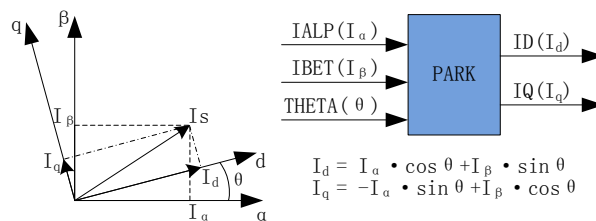


图 14-5 PARK 变换

PARK 变换将电流从静止 2 轴 α - β 的定子坐标系变换到随着转子磁通旋转的旋转 2 轴 d-q 坐标系。

14.1.5 SVPWM

空间矢量脉宽调制(SVPWM)算法是 FOC 控制的一个重要组成部分，其主要思路是采用逆变器空间电压矢量的切换以获得准圆形旋转磁场，能明显减少逆变器输出电流的谐波分量及电机的谐波损耗，降低转矩脉动，而且有较高的利用率。

SVPWM 产生 3 相电机电压信号的脉宽调制信号 PWM，每相脉宽的产生过程都可简化为几个一次方程。三相逆变器的每相输出都可为两种状态之一，即逆变器输出可连接到正极性 (+) 母线端或负极性 (-) GND 端，这使得三相逆变器输出共存在 $2^3 = 8$ 种可能的状态。其中三相输出全部连接到正极性 (+) 母线端或负极性 (-) GND 端的两种状态被视为无效状态，因为此时任意两相之间都不存在线电压。这两种状态在 SVPWM 星型图中被绘制为原点。其余六种状态表示为每两个相邻状态间旋转间隔为 60 度的矢量。

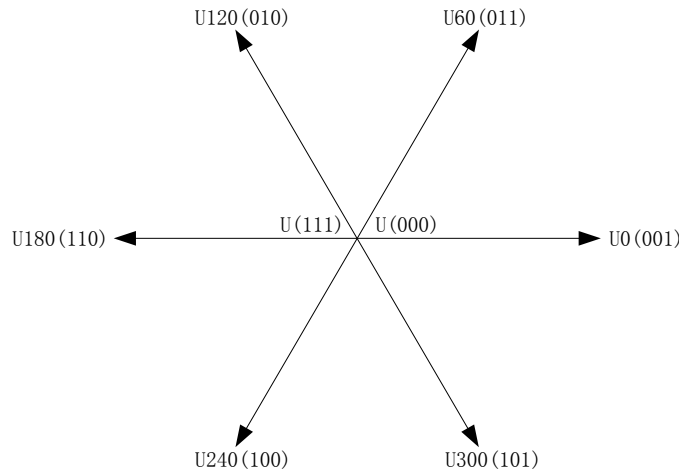


图 14-6 SVPWM 矢量控制

SVPWM 的过程允许通过两个相邻矢量各分量的和来表示任何空间电压矢量。假设 U_{OUT} 是期望的空间电压矢量，该矢量位于 U_{60} 和 U_0 之间的区间内。如果在给定 PWM 周期 T 期间， U_0 的输出时间为 $2 \cdot T_1/T$ ，而 U_{60} 的输出时间为 $2 \cdot T_2/T$ ，则整个周期的平均电压值为 U_{OUT} ， T_0 表示绕组上无有效电压的时间，即施加了无效矢量。

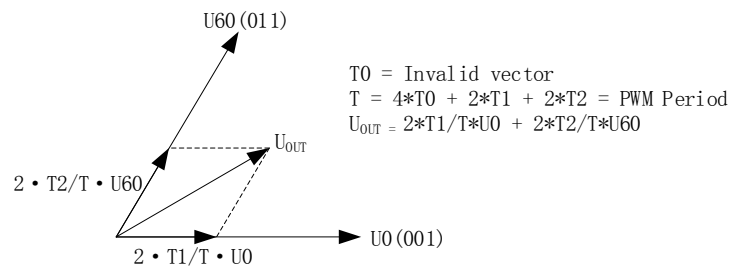


图 14-7 SVPWM 电压合成

表 14-1 空间矢量调制逆变器状态

C 相	B 相	A 相	V_{ab}	V_{bc}	V_{ca}	V_{ds}	V_{qs}	矢量
0	0	0	0	0	0	0	0	$U(000)$
0	0	1	V_{DC}	0	$-V_{DC}$	$2/3V_{DC}$	0	U_0
0	1	1	0	V_{DC}	$-V_{DC}$	$1/3V_{DC}$	$1/3V_{DC}$	U_{60}
0	1	0	$-V_{DC}$	V_{DC}	0	$-1/3V_{DC}$	$1/3V_{DC}$	U_{120}
1	1	0	$-V_{DC}$	0	V_{DC}	$-2/3V_{DC}$	0	U_{180}
1	0	0	0	$-V_{DC}$	V_{DC}	$-1/3V_{DC}$	$-1/3V_{DC}$	U_{240}
1	0	1	V_{DC}	$-V_{DC}$	0	$1/3V_{DC}$	$-1/3V_{DC}$	U_{300}
1	1	1	0	0	0	0	0	$U(111)$

14.1.5.1 七段式 SVPWM

在单电阻电流采样模式下，FOC 算法固定使用七段式 SVPWM 输出方式。双电阻电流采样模式下，配置 $FOC_CR2[F5SEG]=0$ ，则选择七段式 SVPWM 输出方式。

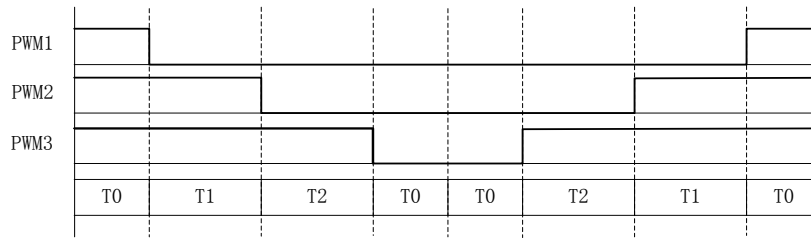


图 14-8 七段式 SVPWM 输出电平

14.1.5.2 五段式 SVPWM

五段式 SVPWM 输出方式只能在双电阻电流采样模式下使用，需要配置 `FOC_CR2[F5SEG]=1`。

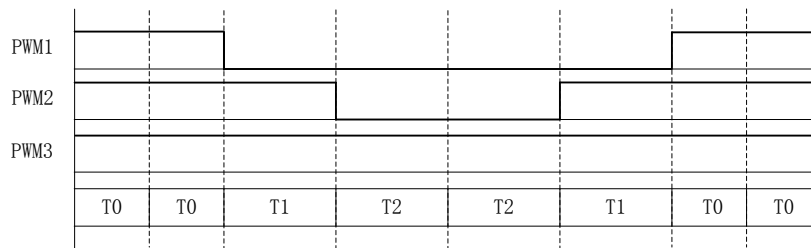


图 14-9 五段式 SVPWM 输出电平

14.1.6 过调制

单/双/三电阻模式下均可以使用过调制功能，配置 `FOC_CR1[OVMDL]` 使能过调制功能。过调制使能后，输出会放大 1.15 倍，即 `FOC_UD` 和 `FOC_UQ` 和相关的限幅值 `MAX/MIN` 均放大 1.15 倍。

14.1.7 死区补偿

死区补偿只应用于双/三电阻模式下，配置 `FOC_TSMIN` 寄存器设置死区补偿值，补偿后的输出相对于补偿前会大一点，电流的正弦度会好一点。

14.1.8 电流电压采样

FOC 模块需要采集电机的母线电压和三相电流。当 FOC 模块工作之前，需要使能 ADC（配置 `ADC_CR[ADCEN]=1`）和运放，并配置相关控制寄存器，但是不需要配置 ADC 通道和扫描方式。根据 `FOC_CR1[CSM]` 可以选择单电阻电流采样，双电阻电流采样或者三电阻电流采样。在单电阻电流采样模式下默认 ADC 的通道 4 为母线电流 `itrip` 的采样通道，在双电阻电流采样模式下默认通道 0 为 `ia` 的采样通道，通道 1 为 `ib` 的采样通道，在三电阻电流采样模式下默认通道 0 为 `ia` 的采样通道，通道 1 为 `ib` 的采样通道，通道 4 为 `ic` 的采样通道。程序可以选择通道 2 或者通道 14（利用内置分压电阻，直接在内部采样 `VCC`）为母线电压的采样通道。

14.1.8.1 单电阻采样模式

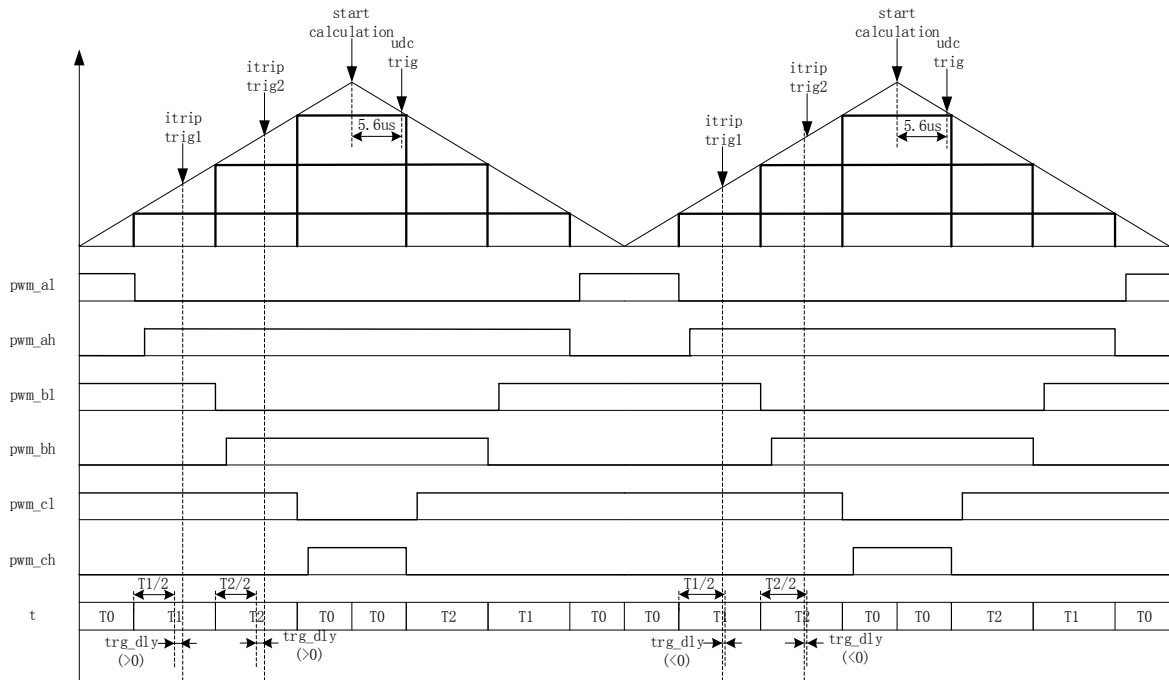


图 14-10 单电阻采样时序

配置 $FOC_CR1[CSM]=0$ ，即选择单电阻电流采样模式。在单电阻电流采样模式下，FOC 模块在计数器向上计数的区间对母线电流 i_{trip} （通道 4）进行两次采样，在计数器向下计数的区间当 FOC 模块运算完成后对母线电压进行采样。

死区时间会影响电流采样的时间，FOC 模块会自动根据用户设置的死区时间对采样时间进行调整，保证在实际通电时间的中间采样，同时，用户可以设置 FOC_TRGDLY 寄存器对采样时间进行提前或者延迟。假设系统时钟为 24MHz(41.67ns)，FOC_TRGDLY= 5，则延迟 $41.67 \times 5 = 208\text{ns}$ ；FOC_TRGDLY 为 0xFB(-5)，则提前 208ns。

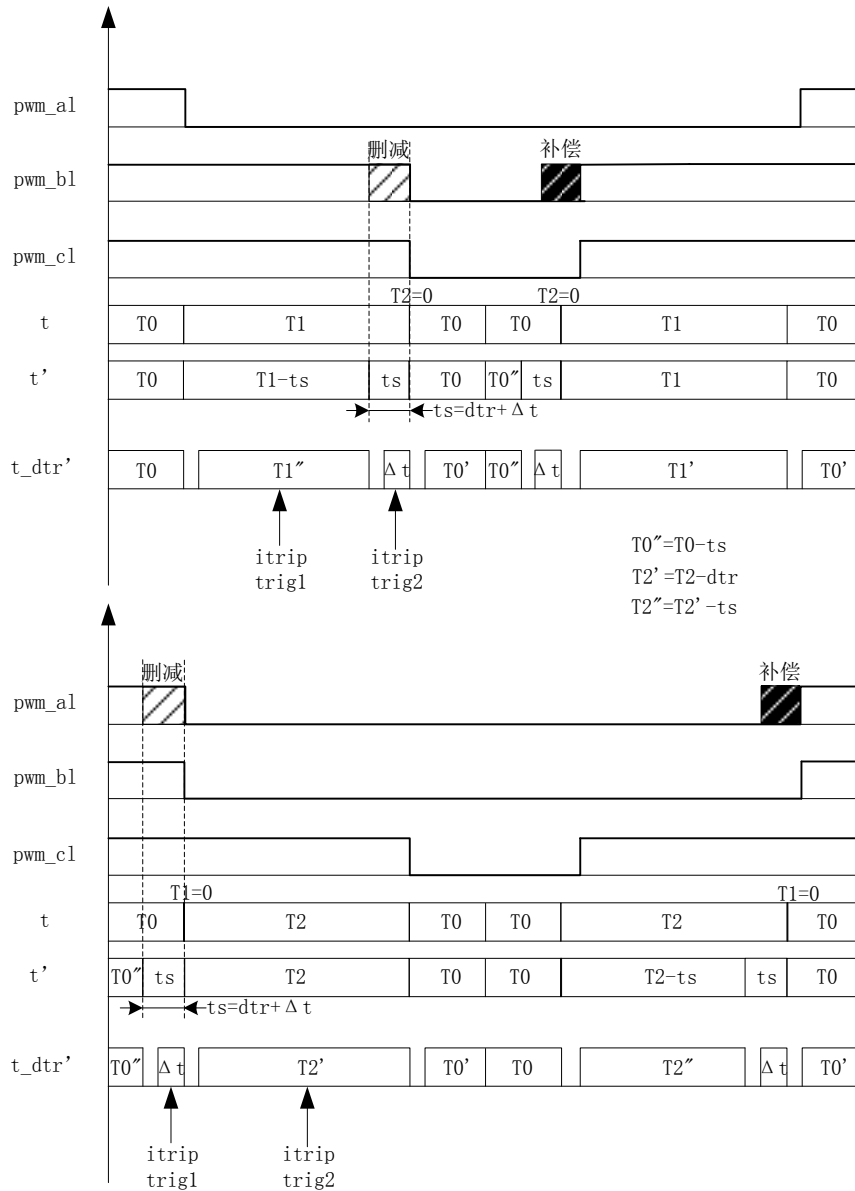


图 14-11 单电阻采样时间补偿

单电阻采样会存在采样窗口不够宽的情况，因此需要人为地凑出最小采样窗口，用户通过设置 TSMIN (TSMIN=最小采样窗口时间+死区时间)，FOC 模块根据 TSMIN 对 PWM 波形进行补偿。

14.1.8.2 双三电阻采样模式

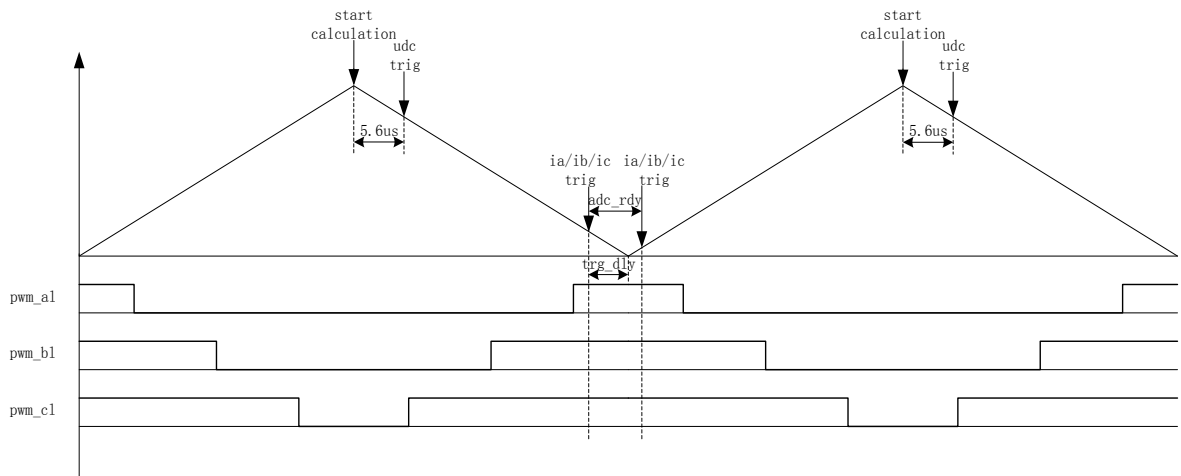


图 14-12 双三电阻电流顺序采样模式

配置 `FOC_CR1[CSM]=10/11` 和 `FOC_CR2[DSS]=0`，即选择双/三电阻电流顺序采样模式。在三电阻电流顺序采样模式下，通过 `FOC_TRGDLY` 寄存器设置对三相电流的其中一相（根据扇区决定是 `ia/ib/ic` 的其中一相）的采样时机，当采样完毕后迅速对另外一相进行采样，在计数器向下计数的区间当 FOC 模块运算完成后对母线电压进行采样。在双电阻模式下，通过 `FOC_TRGDLY` 寄存器设置调整 `ia` 的采样时机，当采样完毕后迅速对 `ib` 进行采样。需要注意的是电流采样时机的设置应该使三相电流采样点均在零矢量区间（即 `pwm_al,pwm_bl,pwm_cl=111`）。假设系统时钟为 24MHz(41.67ns)，`FOC_TRGDLY = 0xB2`，则当 FOC 计数器向下计数，在下溢事件前 $41.67 \times 50 = 2.08\mu\text{s}$ 对 `ia/ib/ic` 采样，采样完毕后对另外一相 `ia/ib/ic` 采样。

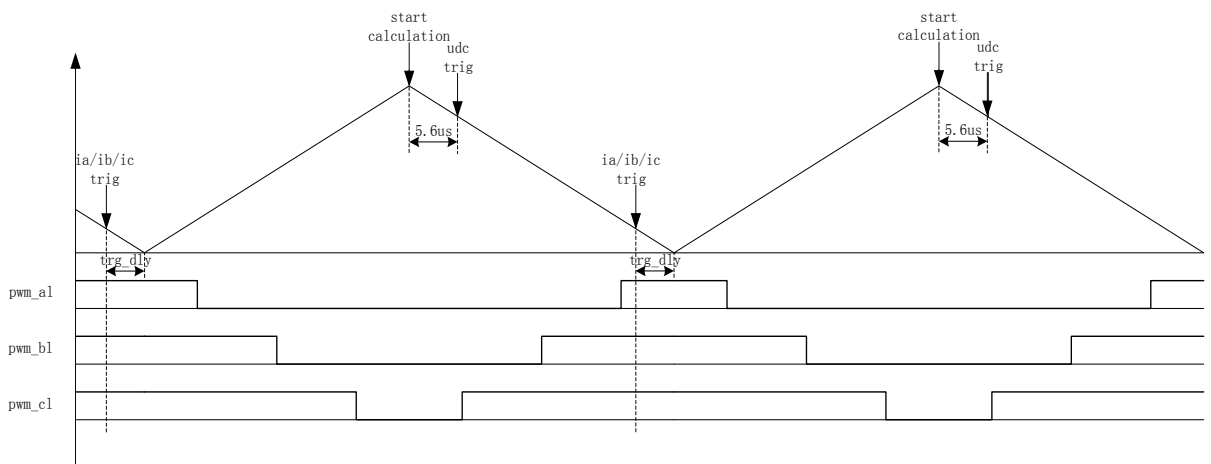


图 14-13 双三电阻电流交替采样模式

配置 `FOC_CR1[CSM]=10/11` 和 `FOC_CR2[DSS]=1`，即选择双/三电阻电流交替采样模式。在双三电阻电流交替采样模式下，一个载波周期运算一次，但每个载波周期只对一相电流（根据扇区决定是 `ia/ib/ic` 的其中一相）进行采样，第一个载波周期采集 `ia/ib/ic`，第二个载波周期采集另外一相电

流 ia/ib/ic，如此交替对三相电流的其中两相进行电流采样。在计数器向下计数的区间当 FOC 模块运算完成后对母线电压进行采样。通过 FOC_TRGDLY 寄存器设置对电流 ia（通道 0），ib（通道 1），ic（通道 4）的采样时机，需要注意的是电流采样时机的设置应该使 ia/ib/ic 采样点均在零矢量区间（即 pwm_al,pwm_bl,pwm_cl=111）。假设系统时钟为 24MHz(41.67ns)，FOC_TRGDLY= 0xB2，则当 FOC 计数器向下计数，在下溢事件前 $41.67 \times 50 = 2.08\mu s$ 对电流采样。

14.1.8.3 电流采样基准

因为相电流存在正负，所以 ADC 采样前需要将输入电流提高量程的一半，因此在运算的时候要减去基准值，FOC 模块默认值是 0x4000，但是因为 ADC 基准的偏差和硬件板的偏差会导致默认值与实际值存在偏差，因此用户可以对基准值进行校准。校准方法如下：在 FOC 模块不工作，三相输出尚没有电流的时候对相应的通道进行多次采样，求平均后写进基准寄存器 FOC_CSO。假设 ADC 的电压范围 0~5V，基准为 2.5V，则 $FOC_CSO = 2.5/5V \times 32768 = 16384(0x4000)$ 。

- 1、当 FOC_CHC[CSOC]=00/11 时，写 FOC_CSO 是修改 ITRIP 和 IC 的基准；
- 2、当 FOC_CHC[CSOC]=01 时，写 FOC_CSO 是修改 IA 的基准；
- 3、当 FOC_CHC[CSOC]=10 时，写 FOC_CSO 是修改 IB 的基准。

14.1.9 角度模式

角度模块包含角度估算模块，爬坡模块，估算角度平滑切换模块。角度的来源分四种情况：

- 1、爬坡强制角度
- 2、强拉角度
- 3、估算器估算角度
- 4、估算器强制角度

表 14-2 角度来源

RFAE	ANGM	EFAE	角度来源
1	x	x	爬坡强制角度
0	0	x	强拉角度
0	1	0	估算器估算角度
0	1	1	估算速度 > EFREQMIN: 估算器估算角度 估算速度 < EFREQMIN: 估算器强制角度

14.1.9.1 爬坡强制角度

爬坡强制角度由角度寄存器 FOC_THETA，速度寄存器 FOC_RTHESTEP，加速度寄存器 FOC_RTHEACC，以及爬坡次数上限 FOC_RTHECNT 组成。爬坡公式为：

速度 FOC_RTHESTEP(32 位) = 速度 FOC_RTHESTEP(32 位) + 加速度 FOC_RTHEACC(低 16 位)

角度 FOC_THETA (16 位) = 角度 FOC_THETA (16 位) + 速度 FOC_RTHESTEP(高 16 位)

爬坡强制角度的优先级最高，配置 FOC_CR1[RFAE] = 1，使能爬坡功能。爬坡模块每个载波周期进行一次角度运算，同时爬坡计数器加一，当计数值达到 RTHECNT 设定值后，RFAE 硬件清零，

爬坡结束。爬坡结束后，根据 FOC_CR1[ANGM]的配置，ANGM=1，角度来自估算器；ANGM=0，角度来自强拉角度。

14.1.9.2 强拉角度

强拉角度由角度 FOC_THETA, 速度 FOC_RTHERSTEP 组成。公式为：

角度 FOC_THETA (16 位)= 角度 FOC_THETA (16 位)+ 速度 FOC_RTHERSTEP(高 16 位)

强拉角度分两种情况：

1、 FOC_CR1[RFAE] = 1, FOC_CR1[ANGM] = 0, 即爬坡功能后切换强拉模式，此时的速度为爬坡结束时的累加速度。此模式可实现无速度闭环的匀速驱动。

2、 FOC_CR1[RFAE] = 0, FOC_CR1[ANGM] = 0, 即不经过爬坡阶段，角度直接来自强拉角度，此时的速度 FOC_RTHERSTEP 为软件直接写入寄存器的初始速度。如果写入速度 FOC_RTHERSTEP = 0, 可实现预定位功能。当写入速度 FOC_RTHERSTEP != 0 时, 可实现有感 FOC 驱动。（有感 FOC 控制原理：HALL 信号到来后，MCU 算出当前角度和平均速度，写进 FOC_THETA 和 FOC_RTHERSTEP, 以后根据这个速度来产生角度驱动电机，当下一次 HALL 信号到来时，再一次对速度和角度进行修正）。

14.1.9.3 估算器角度

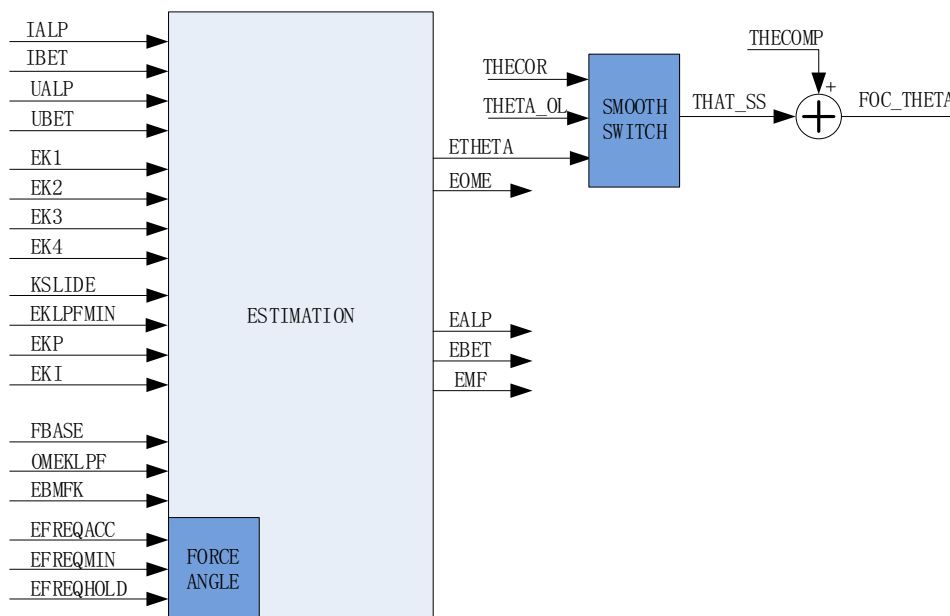


图 14-14 估算器原理框图

估算器采集的电机电流和电压，根据用户输入的电机参数和控制参数，估算出角度、速度和反电动势。

1、 估算器估算角度

估算器根据用户输入的电机参数和控制参数构建电机模型，同时采集的电机电流和电压对估算值进行修正，输出与实际情况相符合的角度。估算器可选择 PLL 模式和滑模模式，通过

FOC_CR1[ESEL]进行选择。

2、估算器强制角度

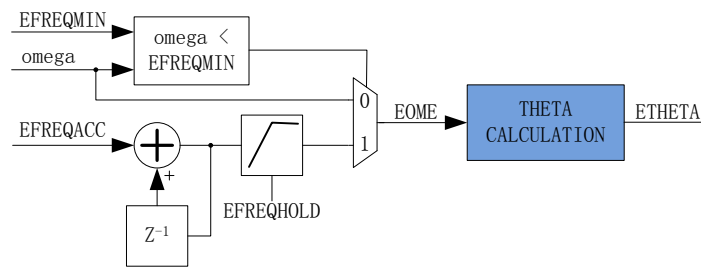


图 14-15 估算器强制角度原理框图

此功能与爬坡功能类似。由于电机启动时，电机的输出较小，导致采集的电流小，估算器模型估算的角度和速度存在较大的误差，可能令电机启动失败，所以在这种情况下，估算器输出强制角度，保证电机顺利启动。

配置 FOC_CR1[RFAE]=0, FOC_CR1[ANGM]=1, FOC_CR1[EFAE]=1, 当估算器的估算速度小于用户设定的最小值 FOC_EFREQMIN 时，该功能启动，使用估算器强制角度开始电机启动，强制速度 ω 从 0 开始，每个载波周期与速度增量 FOC_EFREQACC 相加，实现加速，同时以 FOC_EFREQHOLD 限制速度的最大值。输出强制速度作为最终速度 EOME 供角度计算模块算出估算器角度 FOC_ETHETA。当 ω 大于等于 FOC_EFREQMIN 时，输出估算速度 ω 作为最终速度 EOME。

3、角度平滑切换

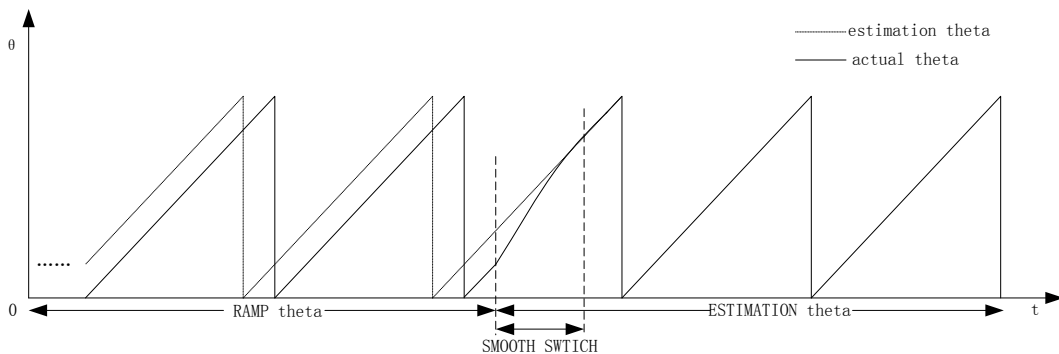


图 14-16 角度平滑切换曲线

假如配置 FOC_CR1[RFAE] = 1, FOC_CR1[ANGM] = 1, 即采用爬坡功能启动电机，爬坡结束后切换估算器模式，在爬坡的过程中，估算器也在估算角度，但是估算角度通常与爬坡强制角度存在偏差，爬坡结束后，如果角度从爬坡强制角度直接切换成估算角度，可能由于角度的突变引起电机抖动，因此需要平滑切换模块。

爬坡结束时，假如估算角度 FOC_ETHETA 和爬坡强制角度 θ_{ol} 的偏差小于等于 FOC_THECOR 的设定值，则认为角度偏差较小，可以直接切换 FOC_ETHETA 作为角度输出。假如偏差大于 FOC_THECOR，则每个载波周期以 FOC_THECOR 作为步长对 θ_{ol} 进行修正，使其逐

步向 FOC_ETHETA 的值靠拢，当偏差最后小于 FOC_THECOR 时，再切换 FOC_ETHETA 作为角度输出。

4、 角度补偿

补偿值 FOC_THECOMP 对估算角度进行补偿，然后输出。FOC_THECOMP 的最高位为 1 时，为负补偿；最高位为 0 时，为正补偿。

14.1.10 电机实时参数

FOC 模块在运算的过程中，用户可以实时查看估算角度值 FOC_THETA 和估算速度 FOC_EOME。还可以查看电机的其他实时参数，用户可以根据这些参数判断电机的实时状态。FOC 模块提供以下实时参数：

- 输出角度值 FOC_THETA
- 估算器角度 FOC_ETHETA，估算速度 FOC_EOME
- D 轴电压 UD， Q 轴电压 UQ
- D 轴电流 ID， Q 轴电流 IQ
- α 轴电压 VALP， β 轴电压 VBET
- 母线电压 UDCFLT
- 三相电流 IA,IB,IC 和三相电流最大值 IAMAX,IBMAX,ICMAX
- α 轴电流 IALP（等于 IA）， β 轴电流 IBET
- α 轴反电动势 EALP， β 轴反电动势 EBET
- 反电动势平方 ESQU
- 功率 POW

14.1.10.1 顺风逆风检测

FOC 提供专用的顺风逆风检测模块，配置 FOC_CR0[ESCMS]=1，同时配置电流指令 FOC_IDREF，FOC_IQREF 均为 0，并启动 FOC 模块，可以通过读取估算角度 FOC_ETHETA 和估算速度 FOC_EOME 的值判断电机的状态，当 FOC_ETHETA 向下递减或者 FOC_EOME 为负值，则为逆风转动状态，需要先刹车，再以爬坡强制角度启动电机；当 FOC_ETHETA 向上递增或者 FOC_EOME 为正值，则为顺风转动状态，可直接使用估算器强制角度启动电机。

14.1.10.2 反电动势检测

估算器根据输入的电机参数估算出 α 轴反电动势 EALP 和 β 轴反电动势 EBET，由此输出 $e\alpha^2 + e\beta^2$ 即 ESQU。用户可根据 ESQU 的值判定启动的状态，可实现堵转保护，缺相保护等功能。

14.1.10.3 功率

通过由 FOC 内部的 SVPWM 模块得到电流和通电时间，以及滤波后的母线电压，经过计算得到功率。

14.1.11 FG 输出产生

FG 信号需配合 TIM4 工作，FOC 模块每个载波周期根据速度基准 FOC_FBASE(单位 Hz)，低通滤波后的速度 FOC_EOMELPF 和 FG 系数 FOC_KFG 计算出 FG 的结果值，同时自动更新至 TIM4_ARR，并将 TIM4_ARR/2 更新至 TIM4_DR。TIM4 需配置为输出模式，同时根据实际情况，设置合适的时钟分频系数。

一个电周期产生 x 个 FG 的计算公式：

$$FOC_KFG = 24MHz / (2^{T4PSC} * FBASE * x)$$

如计算结果超过 65535，需调整 T4PSC(TIM4 的时钟分频系数 TIM4_CR0[TPSC])。

FOC_KFG=0 时不使能此功能，TIM4_ARR/DR 不会自动更新。

14.2 FOC 寄存器

14.2.1 FOC_CR0 (0x409F)

表 14-3 FOC_CR0 (0x409F)

位	7	6	5	4	3	2	1	0
名称	OMIF	OMAF	MERRS		UCSEL	OMAS	ESCMS	EDIS
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	OMIF	当前估算转速比 FOC_EFREQMIN 小标志位，即使 EFAE 不使能，该标志位依然生效 0: 条件不满足 1: 条件满足
[6]	OMAF	当前估算转速比 FOC_EFREQMAX 大标志位 0: 条件不满足 1: 条件满足
[5:4]	MERRS	滑膜算法的 MAX ERR 选择 00: 0.5 01: 0.25 10: 0.125 11: 1.0
[3]	UCSEL	母线电压 UDC 采样通道选择 FOC/SVPWM 模式下 (DRV_CR[MESE1]=1)，同时 DRV 模块计数器工作时(DRV_CR[DRVEN]=1)，硬件自动采样母线电压，UCSEL 选择母线电压的通道。 0: AD2 1: AD14 AD14 为内部专用的母线采样通道，配置 ADC_CR[ADCRATIO]选择分压比。如果采用外部分压电阻，则选择 AD2 通道。 注：对应的 ADC_MASK 无需配置为 1
[2]	OMAS	估算器速度过大时输出选择 估算器速度 FOC_EOME[15:8]大于 FOC_EFREQMAX 时，最终输出 FOC_EOME 为： 0: FOC_EFREQMAX*256 1: FOC_EFREQHOLD
[1]	ESCMS	EStimation Calculate Mode Select (估算器计算模式选择) 0: 基于 PLL 的滑膜 (SMO) 角度计算模式 1: 基于传统滑膜 (SMO) 角度计算模式
[0]	EDIS	禁止 EALP/EBET 自动计算 1: 禁止 0: 使能

14.2.2 FOC_CR1 (0x40A0)

表 14-4 FOC_CR1 (0x40A0)

位	7	6	5	4	3	2	1	0
名称	OVM DL	EFAE	RFAE	ANGM	CSM		RSV	SVPWMEN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	OVM DL	过调制使能 0: 禁止 1: 使能
[6]	EFAE	ESTIMATION Force Angle Enable (估算器强制角度使能) 使能后, 角度由估算器强制给出, 并自动切换到估算器估算角度 0: 禁止 1: 使能
[5]	RFAE	Ramp Force Angle Enable (强制爬坡角度使能) 使能后, 角度由爬坡模块强制给出, 爬坡结束后根据 ANGM 位自动切换到估算器模式或强拉模式, 同时 RFAE 硬件清零 0: 禁止 1: 使能
[4]	ANGM	Angle Mode (角度模式) RFAE=0 时, 角度来源于估算器或强拉 RFAE=1 时, 爬坡结束后切换估算器或强拉 0: 强拉模式 1: 估算模式
[3:2]	CSM	Current Sample Mode (电流采样模式) x0: 单电阻采样 01: 双电阻采样 11: 三电阻采样
[1]	RSV	Reserved
[0]	SVPWMEN	SVPWM 模块使能 1: 使能 0: 禁止

14.2.3 FOC_CR2 (0x40A1)

表 14-5 FOC_CR2 (0x40A1)

位	7	6	5	4	3	2	1	0
名称	ESEL	ICLR	F5SEGn	DSS	CSOC		UQD	UDD
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	ESEL	ESTIMATION Select (估算器模式选择) 0: SMO (滑模) 1: PLL (锁相环), 此时 FOC_KSILDE 寄存器为 PLL 的 PI 控制器的 PLLKP,

		FOC_KLPFMIN 寄存器为 PLL 的 PI 控制器的 PLLKI
[6]	ICLR	FOC_IA/B/CMAX 清零 对该位写 1，FOC_IA/B/CMAX 寄存器清零，该位自动清零。 0: 无效 1: 清零
[5]	FSSEG	FOC 双三电阻电流采样下 SVPWM 调制方式选择（单电阻电流采样禁止为 1） 0: 7 段式选择 1: 5 段式选择
[4]	DSS	双三电阻电流采样模式 0: 顺序采样模式：一个载波周期采样两相电流 1: 交替采样模式：每个载波周期交替采样两相电流，且每个载波周期运算一次
[3:2]	CSOC	Current Sample Offset Calibrate（电流采样偏置校准） 配置该位，对 FOC_CSO 写校准值。单电阻采样时，配置为 00 或 11 对 itrip 校准；双电阻采样时，配置为 01 对 ia 校准，配置为 10 对 ib 校准；三电阻采样时，配置为 01 对 ia 校准，配置为 10 对 ib 校准，配置 00 或 11 对 ic 校准。 00,11: itrip 和 ic 01:ia 10:ib
[1]	UQD	Q 轴 PI 控制器禁止，禁止时，FOC_UQ 的值不再由 PI 控制器更新 0: 不禁止 1: 禁止
[0]	UDD	D 轴 PI 控制器禁止，禁止时，FOC_UD 的值不再由 PI 控制器更新 0: 不禁止 1: 禁止

14.2.4 FOC_TSMIN (0x40A2)

表 14-6 FOC_TSMIN (0x40A2)

位	7	6	5	4	3	2	1	0
名称	FOC_TSMIN							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:0]	FOC_TSMIN	单电阻采样模式下，给 ADC 采样预留的最小窗口 双三电阻采样模式下，死区补偿 范围（0~255）
TS = 采样窗口 ΔT + 死区时间 DT 假设 $\Delta T=1\mu s$, $DT=1\mu s$, $TS=2\mu s$, 载波周期为 62.5us $TS=2/62.5*4096=131$		

14.2.5 FOC_TGLI (0x40A3)

表 14-7 FOC_TGLI (0x40A3)

位	7	6	5	4	3	2	1	0
名称	FOC_TGLI							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
----	----	----

[7:0]	FOC_TGLI	上桥导通窄脉冲消除 此功能用于高压场合，高压 driver 的上桥有最小导通脉冲必须大于一定值的要求，设置此寄存器，导通脉冲小于设定值，不导通。 范围（0~255）
假设消除小于 1 us 的窄脉冲，DT=1us，载波周期为 62.5us FOC_TGLI =2/62.5*4096=131		

14.2.6 FOC_TBLO (0x40A4)

表 14-8 FOC_TBLO (0x40A4)

位	7	6	5	4	3	2	1	0
名称	FOC_TBLO							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:0]	FOC_TBLO	三电阻时为电流采样屏蔽时间，当下桥导通的时间小于 FOC_TBLO，则不采样该相的电流，采用特殊处理得到电流。 范围（0~255）
假设下桥导通时间小于 1us 不采样，FOC_TBLO =1000/41.67=24		

14.2.7 FOC_TRGDLY (0x40A5)

表 14-9 FOC_TRGDLY (0x40A5)

位	7	6	5	4	3	2	1	0
名称	FOC_TRGDLY							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:0]	FOC_TRGDLY	单电阻采样模式：ADC 电流采样触发延迟 范围（-128~127） 双三电阻采样模式：电流采样时机 TRGDLY[7]设置采样时机在计数器的下降区间或者上升区间： TRGDLY[7]=0：上升区间；TRGDLY[7]=1：下降区间 范围（0,DRV_ARR[6:0]）
单电阻采样模式：假设系统时钟为 24MHz(41.67ns)，TRGDLY = 5，则延迟 41.67*5=208ns；TRGDLY 为-5，则提前 208ns 双三电阻采样模式：假设系统时钟为 24MHz(41.67ns)，TRGDLY = 0x85，则当 DRV 计数器向下计数，在下溢事件前 41.67*5=0.208us 进行采样；TRGDLY = 0x05，则当 DRV 计数器向上计数，在下溢事件后 41.67*5=0.208us 进行采样；		

14.2.8 FOC_CSO (0x40A6 , 0x40A7)

表 14-10 FOC_CSOH (0x40A6)

位	7	6	5	4	3	2	1	0
名称	FOC_CSO[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	0	0	0	0	0	0

表 14-11 FOC_CSOL (0x40A7)

位	7	6	5	4	3	2	1	0
名称	FOC_CSOL[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_CSOL	电流采样基准 配置 FOC_CR1[CSOC], 对 FOC_CSOL 写校准值, 可校准单电阻采样模式的 itrip 基准, 双电阻采样模式的 ia, ib 基准, 三电阻采样模式的 ia, ib, ic 基准。 取值范围 (0~32767), MSB 恒为 0
假设 ADC 的电压范围 0~5V, 基准为 2.5V 则 $FOC_CSOL = 2.5/5V * 32768 = 16384(0x4000)$		

14.2.9 FOC_RTHERSTEP (0x40A8, 0x40A9)

表 14-12 FOC_RTHERSTEP (0x40A8)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHERSTEP[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-13 FOC_RTHERSTEP (0x40A8)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHERSTEP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_RTHERSTEP	爬坡模块的速度; 格式与 FOC_THETA 一致 软件写: 初始速度 软件读: 当前速度 取值范围 (-32768,32767) 注: FOC_RTHERSTEP 内部为 32bit, 最高位为符号位。软件写入时, 设定高 16 位。
$RTHERSTEP(32bit) = RTHERSTEP(32bit) + RTHERACC(32bit, 高 16bit 恒为 0, 低 16bit 可配);$ $THETA(16bit) = THETA(16bit) + RTHERSTEP(高 16bit)$		

14.2.10 FOC_RTHERACC (0x40AA, 0x40AB)

表 14-14 FOC_RTHERACCH (0x40AA)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHERACCH[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 14-15 FOC_RTHERACCL (0x40AB)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHERACCL[7:0]							

类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_RTHEACC	爬坡模块的加速度(只写不可读); 格式与 FOC_THETA 一致 取值范围 (-32768,32767) 注: FOC_RTHEACC 内部为 32bit, 最高位为符号位。软件写入时, 设定低 16 位。高 16 位恒为 0。
$RTHESTEP(32bit) = RTHESTEP(32bit) + RTHEACC(32bit)$, 高 16bit 恒为 0, 低 16bit 可配; $THETA(16bit) = THETA(16bit) + RTHESTEP(高 16bit)$		

14.2.11 FOC_EOMELPF (0x40AA , 0x40AB)

表 14-16 FOC_EOMELPFH (0x40AA)

位	7	6	5	4	3	2	1	0
名称	FOC_EOMELPF[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-17 FOC_EOMELPFL (0x40AB)

位	7	6	5	4	3	2	1	0
名称	FOC_EOMELPF[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EOMELPF	低通滤波后的估算器估算速度 滤波系数为 FOC_EOMEKLPF, LPF 的计算频率为载波周期 取值范围 (-32768,32767)

14.2.12 FOC_RTHECNT (0x40AC)

表 14-18 FOC_RTHECNT (0x40AC)

位	7	6	5	4	3	2	1	0
名称	FOC_RTHECNT							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:0]	FOC_RTHECNT	爬坡次数上限= RTHECNT*256 爬坡功能使能后 (FOC_CR1[RFAE]=1), 每个载波周期进行一次爬坡运算, 当爬坡次数达到 RTHECNT*256 后, 爬坡结束

14.2.13 FOC_THECOR (0x40AD)

表 14-19 FOC_THECOR (0x40AD)

位	7	6	5	4	3	2	1	0
名称	FOC_THECOR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	1

字段	名称	描述
[7:0]	FOC_THECOR	角度切换平滑过渡修正值： 当爬坡结束后切换到估算模式时，由于估算角度和爬坡角度存在偏差，因此需要平滑切换；格式与 FOC__THETA 一致 取值范围 (0,255)

14.2.14 FOC__EMF (0x40AE , 0x40AF)

表 14-20 FOC__EMFH (0x40AE)

位	7	6	5	4	3	2	1	0
名称	FOC__EMF[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-21 FOC__EMFL (0x40AF)

位	7	6	5	4	3	2	1	0
名称	FOC__EMF[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__EMF	估算器估算的反电动势，等于 FOC_EALP 的平方加 FOC_EBET 的平方和开根号 取值范围 (0,32767)

14.2.15 FOC__THECOMP (0x40AE , 0x40AF)

表 14-22 FOC__THECOMP (0x40AE)

位	7	6	5	4	3	2	1	0
名称	FOC__THECOMP[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 14-23 FOC__THECOMPL (0x40AF)

位	7	6	5	4	3	2	1	0
名称	FOC__THECOMPL[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__THECOMP	角度补偿值(只写不可读)：估算器估算出角度后加上补偿值作为估算器最终的输出角度；格式与 FOC__THETA 一致 取值范围 (-32768,32767)

14.2.16 FOC__DMAX (0x40B0 , 0x40B1)

表 14-24 FOC__DMAXH (0x40B0)

位	7	6	5	4	3	2	1	0
名称	FOC__DMAXH[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-25 FOC_DMAXL (0x40B1)

位	7	6	5	4	3	2	1	0
名称	FOC_DMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_DMAX	D 轴的 PI 控制器的输出 UD 的上限值 取值范围 (-32768,32767)

14.2.17 FOC_DMIN (0x40B2 , 0x40B3)

表 14-26 FOC_DMINH (0x40B2)

位	7	6	5	4	3	2	1	0
名称	FOC_DMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-27 FOC_DMINL (0x40B3)

位	7	6	5	4	3	2	1	0
名称	FOC_DMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_DMIN	D 轴的 PI 控制器的输出 UD 的下限值 取值范围 (-32768,32767)

14.2.18 FOC_QMAX (0x40B4 , 0x40B5)

表 14-28 FOC_QMAXH (0x40B4)

位	7	6	5	4	3	2	1	0
名称	FOC_QMAX[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-29 FOC_QMAXL (0x40B5)

位	7	6	5	4	3	2	1	0
名称	FOC_QMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_QMAX	Q 轴的 PI 控制器的输出 UQ 的上限值 取值范围 (-32768,32767)

14.2.19 FOC_QMIN (0x40B6 , 0x40B7)

表 14-30 FOC_QMINH (0x40B6)

位	7	6	5	4	3	2	1	0
名称	FOC_QMIN[15:8]							

类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-31 FOC_QMINL (0x40B7)

位	7	6	5	4	3	2	1	0
名称	FOC_QMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_QMIN	Q 轴的 PI 控制器的输出 UQ 的下限值 取值范围 (-32768,32767)

14.2.20 FOC__UD (0x40B8 , 0x40B9)

表 14-32 FOC__UDH (0x40B8)

位	7	6	5	4	3	2	1	0
名称	FOC__UD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-33 FOC__UDL (0x40B9)

位	7	6	5	4	3	2	1	0
名称	FOC__UD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__UD	D 轴电压 通过 D 轴的 PI 控制器算出电压 取值范围 (-32768,32767)

14.2.21 FOC__UQ (0x40BA , 0x40BB)

表 14-34 FOC__UQH (0x40BA)

位	7	6	5	4	3	2	1	0
名称	FOC__UQ[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-35 FOC__UQL (0x40BB)

位	7	6	5	4	3	2	1	0
名称	FOC__UQ[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__UQ	Q 轴电压 通过 Q 轴的 PI 控制器算出电压 取值范围 (-32768,32767)

14.2.22 FOC_ID (0x40BC , 0x40BD)

表 14-36 FOC_IDH (0x40BC)

位	7	6	5	4	3	2	1	0
名称	FOC_ID[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-37 FOC_IDL (0x40BD)

位	7	6	5	4	3	2	1	0
名称	FOC_ID[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_ID	D 轴电流 ID 取值范围 (-32768,32767)

14.2.23 FOC_IQ (0x40BE , 0x40BF)

表 14-38 FOC_IQH (0x40BE)

位	7	6	5	4	3	2	1	0
名称	FOC_IQ[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-39 FOC_IQL (0x40BF)

位	7	6	5	4	3	2	1	0
名称	FOC_IQ[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IQ	Q 轴电流 IQ 取值范围 (-32768,32767)

14.2.24 FOC_IBET (0x40C0 , 0x40C1)

表 14-40 FOC_IBETH (0x40C0)

位	7	6	5	4	3	2	1	0
名称	FOC_IBET [15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-41 FOC_IBETL (0x40C1)

位	7	6	5	4	3	2	1	0
名称	FOC_IBET [7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
----	----	----

[15:0]	FOC_IBET	β 轴电流 IBETA 取值范围 (-32768,32767)
--------	----------	--

14.2.25 FOC_VBET (0x40C2 , 0x40C3)

表 14-42 FOC_VBETH (0x40C2)

位	7	6	5	4	3	2	1	0
名称	FOC_VBETH[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-43 FOC_VBETL (0x40C3)

位	7	6	5	4	3	2	1	0
名称	FOC_VBETL[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_VBET	β 轴电压 VBETA (只读) 取值范围 (-32768,32767)

14.2.26 FOC_VALP (0x40C4 , 0x40C5)

表 14-44 FOC_VALPH (0x40C4)

位	7	6	5	4	3	2	1	0
名称	FOC_VALPH[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-45 FOC_VALPL (0x40C5)

位	7	6	5	4	3	2	1	0
名称	FOC_VALPL[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_VALP	α 轴电压 VALPHA (只读) 取值范围 (-32768,32767)

14.2.27 FOC_UDCPS (0x40C2 , 0x40C3)

表 14-46 FOC_UDCPSH (0x40C2)

位	7	6	5	4	3	2	1	0
名称	FOC_UDCPSH[15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 14-47 FOC_UDCPSL (0x40C3)

位	7	6	5	4	3	2	1	0
名称	FOC_UDCPSL[7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_UDCPS	D 轴的电压补偿值（只写） D 轴 PI 计算的结果 FOC_UD 与 FOC_UDCPS 相加后送到下一模块 取值范围（-32768,32767）

14.2.28 FOC_UQCPS (0x40C4 , 0x40C5)

表 14-48 FOC_UQCPSH (0x40C4)

位	7	6	5	4	3	2	1	0
名称	FOC_UQCPS [15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 14-49 FOC_UQCPSL (0x40C5)

位	7	6	5	4	3	2	1	0
名称	FOC_UQCPS [7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_UQCPS	Q 轴的电压补偿值（只写） Q 轴 PI 计算的结果 FOC_UQ 与 FOC_UQCPS 相加后送到下一模块 取值范围（-32768,32767）

14.2.29 FOC_IC (0x40C6 , 0x40C7)

表 14-50 FOC_ICH (0x40C6)

位	7	6	5	4	3	2	1	0
名称	FOC_IC[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-51 FOC_ICL (0x40C7)

位	7	6	5	4	3	2	1	0
名称	FOC_IC[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IC	相电流 IC 取值范围（-32768,32767）

14.2.30 FOC_IB (0x40C8 , 0x40C9)

表 14-52 FOC_IBH (0x40C8)

位	7	6	5	4	3	2	1	0
名称	FOC_IB[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-53 FOC_IBL (0x40C9)

位	7	6	5	4	3	2	1	0
名称	FOC_IB[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IB	相电流 IB 取值范围 (-32768,32767)

14.2.31 FOC_IA (0x40CA, 0x40CB)

表 14-54 FOC_IAH (0x40CA)

位	7	6	5	4	3	2	1	0
名称	FOC_IA[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-55 FOC_IAL (0x40CB)

位	7	6	5	4	3	2	1	0
名称	FOC_IA[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IA	相电流 IA 取值范围 (-32768,32767)

14.2.32 FOC_THETA (0x40CC, 0x40CD)

表 14-56 FOC_THETAH (0x40CC)

位	7	6	5	4	3	2	1	0
名称	FOC_THETA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-57 FOC_THETAL (0x40CD)

位	7	6	5	4	3	2	1	0
名称	FOC_THETA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_THETA	FOC 输出角度 软件写：强拉角度； 软件读：当前 FOC 工作的角度； 取值范围 (-32768,32767)
THETA 的范围 (-32768,32767) 对应 (-180°,180°) 假设 THETA = 8192, 对应为 8192/32768*180°= 45°		

14.2.33 FOC_ETHERA (0x40CE, 0x40CF)

表 14-58 FOC_ETHERAH (0x40CE)

位	7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---	---

名称	FOC_ETHETA[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-59 FOC_ETHETA (0x40CF)

位	7	6	5	4	3	2	1	0
名称	FOC_ETHETA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
字段	名称		描述					
[15:0]	FOC_ETHETA		读：估算器输出角度（补偿 FOC_THECOMP 前的角度）格式与 FOC_THETA 一致 写：估算器估算的初始角度 取值范围（-32768,32767）					

14.2.34 FOC_EALP (0x40D0 , 0x40D1)

表 14-60 FOC_EALPH (0x40D0)

位	7	6	5	4	3	2	1	0
名称	FOC_EALP[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-61 FOC_EALPL (0x40D1)

位	7	6	5	4	3	2	1	0
名称	FOC_EALP[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EALP	估算器估算的 α 轴反电动势 EALPHA 取值范围（-32768,32767）

14.2.35 FOC_EBET (0x40D2 , 0x40D3)

表 14-62 FOC_EBETH (0x40D2)

位	7	6	5	4	3	2	1	0
名称	FOC_EBET[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-63 FOC_EBETL (0x40D3)

位	7	6	5	4	3	2	1	0
名称	FOC_EBET[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EBET	估算器估算的 β 轴反电动势 EBETA 取值范围（-32768,32767）

14.2.36 FOC_EOME (0x40D4 , 0x40D5)

表 14-64 FOC_EOMEH (0x40D4)

位	7	6	5	4	3	2	1	0
名称	FOC_EOME[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-65 FOC_EOMEL (0x40D5)

位	7	6	5	4	3	2	1	0
名称	FOC_EOME[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EOME	估算器输出速度 omega 取值范围 (-32768,32767)

14.2.37 FOC_UQEX (0x40D6 , 0x40D7)

表 14-66 FOC_UQEXH (0x40D6)

位	7	6	5	4	3	2	1	0
名称	FOC_UQEX [15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-67 FOC_UQEXL (0x40D7)

位	7	6	5	4	3	2	1	0
名称	FOC_UQEX [7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_UQEX	Q 轴 PI 控制器的 UQ 溢出值 公式: $FOC_UQ - FOC_QMAX$ 当 $FOC_UQ > FOC_QMAX$, FOC_UQEX 为正值; 当 $FOC_UQ < FOC_QMAX$, FOC_UQEX 为负值; 使用 FOC_UQEX 进行累加, 实现弱磁控制, 具体实现方法请参考 示例程序的弱磁函数。 取值范围 (-32768, 32768)

14.2.38 FOC_KFG (0x40D6 , 0x40D7)

表 14-68 FOC_KFGH (0x40D6)

位	7	6	5	4	3	2	1	0
名称	FOC_KFG [15:8]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

表 14-69 FOC_KFGL (0x40D7)

位	7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---	---

名称	FOC_KFG [7:0]							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_KFG	FG 的计算系数 芯片根据 FOC_EOMELPF 和 FOC_KFG 计算出 FG 对应的重载值，每个载波周期更新到 TIM4_ARR，重载值/2 更新到 TIM4_DR。 计算公式请参考 FG 输出产生 注：FOC_KFG=0 为不使能此功能 范围 (0,65535)，如果 FOC_KFG 溢出，需调节 TIM4 的时钟分频系数 TIM_CR0[TPSC]

14.2.39 FOC__POW (0x40D8 , 0x40D9)

表 14-70 FOC__POWH (0x40D8)

位	7	6	5	4	3	2	1	0
名称	FOC__POW[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-71 FOC__POWL (0x40D9)

位	7	6	5	4	3	2	1	0
名称	FOC__POW[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__POW	功率 取值范围 (-32768,32767)，该值如果为负数，代表错误。

14.2.40 FOC_EOMEKLPF (0x40D8)

表 14-72 FOC_EOMEKLPF (0x40D8)

位	7	6	5	4	3	2	1	0
名称	FOC_EOMEKLPF							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:0]	FOC_EOMEKLPF	低通滤波后的估算器估算速度 FOC_EOMELPF 的低通滤波系数(只写不可读) LPF 的计算频率为载波周期 范围 (1,255) 对应 (1/32768~255/32768)

14.2.41 FOC__IAMAX (0x40DA , 0x40DB)

表 14-73 FOC__IAMAXH (0x40DA)

位	7	6	5	4	3	2	1	0
名称	FOC__IAMAX [15:8]							
类型	R	R	R	R	R	R	R	R

复位值	0	0	0	0	0	0	0	0
-----	---	---	---	---	---	---	---	---

表 14-74 FOC_IAMAXL (0x40DB)

位	7	6	5	4	3	2	1	0
名称	FOC_IAMAX [7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IAMAX	A 相电流最大值 电流最大值需经过一个电周期才能得到有效的值，否则得到的值可能会偏小。同时需保证相电流没有采集错误，否则会计算错误。 电流最大值不会自动清零，需设置 FOC_CR2[ICLR]为 1，电流最大值清零。 取值范围 (-32768,32767)

14.2.42 FOC_IBMAX (0x40DC , 0x40DD)

表 14-75 FOC_IBMAXH (0x40DC)

位	7	6	5	4	3	2	1	0
名称	FOC_IBMAX [15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-76 FOC_IBMAXL (0x40DD)

位	7	6	5	4	3	2	1	0
名称	FOC_IBMAX [7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IBMAX	B 相电流最大值 电流最大值需经过一个电周期才能得到有效的值，否则得到的值可能会偏小。同时需保证相电流没有采集错误，否则会计算错误。 电流最大值不会自动清零，需设置 FOC_CR2[ICLR]为 1，电流最大值清零。 取值范围 (-32768,32767)

14.2.43 FOC_ICMAX (0x40DE , 0x40DF)

表 14-77 FOC_ICMAXH (0x40DE)

位	7	6	5	4	3	2	1	0
名称	FOC_ICMAX [15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-78 FOC_ICMAXL (0x40DF)

位	7	6	5	4	3	2	1	0
名称	FOC_ICMAX [7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__ICMAX	C 相电流最大值 电流最大值需经过一个电周期才能得到有效的值，否则得到的值可能会偏小。同时需保证相电流没有采集错误，否则会计算错误。 电流最大值不会自动清零，需设置 FOC_CR2[ICLR]为 1，电流最大值清零。 取值范围 (-32768,32767)

14.2.44 FOC_EFREQMAX (0x406F)

表 14-79 FOC_EFREQMAX (0x406F)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQMAX[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	1	1	1	1	1	1

字段	名称	描述
[7:0]	FOC_EFREQMAX	FOC_EOME 最大值：估算器速度 FOC_EOME[15:8]大于该值时，最终输出速度为 FOC_EFREQMAX*256(OMAS=0) 或 FOC_EFREQHOLD(OMAS=1) 取值范围 (0,127) 对应速度的 (0,32767) 注：MSB 为 1 时，此功能失效

14.2.45 FOC_EKP (0x4074 , 0x4075)

表 14-80 FOC_EKPH (0x4074)

位	7	6	5	4	3	2	1	0
名称	FOC_EKP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-81 FOC_EKPL (0x4075)

位	7	6	5	4	3	2	1	0
名称	FOC_EKP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EKP	估算器里的角度估算 PI 控制器的 KP 系数 取值范围 (0,32767)，MSB 恒为 0，Q12 格式

14.2.46 FOC_EKI (0x4076 , 0x4077)

表 14-82 FOC_EKIH (0x4076)

位	7	6	5	4	3	2	1	0
名称	FOC_EKI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-83 FOC_EKIL (0x4077)

位	7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---	---

名称	FOC_EKI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EKI	估算器里的角度估算 PI 控制器的 KI 系数 取值范围 (0,32767)，MSB 恒为 0，Q15 格式

14.2.47 FOC_EBMFK (0x407C , 0x407D)

表 14-84 FOC_EBMFKH (0x407C)

位	7	6	5	4	3	2	1	0
名称	FOC_EBMFK[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-85 FOC_EBMFKL (0x407D)

位	7	6	5	4	3	2	1	0
名称	FOC_EBMFK[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EBMFK	估算器里估算反电动势低通滤波器系数 EKLPF 的系数 取值范围 (0,32767)，Q15 格式
$EKLPF = EBMFK * OMEGA$ $EBMFK = 2 * pi * fbase * \Delta T$		

14.2.48 FOC_KSLIDE (0x4078 , 0x4079)

表 14-86 FOC_KSLIDEH (0x4078)

位	7	6	5	4	3	2	1	0
名称	FOC_KSLIDE/ FOC_PLLKP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-87 FOC_KSLIDEL (0x4079)

位	7	6	5	4	3	2	1	0
名称	FOC_KSLIDE/ FOC_PLLKP [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_KSLIDE /FOC_PLLKP	当 FOC_CR1[ESEL]=0 (滑模模式) 时，为估算器里的 KSLIDE 系数，Q15 格式 当 FOC_CR1[ESEL]=1 (PLL 模式) 时，为 PLL 的 PI 控制器的 PLLKP 系数，Q12 格式 取值范围 (0,32767)，MSB 恒为 0

14.2.49 FOC_EKLPFMIN (0x407A , 0x407B)

表 14-88 FOC_EKLPFMINH (0x407A)

位	7	6	5	4	3	2	1	0
名称	FOC_EKLPFMIN/ FOC_PLLKPI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-89 FOC_EKLPFMINL (0x407B)

位	7	6	5	4	3	2	1	0
名称	FOC_EKLPFMIN/ FOC_PLLKPI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EKLPFMIN / FOC_PLLKI	当 FOC_CR1[ESEL]=0 (滑模模式) 时, 为估算器里反电动势低通滤波系数的最小值; 当估算器算出的低通滤波系数小于最小值, 系数等于最小值。Q15 格式 当 FOC_CR1[ESEL]=1 (PLL 模式) 时, 为 PLL 的 PI 控制器的 PLLKI 系数。Q15 格式 取值范围 (0,32767), MSB 恒为 0

14.2.50 FOC_OMEKLPF (0x407E , 0x407F)

表 14-90 FOC_OMEKLPFH (0x407E)

位	7	6	5	4	3	2	1	0
名称	FOC_OMEKLPF[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-91 FOC_OMEKLPFL (0x407F)

位	7	6	5	4	3	2	1	0
名称	FOC_OMEKLPF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_OMEKLPF	估算器里速度计算的低通滤波系数 取值范围 (0,32767), MSB 恒为 0, Q15 格式

14.2.51 FOC_FBASE (0x4080 , 0x4081)

表 14-92 FOC_FBASEH (0x4080)

位	7	6	5	4	3	2	1	0
名称	FOC_FBASE[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-93 FOC_FBASEL (0x4081)

位	7	6	5	4	3	2	1	0
名称	FOC_FBASE[7:0]							

类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_FBASE	估算器里由速度 FOC_EOME 算出角度增量 DELTA THETA 的系数 $FBASE = fbase * \Delta T * 32768$ 假设 $fbase = 200\text{Hz}$, $\Delta T = 62.5\mu\text{s}$, 则 $FBASE = 409$

14.2.52 FOC_EFREQACC (0x4082 , 0x4083)

表 14-94 FOC_EFREQACCH (0x4082)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQACC[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-95 FOC_EFREQACCL (0x4083)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQACC[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EFREQACC	估算器强制角度模式的速度增量 取值范围 (0,65535) 注: FOC_EFREQACC 内部为 24bit, 最高位为符号位。当软件写入时, 设定值被写入其中的低 16 位。
假设 $fbase = 200\text{Hz}$, 极对数 $pp=4$, 则 $speed_base=60*fbase/pp=3000\text{rpm}$, 设置速度增量为 3rpm 则 $FOC_EFREQACC = 3/speed_base*32768*256 = 8388(0x20c4)$		

14.2.53 FOC_EFREQMIN (0x4084 , 0x4085)

表 14-96 FOC_EFREQMINH (0x4084)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQMIN[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-97 FOC_EFREQMINL (0x4085)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQMIN[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EFREQMIN	估算角度切换阈值: 估算器强制角度模式使能时, 估算速度小于该值时, 输出估算器强制角度 取值范围 (-32768,32768) 注: FOC_EFREQMIN 内部为 24bit, 最高位为符号位。当软件写入时, 设定值被写入其中的高 16 位。

假设 $f_{base} = 200\text{Hz}$ ，极对数 $pp=4$ ，则 $speed_base=60*f_{base}/pp=3000\text{rpm}$ ，设置 OMEGA 最小值为 30rpm 则 $FOC_EFREQMIN = 30/speed_base*32768 = 327(0x147)$

14.2.54 FOC_EFREQHOLD (0x4086 , 0x4087)

表 14-98 FOC_EFREQHOLDH (0x4086)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQHOLD[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-99 FOC_EFREQHOLDL (0x4087)

位	7	6	5	4	3	2	1	0
名称	FOC_EFREQHOLD[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EFREQHOLD	估算器强制速度上限值：当估算器估算速度小于 FOC_EFREQMIN，强制速度增加到等于该值时，不再增加 取值范围 (-32768,32768) 注：FOC_EFREQHOLD 内部为 24bit，最高位为符号位。当软件写入时，设定值被写入其中的高 16 位。

假设 $f_{base} = 200\text{Hz}$ ，极对数 $pp=4$ ，则 $speed_base=60*f_{base}/pp=3000\text{rpm}$ ，设置 OMEGA 保持值为 60rpm 则 $FOC_EFREQHOLD = 60/speed_base*32768 = 655(0x28f)$

14.2.55 FOC_EK3 (0x4088 , 0x4089)

表 14-100 FOC_EK3H (0x4088)

位	7	6	5	4	3	2	1	0
名称	FOC_EK3[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-101 FOC_EK3L (0x4089)

位	7	6	5	4	3	2	1	0
名称	FOC_EK3[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EK3	估算器估算电流的第三个系数 取值范围 (0,32767)，MSB 恒为 0，Q15 格式

14.2.56 FOC_EK4 (0x408A , 0x408B)

表 14-102 FOC_EK4H (0x408A)

位	7	6	5	4	3	2	1	0
名称	FOC_EK4[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-103 FOC_EK4L (0x408B)

位	7	6	5	4	3	2	1	0
名称	FOC_EK4[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EK4	估算器估算电流的第四个系数 取值范围 (-32768,32767), Q15 格式

14.2.57 FOC_EK1 (0x408C , 0x408D)

表 14-104 FOC_EK1H (0x408C)

位	7	6	5	4	3	2	1	0
名称	FOC_EK1[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-105 FOC_EK1L (0x408D)

位	7	6	5	4	3	2	1	0
名称	FOC_EK1[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EK1	估算器估算电流的第一个系数 取值范围 (0,32767), MSB 恒为 0, Q15 格式

14.2.58 FOC_EK2 (0x408E , 0x408F)

表 14-106 FOC_EK2H (0x408E)

位	7	6	5	4	3	2	1	0
名称	FOC_EK2[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-107 FOC_EK2L (0x408F)

位	7	6	5	4	3	2	1	0
名称	FOC_EK2[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_EK2	估算器估算电流的第二个系数 取值范围 (0,32767), MSB 恒为 0, Q15 格式

14.2.59 FOC_IDREF (0x4090 , 0x4091)

表 14-108 FOC_IDREFH (0x4090)

位	7	6	5	4	3	2	1	0
名称	FOC_IDREF[15:8]							

类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-109 FOC_IDREFL (0x4091)

位	7	6	5	4	3	2	1	0
名称	FOC_IDREF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IDREF	用户给定的电流 ID 指令值 取值范围 (-32768,32767)

14.2.60 FOC_IQREF (0x4092 , 0x4093)

表 14-110 FOC_IQREFH (0x4092)

位	7	6	5	4	3	2	1	0
名称	FOC_IQREF[15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-111 FOC_IQREFL (0x4093)

位	7	6	5	4	3	2	1	0
名称	FOC_IQREF[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_IQREF	用户给定的电流 IQ 指令值 取值范围 (-32768,32767)

14.2.61 FOC_DQKP (0x4094 , 0x4095)

表 14-112 FOC_DQKPH (0x4094)

位	7	6	5	4	3	2	1	0
名称	FOC_DQKP[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-113 FOC_DQKPL (0x4095)

位	7	6	5	4	3	2	1	0
名称	FOC_DQKP[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_DQKP	DQ 轴 PI 控制器的 DKP 和 QKP 系数 取值范围 (0,32767)，MSB 恒为 0，Q12 格式

14.2.62 FOC_DQKI (0x4096 , 0x4097)

表 14-114 FOC_DQKI (0x4096)

位	7	6	5	4	3	2	1	0
名称	FOC_DQKI[15:8]							
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 14-115 FOC_DQKIL (0x4097)

位	7	6	5	4	3	2	1	0
名称	FOC_DQKI[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC_DQKI	DQ 轴的 PI 控制器的 DK1 和 QKI 系数 取值范围 (0,32767) , MSB 恒为 0, Q15 格式

14.2.63 FOC__UDCFLT (0x4098 , 0x4099)

表 14-116 FOC__UDCFLTH (0x4098)

位	7	6	5	4	3	2	1	0
名称	FOC__UDCFLT[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 14-117 FOC__UDCFLTL (0x4099)

位	7	6	5	4	3	2	1	0
名称	FOC__UDCFLT[7:0]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	FOC__UDCFLT	滤波过后的母线电压 FOC 模块对母线电压采样, 滤波后供软件使用, 可以选择 ADC 通道 2 (母线电压外部电阻分压) 或者通道 14 (VCC 内部电阻分压) 取值范围 (0,32767)
假设母线电压 1/6 分压送进 ADC , ADC 的电压范围 0~5V, 即母线电压的有效范围为 0~30V, FOC__UDCFLT 为 19661 (0x4CCD) , 则母线电压 = 19661/32768*5*6 = 18V		

15 TIM1

15.1 Timer1 操作说明

Timer1 包含一个 16 位向上计数的基本定时器和一个 16 位向上计数的重载定时器，两个定时器的源时钟均为内部时钟。Timer1 主要用于 BLDC 电机的方波驱动的时序控制。Timer1 具有如下特性：

1. 16 位向上计数的基本定时器用于记录两次位置检测或者两次换相之间的时间，即用于记录旋转 60 度经过的时间。也可以作为测位失败时的强制换相控制。
2. 16 位向上计数的重载定时器用于控制位置检测成功到换相时间，以及换相后的续流屏蔽时间（位置检测禁止时间）
3. 3-bit 可编程分频器对两个定时器的源时钟进行分频
4. 测位信号的滤波和采样延迟控制
5. 方波驱动输出信号以及测位信号组合的编制和输出顺序管理
6. 中断事件产生
 - a) 基本定时器的上溢中断
 - b) 重载定时器的上溢中断
 - c) 换相事件中断
 - d) 位置检测事件中断
 - e) 续流屏蔽结束中断

Timer1 内部结构如图 15-1 所示。

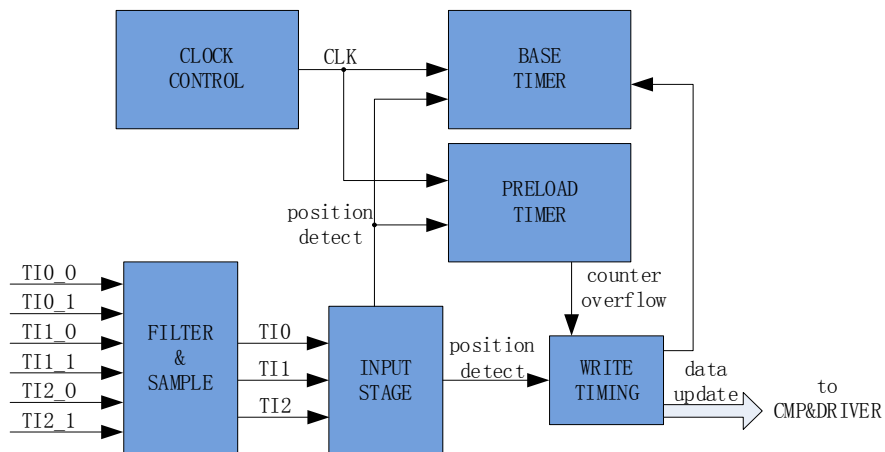


图 15-1 Timer1 内部结构

15.1.1 Timer 计数单元

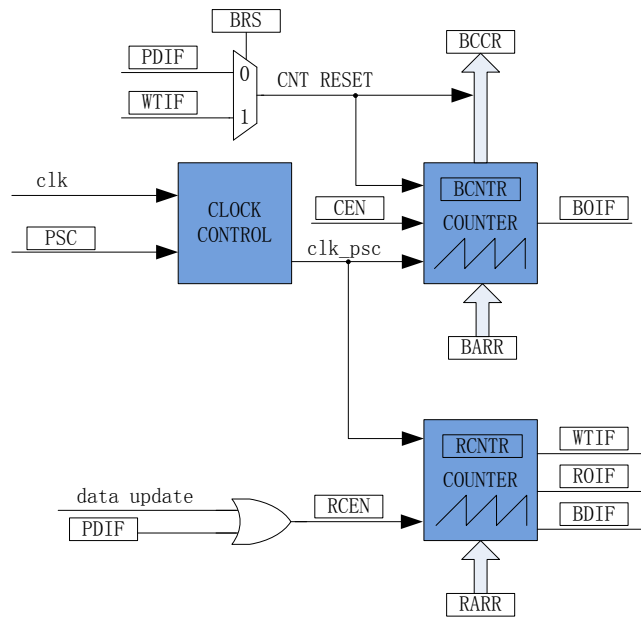


图 15-2 时基单元

Timer1 包含一个分频器，一个 16 位向上计数的基本定时器，一个 16 位向上计数的重载定时器。

15.1.1.1 分频控制器

分频控制器用于产生基本定时器和重载定时器的计数时钟源，由分频器对系统时钟进行分频。分频器由 TIM1_CR3[T1PSC]控制，可选择 8 种分频系数。由于这个控制寄存器没有缓冲器，分频系数的更新会立刻改变源时钟频率，所以应该在基本定时器和重载定时器都不工作时更新分频系数。

时钟源的频率可以由下式计算：

$$f_{CK_CNT} = f_{CK_PSC} / PSC \quad (f_{CK_PSC} \text{ 为系统时钟频率})$$

假设系统时钟为 24MHz(41.67ns)

表 15-1 寄存器 PSC 不同值对应的时钟频率

PSC	系数(16进制)	CLK(Hz)	PSC	系数(16进制)	CLK(Hz)
000	0x1	24M	100	0x10	1.5M
001	0x2	12M	101	0x20	750K
010	0x4	6M	110	0x40	375K
011	0x8	3M	111	0x80	187.5K

15.1.1.2 基本定时器

基本定时器包含一个 16 位向上计数的计数器 TIM1_BCNTN。当某种事件信号产生时，TIM1_BCNTN 当前的计数值被存进捕获寄存器 TIM1_BCCR，同时 TIM1_BCNTN 清零并重新开始计数。事件信号源可以是位置检测事件 PDIF 或者是换相事件 WTIF，由 TIM1_CR2[T1BRS]选择。所以，TIM1_BCCR 捕获的是两次位置检测事件或者两次换相事件之间的时间，也就是电机旋转 60 度的时间。这个时间可以通过 TIM1_CR0[T1CFLT]设定的次数求得平均数，作为 60 度基准时间存入 TIM1_BCOR 寄存器。如果 TIM1_BARR 自动装载使能 (TIM1_CR1[BAPE]=1) 时，TIM1_BCOR 的

值被转入 TIM1_BARR 寄存器。当 TIM1_BCNTNTR 计数值等于寄存器 TIM1_BARR 的设定值时，如果强制换相使能，则产生换相动作，基本定时器清零，基本定时器上溢中断标记 BOIF 置 1，但计数器不会自动重新开始计数。如果不使能强制换相，则基本定时器不清零，一直计数到 0xFFFF 溢出，上溢中断标记 BOIF 置 1，计数器清零。

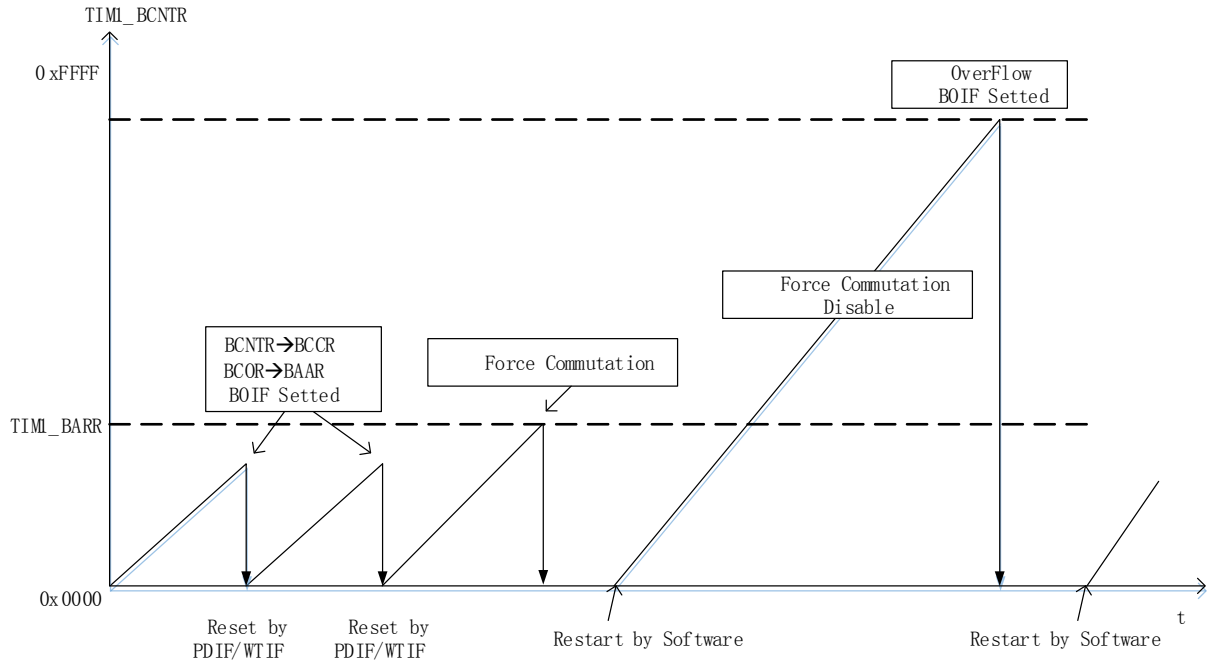


图 15-3 基本定时器计数波形图

手动模式 (TIM1_IER[T1MAME]=1) 时，基本定时器的 BCNTR 不再由 TIM1_CR2[T1BRS]控制复位，而是由 BCNTR 上溢事件复位。

15.1.1.3 重载定时器

重载定时器包含一个 16 位向上计数的计数器 TIM1_RCNTNTR。当计数到 TIM1_RARR 的设定值时，产生上溢事件，重载定时器上溢中断标记 ROIF 置 1，TIM1_RCNTNTR 清零，此时使能位 TIM1_CR0[T1RCEN]被清零，重载定时器停止动作。位置检测事件 PDIF 和换相事件 WTIF 可以使 TIM1_CR0[T1RCEN]置 1，使重载计数器自动重新开始计数。

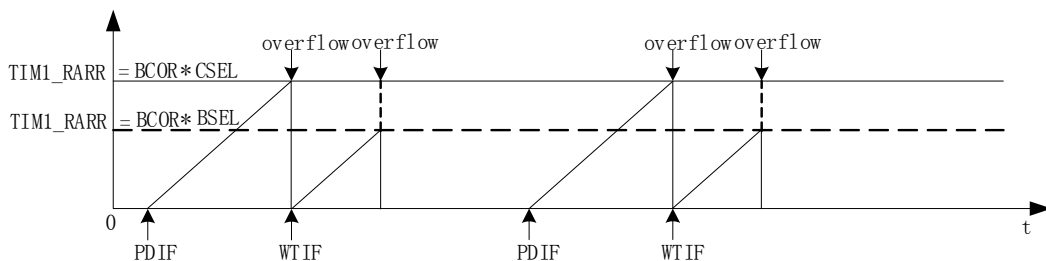


图 15-4 重载定时器计数波形图

15.1.2 测位信号的滤波和采样

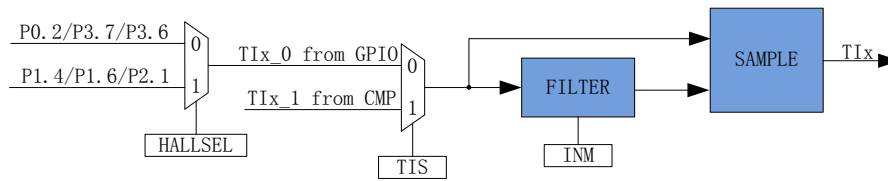


图 15-5 输入信号滤波和采样原理图

TIM1_CR3[T1TIS]选择测位信号输入来自比较器 CMP0/1/2(反电动势测位)还是 GPIO(HALL 传感器测位)。另外 CMP_CR1[HALLSEL]还可以选择 GPIO 来源于 P1.4/P1.6/P2.1(功能转移后的 HALL 信号输入端口)还是 P0.2/P3.7/P3.6。TIM1_CR3[T1INM]可选择是否对测位信号进行滤波。在 CMP_CR3[SAMSEL]里设定对测位信号的采样方式。

15.1.2.1 滤波

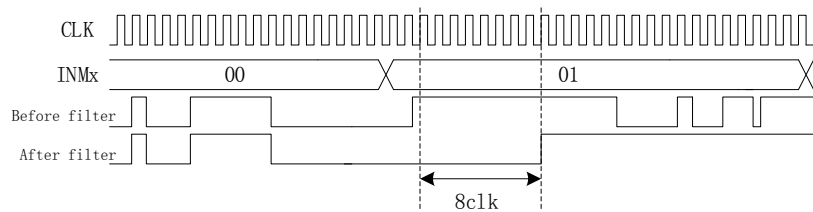


图 15-6 滤波模块时序图

滤波电路根据 TIM1_CR3[T1INM]与 CMP_CR4[FAEN]可选择滤除脉宽为 8/16/24/32/64/96 时钟周期的输入噪声。使能滤波功能，滤波后的信号会比滤波前的信号大概延迟 8~9/16~17/24~25/32~33/64~65/96~97 时钟周期。

15.1.2.2 采样

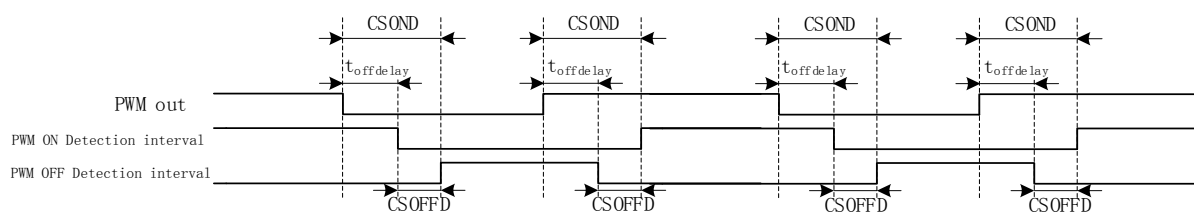


图 15-7 采样区间图

在利用悬空相的反电动势测位时，采样信号源 TI2/TI1/TI0 来源于比较器 CMP0/1/2。由于受到变频电路 MOS 开关速度的影响，以及比较器本身的延迟和滤波时间的延迟，比较器的输出信号比 PWM 波形有延迟，通过设置 CMP_SAMR[CSOFFD]和[CSOND]以及 CMP_CR4[FAEN]，可以调节采样区间的时间。

详细采样区间设置，请参考 29.1.4 章节

15.1.3 位置检测事件

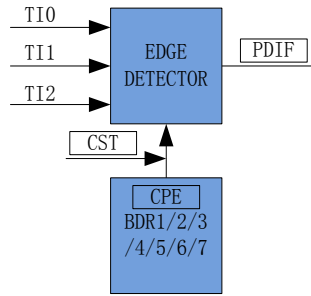


图 15-8 位置检测原理框图

事先在寄存器组 TIM1_DBR1/2/3/4/5/6/7[CPE]里设定好测位信号的有效沿，当输入的测位信号 TI2/TI1/TI0 的有效沿到来时，则测位成功，位置检测事件标志位 PDIF 被置 1。由 TIM1_CR4[CST]管理 TIM1_DBR1/2/3/4/5/6/7[CPE]的顺序。

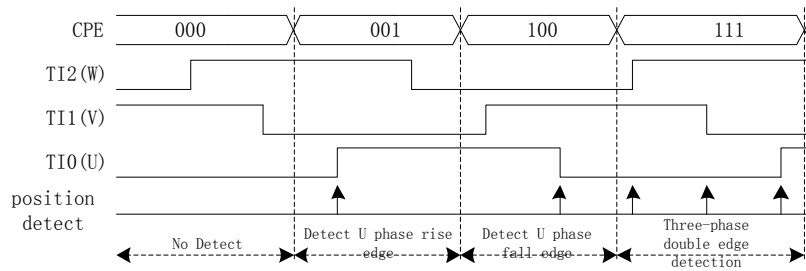


图 15-9 位置检测时序图

TIM1_DBR1/2/3/4/5/6/7[CPE]决定输入的有效沿如下。

CPE	描述	CPE	描述
000	0	100	检测 U 相下降沿，U 相对应比较器使能
001	检测 U 相上升沿，U 相对应比较器使能	101	检测 W 相上升沿，W 相对应比较器使能
010	检测 W 相下降沿，W 相对应比较器使能	110	检测 V 相下降沿，V 相对应比较器使能
011	检测 V 相上升沿，V 相对应比较器使能	111	检测三相双沿，三相对应比较器使能

15.1.4 换相事件

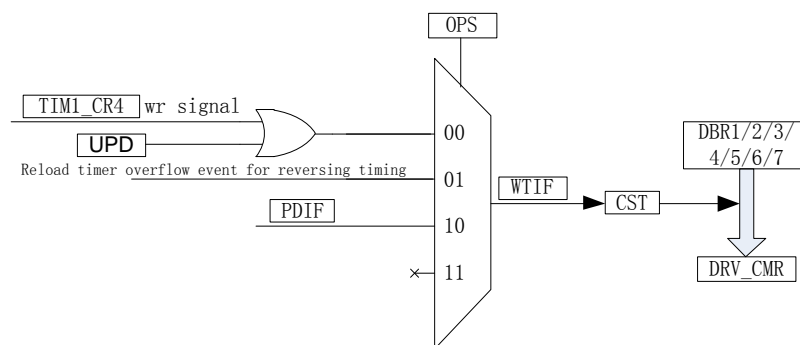


图 155-15-10 写入时序框图

换相事件就是将 TIM1_DBR1/2/3/4/5/6/7 中预设好的控制信号输出到驱动器 DRV_CM，实现方

波驱动的换相。换相事件由 TIM1_CR0[TIOPS]选择触发信号，可以选择软件触发，重载定时器上溢触发或测位事件触发。换相事件发生后，换相中断标记 WTIF 置 1，同时如果 TIM1_CR4[CST]在 001~110 之间，CST 会自动加一。下一次换相触发事件到来时，新的 TIM1_DBR1/2/3/4/5/6/7 寄存器的值会更新到 DRV_CMCR。

15.1.5 Timer1 中断

Timer 有 5 个中断请求源：

1. 基本定时器的上溢中断
2. 重载定时器的上溢中断
3. 换相事件中断
4. 位置检测事件中断
5. 屏蔽续流结束中断

配置 TIM1_IER 对应的中断使能位可以使能对应的中断请求。

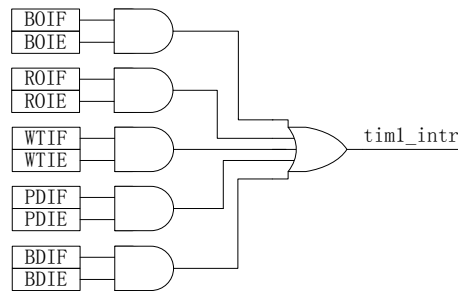


图 15-11 TIMER1 中断源

15.2 BLDC 方波驱动

针对 BLDC 方波驱动，Timer1 配合比较器 CMP0 和 DRIVER 模块实现如下功能：

1. 自动记录 60 度旋转时间，滤波后作为 60 度基准时间
2. 当检测不到位置信号时，可自动强制换相
3. 自动续流屏蔽，即在续流时间内，停止比较器采样
4. 自动控制从测位成功到换相的时间，实现自动换相
5. 接管 CMP_CR2[CMP0_SEL]，自动控制比较器 CMP0/1/2
6. 可设置比较器信号在 PWM ON/OFF 期间的采样，信号可选择滤波
7. 接管 DRV_CMCR 寄存器，自动控制 3 相 6 路 PWM 输出

15.2.1 方波驱动的六步换相

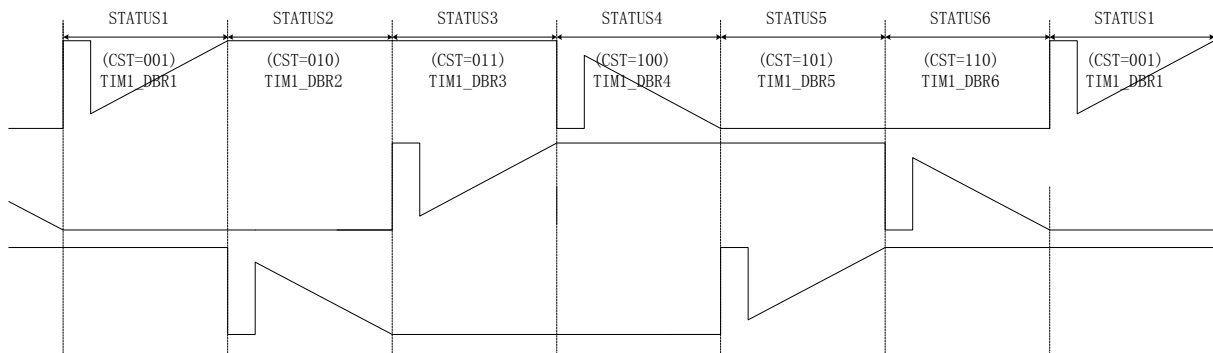


图 15-12 方波的六步换相图

TIM1_CR4[T1CST]是换相状态机，其中状态 0 用于输出关闭状态；状态 7 用于自定义，如实现刹车，预充电，预定位，启动等功能；状态 1~6 用于六步自动换相，换相动作后，状态机 CST 会自动加一。

状态 1~7 对应 TIM1_DBR1~7 寄存器，当换相事件发生时，当前状态对应的 TIM1_DBRx 会自动传输到 DRV_CMRR 寄存器和 CMP_CR2[COMP0_SEL]，实现换相和测位。

15.2.2 方波驱动的工作原理

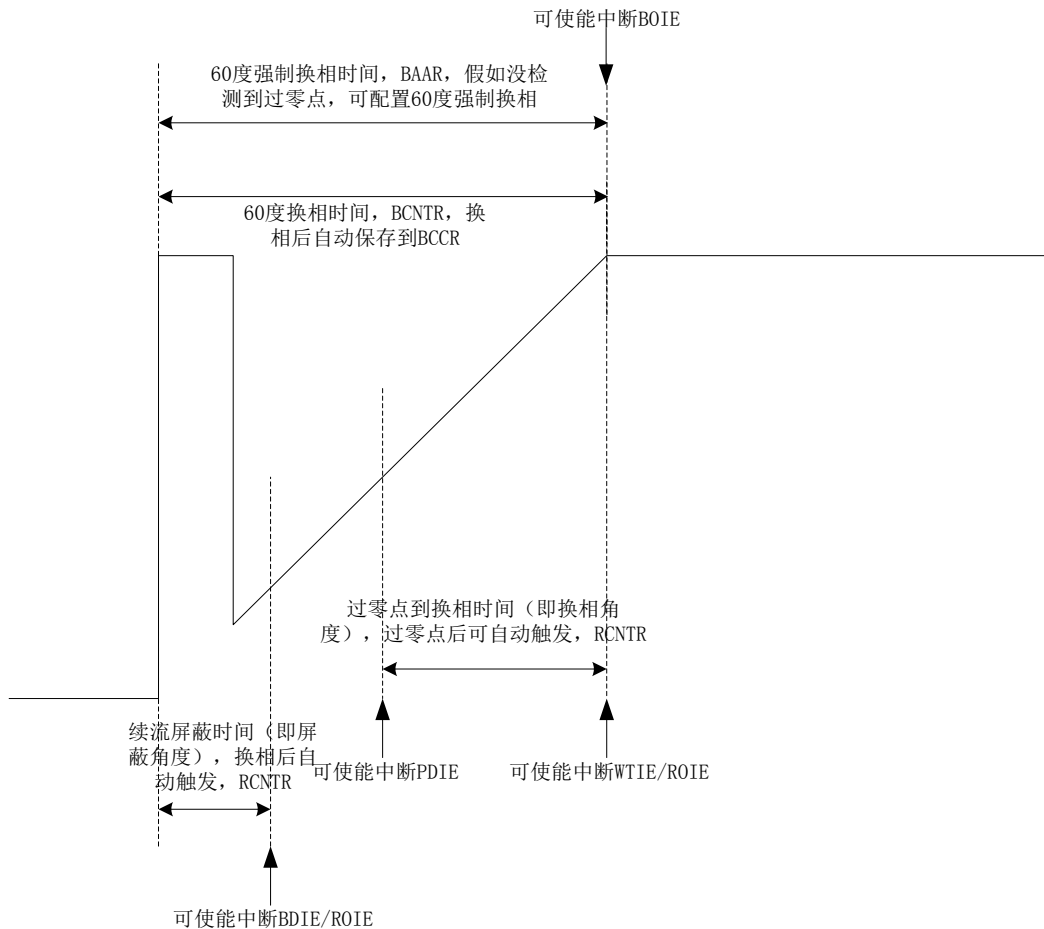


图 15-13 BLDC 的工作原理

15.2.2.1 60 度基准时间

TIM1_BCCR 寄存器可以捕获上一次的 60 度旋转时间。设置 TIM1_CR2[T1BRS]=0, 捕获两次换相之间的时间, 设置 T1BRS=1, 捕获两次位置检测事件之间的时间。

TIM1_BCOR 寄存器保存滤波后的 60 度旋转时间, 即 60 度基准时间。TIM1_CR0[CFLT]可选择前 1/2/4/8 个 TIM1_BCCR 平均后得到 TIM1_BCOR。

方波驱动时, 根据 60 度基准时间 TIM1_BCOR 来决定续流屏蔽时间、测位成功到换相的时间, 以及强制换相的时间。

如果基本定时器自动装载使能(TIM1_CR1[T1BAPE]=1), 当基本定时器因位置检测事件或换相事件复位时, TIM1_BCOR 的值被传送到 TIM1_BARR, 以控制强制换相。

15.2.2.2 60 度强制换相

电机在平稳转动的时候, 一般在换相之后的 30 度左右即可检测到过零点 (ZCP, Zero Cross Point), 也就是位置检测事件。假如在换相之后经过 60 度都没有检测到过零点, 则是测位失败, 需要进行强制换相。设置 TIM1_CR0[FORC]=1 使能强制换相功能, 在前一次换相时, 换相事件 WTIF

使计数器 TIM1_BCNT 清零并重新开始计数，同时 TIM1_BCCR 捕获 TIM1_BCNT 的计数值，经过滤波后，作为 60 度基准时间被保存在 TIM1_BCOR。如果自动装载功能使能

(TIM1_CR1[T1BAPE]=1)，基本定时器复位时 TIM1_BCOR 的值被载入 TIM1_BARR。如果换相之后经过 60 度依然没有检测到过零点，TIM1_BCNT 与 TIM1_BARR 比较匹配时，基本定时器上溢中断标记 BOIF 置 1，进行强制换相，此时计数器 TIM1_BCNT 被清零，但不会自动重新开始计数。

（注：如果在换相之后 60 度之内检测到过零点，即使 TIM1_BCNT>TIM1_BARR，也不会强制换相，BOIF 也不会置一）。如果禁止强制换相功能（TIM1_CR0[FORC]=0），当 TIM1_BCNT>TIM1_BARR，中断标记 BOIF 置一，不会自动强制换相。可以在中断子程序中通过判断基本定时器上溢中断标记 BOIF 和位置检测中断标记 PDIF 进行手动换相。基本定时器发生上溢事件后，不会自动重新开始计数，需要在中断子程序中将 TIM1_CR0[T1BCEN]置 1 后才会开始计数。

15.2.2.3 续流屏蔽

在换相之后，由于原来的导通相变为悬空相，此时该相的电感能量需要经过续流二极管释放到电源或者 GND，在续流过程中，相电压会受到影响，所以需要屏蔽续流时间内的比较器信号，以免续流产生的错误信号引起错误换相。续流屏蔽结束，产生屏蔽续流结束中断标记 BDIF。

续流屏蔽时间通过 TIM1_CR1[BSEL]设置，公式：屏蔽角度=BSEL/128*60

15.2.2.4 测位成功到换相的角度

在换相之后检测到 ZCP（即位置检测事件发生），硬件开始根据软件设置的 ZCP 到换相的时间进行计时，当计时结束，硬件自动换相，产生写入时序中断标记 WTIF。

ZCP 到换相的时间通过 TIM1_CR2[CSEL]设置，公式：换相角度=CSEL/128*60

15.2.2.5 逐波限流

参考 29.1.1.2 逐波限流。

15.3 Timer1 寄存器

15.3.1 TIM1_CR0 (0x4068)

表 15-2 TIM1_CR0 (0x4068)

位	7	6	5	4	3	2	1	0
名称	T1RWEN	T1CFLT		T1FORC	T1OPS		T1BCEN	T1RCEN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T1RWEN	在操作TIM1_CR0时，T1RWEN必须与T1RCEN同时操作，T1RCEN才能使能和禁止，使能T1RCEN需对TIM1_CR0写0x81，禁止T1RCEN需写0x80。 该位读只能读到0
[6:5]	T1CFLT	换相时间滤波选择 X个换相时间平均后作为60度时间的基准 00: 1个换相时间 01: 2个换相时间平均 10: 4个换相时间平均 11: 8个换相时间平均
[4]	T1FORC	60度强制换相使能 注：在已经检测到过零点后，即使使能了该位，经过60度也不会强制换相 0: 禁止 1: 使能
[3:2]	T1OPS	换相触发信号选择 选择TIM1_DBRx向DRV_CMR传输的触发信号 00: 软件对TIM1_IER[T1UPD]写1或者向TIM1_CR4[T1CST]写入时传输 （注：TIM1_SR[T1POP]=1时，PWM同步换相使能。即DRV计数器的上溢事件触发数据传输） 01: 重载定时器用于换相时间计时的上溢触发数据传输 10: 位置检测事件触发数据传输 11: 保留
[1]	T1BCEN	基本定时器的计数器使能 0: 禁止 1: 使能
[0]	T1RCEN	重载定时器的计数器使能 必须与TIM1_CR0[T1RWEN]同时写才能操作T1RCEN。使能T1RCEN需对TIM1_CR0写0x81，禁止T1RCEN需写0x80。硬件的位置检测事件PDIF和换相事件WTIF可自动使能T1RCEN。当重载定时器产生上溢事件后，T1RCEN硬件清零。 手动模式MAME使能后，T1RCEN的硬件自动使能和禁止功能无效。 0: 禁止 1: 使能

15.3.2 TIM1_CR1 (0x4069)

表 15-3 TIM1_CR1 (0x4069)

位	7	6	5	4	3	2	1	0
名称	T1BAPE	BSEL						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T1BAPE	TIM1_BARR自动装载使能 使能后，当基本定时器因为位置检测事件或者换相事件复位时，将60度基准值存至TIM1_BARR寄存器。（用于检测不到zcp时的60度强制换相） BARR的自动装载功能不受手动模式MAME影响 0：禁止 1：使能
[6:0]	BSEL	屏蔽续流角度选择 换相后屏蔽续流的角度（时间），在屏蔽续流的这段时间里，不检测输入沿 公式：屏蔽角度=BSEL/128*60 手动模式下，屏蔽续流角度的功能无效

15.3.3 TIM1_CR2 (0x406A)

表 15-4 TIM1_CR2 (0x406A)

位	7	6	5	4	3	2	1	0
名称	T1BRS	CSEL						
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T1BRS	基本定时器复位源选择 手动模式MAME使能后，此功能无效，基本定时器BCNTR只能通过BCNTR上溢事件复位。 0：换相事件复位 1：位置检测事件复位
[6:0]	CSEL	换相角度选择 位置检测输入触发后，经过CSEL对应的度后换相 公式：换相角度=CSEL/128*60

15.3.4 TIM1_CR3 (0x406B)

表 15-5 TIM1_CR3 (0x406B)

位	7	6	5	4	3	2	1	0
名称	RSV	T1PSC			T1TIS		T1INM	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	1	0	0

字段	名称	描述
----	----	----

[7]	RSV	保留								
[6:4]	T1PSC	<p>定时器时钟分频选择 用于对系统时钟进行N分频作为基本定时器和重载定时器的源时钟。假设系统时钟为24MHz(41.67ns)</p> <table border="0"> <tr> <td>000:0x1 (24MHz)</td> <td>001:0x2 (12MHz)</td> </tr> <tr> <td>010:0x4 (6MHz)</td> <td>011:0x8 (3MHz)</td> </tr> <tr> <td>100:0x10 (1.5MHz)</td> <td>101:0x20 (750KHz)</td> </tr> <tr> <td>110:0x40 (375KHz)</td> <td>111:0x80 (187.5KHz)</td> </tr> </table>	000:0x1 (24MHz)	001:0x2 (12MHz)	010:0x4 (6MHz)	011:0x8 (3MHz)	100:0x10 (1.5MHz)	101:0x20 (750KHz)	110:0x40 (375KHz)	111:0x80 (187.5KHz)
000:0x1 (24MHz)	001:0x2 (12MHz)									
010:0x4 (6MHz)	011:0x8 (3MHz)									
100:0x10 (1.5MHz)	101:0x20 (750KHz)									
110:0x40 (375KHz)	111:0x80 (187.5KHz)									
[3:2]	T1TIS	<p>测位信号输入源 (TI0/TI1/TI2) 选择 00: GPIO 的输入信号。(根据 CMP_CR1[7] 选择 P1.4/P1.6/P2.1 还是 P0.2/P3.7/P3.6) 01: 比较器 (CMP0/1/2) 的输出信号 1x: 保留</p>								
[1:0]	T1INM	<p>测位信号TI0/TI1/TI2的滤波脉宽选择。当输入信号的脉宽小于设定值, 会被当作噪声滤除。滤波时间根据CMP_CR4[FAEN]的设定乘4倍。 假设系统时钟为24MHz (41.67ns) FAEN=0时: 00: 不滤波 01: 8个时钟周期, 8 x 41.67ns 10: 16个时钟周期, 16 x 41.67ns 11: 24个时钟周期, 24 x 41.67ns FAEN=1时, 乘4倍: 00: 不滤波 01: 32个时钟周期, 32 x 41.67ns 10: 64个时钟周期, 64 x 41.67ns 11: 96个时钟周期, 96 x 41.67ns</p>								

15.3.5 TIM1_CR4 (0x406C)

表 15-6 TIM1_CR4 (0x406C)

位	7	6	5	4	3	2	1	0
名称	RSV					T1CST		
类型	R	R	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述																				
[7:3]	RSV	保留																				
[2:0]	T1CST	<p>换相状态机 状态机在不同的状态会对应不同的CPE和DRV_CMx (TIM1_DBRx) ; 当CST在001~111状态, timer1会自动接管比较器CMP0/1/2的使能, 根据对应状态的CPE决定比较器的动作和停止 当CST在001~110状态, 会在写入时序事件触发时自动循环加一</p> <table border="1"> <thead> <tr> <th>CST</th> <th>TIM1_DBRx</th> <th>CST</th> <th>TIM1_DBRx</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>0</td> <td>100</td> <td>TIM1_DBR4</td> </tr> <tr> <td>001</td> <td>TIM1_DBR1</td> <td>101</td> <td>TIM1_DBR5</td> </tr> <tr> <td>010</td> <td>TIM1_DBR2</td> <td>110</td> <td>TIM1_DBR6</td> </tr> <tr> <td>011</td> <td>TIM1_DBR3</td> <td>111</td> <td>TIM1_DBR7</td> </tr> </tbody> </table>	CST	TIM1_DBRx	CST	TIM1_DBRx	000	0	100	TIM1_DBR4	001	TIM1_DBR1	101	TIM1_DBR5	010	TIM1_DBR2	110	TIM1_DBR6	011	TIM1_DBR3	111	TIM1_DBR7
CST	TIM1_DBRx	CST	TIM1_DBRx																			
000	0	100	TIM1_DBR4																			
001	TIM1_DBR1	101	TIM1_DBR5																			
010	TIM1_DBR2	110	TIM1_DBR6																			
011	TIM1_DBR3	111	TIM1_DBR7																			

15.3.6 TIM1_IER (0x406D)

表 15-7 TIM1_IER (0x406D)

位	7	6	5	4	3	2	1	0
名称	T1UPD	T1MAME	RSV	T1BOIE	T1ROIE	T1WTIE	T1PDIE	T1BDIE
类型	W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T1UPD	当TIM1_CR0[T1OPS]=00时，软件对此位写1触发数据传输。此位只写不可读，写1后硬件自动清零。
[6]	T1MAME	手动模式使能 使能后，基本定时器和重载定时器作为独立的定时器。具体细节为：基本定时器的BCNTR不再由TIM1_CR2[T1BRS]控制复位，而是由BCNTR上溢事件复位。 重载定时器的使能位TIM1_CR0[T1RCEN]不再自动清零和置1，只通过软件操作。 重载定时器的RCNTR只能由上溢事件清零。 重载定时器的RARR不会自动更新，只通过软件操作 0：禁止手动模式 1：使能手动模式
[5]	RSV	保留
[4]	T1BOIE	基本定时器上溢中断使能 0：禁止上溢中断 1：使能上溢中断
[3]	T1ROIE	重载定时器上溢中断使能 0：禁止重载定时器上溢中断 1：使能重载定时器上溢中断
[2]	T1WTIE	写入时序中断使能 0：禁止写入时序中断 1：使能写入时序中断
[1]	T1PDIE	位置检测中断使能 0：禁止位置检测中断 1：使能位置检测中断
[0]	T1BDIE	屏蔽续流结束中断使能 0：禁止比较中断 1：使能比较中断

15.3.7 TIM1_SR (0x406E)

表 15-8 TIM1_SR (0x406E)

位	7	6	5	4	3	2	1	0
名称	T1POP	RSV	RSV	T1BOIF	T1ROIF	T1WTIF	T1PDIF	T1BDIF
类型	RW	R	R/W0	R/W0	R/W0	R/W0	R/W0	R/W0
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
----	----	----

[7]	TIPOP	<p>DRV计数器上溢事件触发数据传输使能</p> <p>此功能只在TIM1_CR0[T1OPS]=00b(软件写入触发传输)时生效。当该位使能后, DRV计数器上溢事件触发数据传输, 即换相动作与载波上溢事件同步进行。当软件写TIM1_IER[T1UPD]或TIM1_CR4时, 不是立刻传送, 而是等到下一次DRV计数器发生上溢时才传输。这样可以避免出现不完整的PWM波形, 减少高次谐波。</p> <p>0: 不使能 1: 使能</p>
[6]	RSV	保留
[5]	RSV	保留
[4]	T1BOIF	<p>基本定时器上溢中断标记</p> <p>基本定时器向上计数时, 当TIM1_BCNTR计数器的值与TIM1_BARR寄存器的值比较匹配时, 即发生上溢事件。该位由硬件置1, 由软件清0。</p> <p>0: 无事件发生; 1: 上溢事件发生。</p>
[3]	T1ROIF	<p>重载定时器上溢中断标记</p> <p>当TIM1_RCNTR寄存器的值与TIM1_RARR寄存器的值比较匹配时, 即发生上溢事件, TIM1_RCNTR清零。该位由硬件置1, 由软件清0。</p> <p>0: 无事件发生; 1: 上溢事件发生。</p>
[2]	T1WTIF	<p>换相事件中断标记</p> <p>当TIM1_DBRx寄存器传输到DRV-CMR寄存器时, 产生换相事件中断。该位由硬件置1, 由软件清0。</p> <p>注: 当TIM1_CR0[T1OPS]=00b, 即由软件实现数据传输时, 软件对WTIF写1, 也会产生换相事件中断事件。</p> <p>0: 无事件发生; 1: 换相事件发生。</p>
[1]	T1PDIF	<p>位置检测中断标记</p> <p>当输入位置信号(TI2, TI1, TI0)与TIM1_DBRx[CPE]相同时产生位置检测事件中断。该位由硬件置1, 由软件清0。</p> <p>0: 无事件发生; 1: 位置检测事件发生。</p>
[0]	T1BDIF	<p>屏蔽续流结束中断标记</p> <p>换相后开始屏蔽续流时间, 屏蔽结束时产生中断。该位由硬件置1, 由软件清0。</p> <p>0: 无事件发生; 1: 续流屏蔽结束。</p>

15.3.8 TIM1_BCOR (0x4070 , 0x4071)

表 15-9 TIM1_BCORH (0x4070)

位	7	6	5	4	3	2	1	0
名称	TIM1_BCORH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-10 TIM1_BCORL (0x4071)

位	7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---	---

名称	TIM1_BCORL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1_BCOR	捕获基本定时器计数值滤波值 TIM1_BCCR滤波后的值，即60度旋转时间的基准值

15.3.9 TIM1_DBRx (x=1~7)(0x4074+2*x, 0x4075+2*x)

TIM1_DBRx (x=1~7)分别对应 CST=1/2/3/4/5/6/7 时的数据。下面以 TIM1_DBR1 为例介绍 TIM1_DBRx 寄存器。

表 15-11 TIM1_DBR1H (0x4074)

位	7	6	5	4	3	2	1	0
名称	RSV	T1CPE			T1WHP	T1WLP	T1VHP	T1VLP
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-12 TIM1_DBR1L (0x4075)

位	7	6	5	4	3	2	1	0
名称	T1UHP	T1UHP	T1WHE	T1WLE	T1VHE	T1VLE	T1UHE	T1ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述																				
[15]	RSV	保留																				
[14:12]	T1CPE	测位信号TI0/TI1/TI2输入沿极性和比较器使能选择 这些位用于指定位置检测输入信号的变化沿，如果的利用比较器的话，同时控制相关比较器的使能。如果输入信号如预期般发生了变化，就是位置检测事件。																				
		<table border="1"> <thead> <tr> <th>CPE</th> <th>描述</th> <th>CPE</th> <th>描述</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>0</td> <td>100</td> <td>检测 U 相下降沿， U 相对应比较器使能</td> </tr> <tr> <td>001</td> <td>检测 U 相上升沿， U 相对应比较器使能</td> <td>101</td> <td>检测 W 相上升沿， W 相对应比较器使能</td> </tr> <tr> <td>010</td> <td>检测 W 相下降沿， W 相对应比较器使能</td> <td>110</td> <td>检测 V 相下降沿， V 相对应比较器使能</td> </tr> <tr> <td>011</td> <td>检测 V 相上升沿， V 相对应比较器使能</td> <td>111</td> <td>检测三相双沿， 三相对应比较器使能</td> </tr> </tbody> </table>	CPE	描述	CPE	描述	000	0	100	检测 U 相下降沿， U 相对应比较器使能	001	检测 U 相上升沿， U 相对应比较器使能	101	检测 W 相上升沿， W 相对应比较器使能	010	检测 W 相下降沿， W 相对应比较器使能	110	检测 V 相下降沿， V 相对应比较器使能	011	检测 V 相上升沿， V 相对应比较器使能	111	检测三相双沿， 三相对应比较器使能
		CPE	描述	CPE	描述																	
		000	0	100	检测 U 相下降沿， U 相对应比较器使能																	
		001	检测 U 相上升沿， U 相对应比较器使能	101	检测 W 相上升沿， W 相对应比较器使能																	
010	检测 W 相下降沿， W 相对应比较器使能	110	检测 V 相下降沿， V 相对应比较器使能																			
011	检测 V 相上升沿， V 相对应比较器使能	111	检测三相双沿， 三相对应比较器使能																			
[11]	T1WHP	W相上桥输出极性 0: 高电平有效 1: 低电平有效																				
[10]	T1WLP	W相下桥输出极性 0: 高电平有效 1: 低电平有效																				
[9]	T1VHP	V相上桥输出极性 0: 高电平有效 1: 低电平有效																				
[8]	T1VLP	V相下桥输出极性																				

		0: 高电平有效 1: 低电平有效
[7]	T1UHP	U相上桥输出极性 0: 高电平有效 1: 低电平有效
[6]	T1ULP	U相下桥输出极性 0: 高电平有效 1: 低电平有效
[5]	T1WHE	W相上桥输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当WLE和WHE同时为1, W相上下桥互补输出, 同时自动插入死区。
[4]	T1WLE	W相下桥输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当WLE和WHE同时为1, W相上下桥互补输出, 同时自动插入死区。
[3]	T1VHE	V相上桥输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当VLE和VHE同时为1, V相上下桥互补输出, 同时自动插入死区。
[2]	T1VLE	V相下桥输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当VLE和VHE同时为1, V相上下桥互补输出, 同时自动插入死区。
[1]	T1UHE	U相上桥输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当ULE和UHE同时为1, U相上下桥互补输出, 同时自动插入死区。
[0]	T1ULE	U相下桥输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当ULE和UHE同时为1, U相上下桥互补输出, 同时自动插入死区。

15.3.10 TIM1_BCNT (0x4082 , 0x4083)

表 15-13 TIM1_BCNTRH (0x4082)

位	7	6	5	4	3	2	1	0
名称	TIM1_BCNTRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-14 TIM1_BCNTL (0x4083)

位	7	6	5	4	3	2	1	0
名称	TIM1_BCNTL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1_BCNTR	基本定时器的计数值，用于60度强制换相时间的计数。 注： 自动模式下（MAME=0）： TIM1_BCNTR只根据TIM1_CR2[T1BRS]来选择复位源。 TIM1_BCNTR上溢不会使TIM1_BCNTR重新计数。 手动模式下（MAME=1）： 只能通过TIM1_BCNTR上溢使TIM1_BCNTR重新计数。

15.3.11 TIM1_BCCR (0x4084 , 0x4085)

表 15-15 TIM1_BCCRH (0x4084)

位	7	6	5	4	3	2	1	0
名称	TIM1_BCCRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-16 TIM1_BCCRL (0x4085)

位	7	6	5	4	3	2	1	0
名称	TIM1_BCCRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1_BCCR	捕获基本定时器计数值 硬件自动模式（MAME=0）：当基本定时器因为位置检测事件或者换相事件复位时，将复位前的计数值存至BCCR寄存器。 手动模式（MAME=1）：当基本定时器因为上溢事件复位时，将复位前的计数值存至BCCR寄存器。

15.3.12 TIM1_BARR (0x4086 , 0x4087)

表 15-17 TIM1_BARRH (0x4086)

位	7	6	5	4	3	2	1	0
名称	TIM1_BARRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-18 TIM1_BARRL (0x4087)

位	7	6	5	4	3	2	1	0
名称	TIM1_BARRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1_BARR	基本定时器的重载值 当基本定时器的计数值等于BARR寄存器的值，即发生上溢中断，同时计数器清零。

15.3.13 TIM1_RARR (0x4088 , 0x4089)

表 15-19 TIM1_RARRH (0x4088)

位	7	6	5	4	3	2	1	0
名称	TIM1_RARRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-20 TIM1_RARL (0x4089)

位	7	6	5	4	3	2	1	0
名称	TIM1_RARL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1_RARR	重载定时器的自动重载值 当重载定时器的计数值等于RARR寄存器的值，即发生上溢中断，同时计数器清零。 自动模式（MAME=0）：换相事件产生时将续流屏蔽角度对应的数（TIM1_CR1[BSEL]）更新到RARR；位置检测事件产生时将换相角度对应的数(TIM1_CR2[CSEL])更新到RARR。 手动模式（MAME=1）：RARR不会自动更新

15.3.14 TIM1_RCNTR (0x408A , 0x408B)

表 15-21 TIM1_RCNTRH (0x408A)

位	7	6	5	4	3	2	1	0
名称	TIM1_RCNTRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

表 15-22 TIM1_RCNTL (0x408B)

位	7	6	5	4	3	2	1	0
名称	TIM1_RCNTL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1_RCNTR	重载定时器的计数值，用于续流屏蔽时间和zcp到换相时间的计数 手动模式下，RCNTR只通过上溢事件清零

15.3.15 TIM1_ITRIP (0x4098 , 0x4099)

表 15-23 TIM1_ITRIPH (0x4098)

位	7	6	5	4	3	2	1	0
名称	TIM1_ITRIP[15:8]							
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

表 15-24 TIM1_ITRIPL (0x4099)

位	7	6	5	4	3	2	1	0
名称	TIM1_ITRIP[7:0]							

类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIM1_ITRIP	滤波过后的母线电流 当 DRV_CNRT=0 时，硬件模块对母线电流采样，滤波后供软件使用。默认 ADC 通道 4。 取值范围 (0,32767)

16 TIM2

16.1 TIM2 操作说明

TIM2 共有五工作种模式：

1. 输出模式：产生 PWM 输出波形
2. 输入 timer 模式：检测输入 PWM 的高低电平持续时间，可用于算出 PWM 占空比
3. 输入 counter 模式：检测输入规定的 PWM 个数所需的时间
4. QEP&RSD 模式：正交编码器&顺逆风检测模式
5. 步进模式：检测步进电机的方向、位置、速度

TIM2 主要包括：

1. 3-bit 可编程分频器对基本计数器的源时钟进行分频
2. 16 位向上计数的基本计数器，计数时钟源为分频器的输出
3. 16 位向上向下计数的专用计数器，用于输入 counter 模式，QEP&RSD 模式和步进模式，计数时钟源为外部输入信号的有效沿
4. 输入滤波模块
5. 边沿检测模块
6. 输出模块产生 PWM
7. 中断事件产生

16.1.1 分频器控制

分频器用于产生基本计数器源时钟。分频器有一个由 3 位寄存器 PSC 控制的 8 位计数器，可选择 8 种分频系数，时钟源为系统时钟。由于分频系数控制寄存器没有缓冲器，一旦更新，会立刻改变源时钟的频率，所以应该在基本定时器不工作时更新分频系数。

计数器的频率可以由下式计算：

$$f_{CK_CNT} = f_{CK_PSC} / T2PSC \quad (f_{CK_PSC} \text{ 为系统时钟})$$

假设系统时钟为 24MHz(41.67ns)

表 16-1 寄存器 T2PSC 不同的值对应不同的时钟频率

T2PSC	系数(16进制)	CLK(Hz)
000	0x1	24M
001	0x2	12M
010	0x4	6M
011	0x8	3M
100	0x10	1.5M
101	0x20	750K
110	0x40	375K
111	0x80	187.5K

16.1.2 计数器 TIM2_CNTR 的读写和计数

TIM2_CNTR 计数仅在 T2CEN=1 时进行。软件对 TIM2_CNTR 的写操作是直接改变寄存器的值，因此软件需在计数不使能时执行写操作。软件读 TIM2_CNTR 时，先读高字节，硬件会同步将

此时刻低字节缓存，待软件读低字节时读取到的是缓存的数据。

16.1.3 输出模式

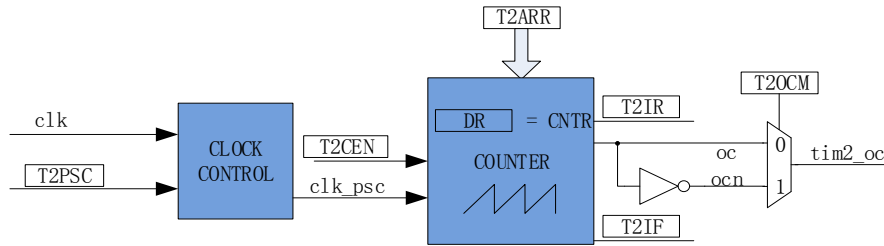


图 16-1 输出模式原理框图

输出模式根据 TIM2_CR0[T2_OCM]设置，以及计数器 TIM2_CNTR 和寄存器 TIM2_DR，TIM2_ARR 设定值的比较结果产生输出信号，同时产生相应中断。

16.1.3.1 TIM2_ARR/TIM2_DR 的读写

在输出模式下，TIM2_ARR/TIM2_DR 包含预装载寄存器和影子寄存器。软件写TIM2_ARR/TIM2_DR 寄存器时，数据保存在预装载寄存器中，在上溢事件 T2IF 或者计数器停止工作（T2CEN=0）时，设定值被传递到影子寄存器中。

TIM2_ARR/TIM2_DR 是一个 16 位寄存器，软件需先写入高字节，再写入低字节，由硬件保证在高字节写入后至低字节写入前预装载寄存器中的数据不会被传递至影子寄存器中。

16.1.3.2 高/低电平持续输出

配置 TIM2_CR0[T2_OCM] = 0 时，如果 TIM2_DR > TIM2_ARR，输出比较信号 TIM2_OC 始终为低电平；配置 TIM2_CR0[T2_OCM] = 1 时，如果 TIM2_DR > TIM2_ARR，输出比较信号 TIM2_OC 始终为高电平。

16.1.3.3 PWM 输出

PWM 输出时，由 TIM2_ARR 决定 PWM 周期，TIM2_DR 决定占空比，占空比 = $TIM2_DR / TIM2_ARR \times 100\%$ 。配置 TIM2_CR0[T2_OCM] = 0 时，当计数器 TIM2_CNTR ≤ TIM2_DR 时输出低电平，反之输出高电平，当计数器。配置 TIM2_CR0[T2_OCM]=1 时，当计数器 TIM2_CNTR ≤ TIM2_DR 时输出高电平，反之输出低电平。当计数到 TIM2_ARR 时，输出信号反转。

16.1.3.4 中断事件

a) 当 TIM2_CNTR = TIM2_DR 时，产生比较匹配事件，中断标志位 TIM2_CR1[T2IR]置一，计数器继续计数。

b) 当 TIM2_CNTR = TIM2_ARR 时，产生上溢事件，中断标志位 TIM2_CR1[T2IF]置一，计

计数器清零，并开始重新计数。

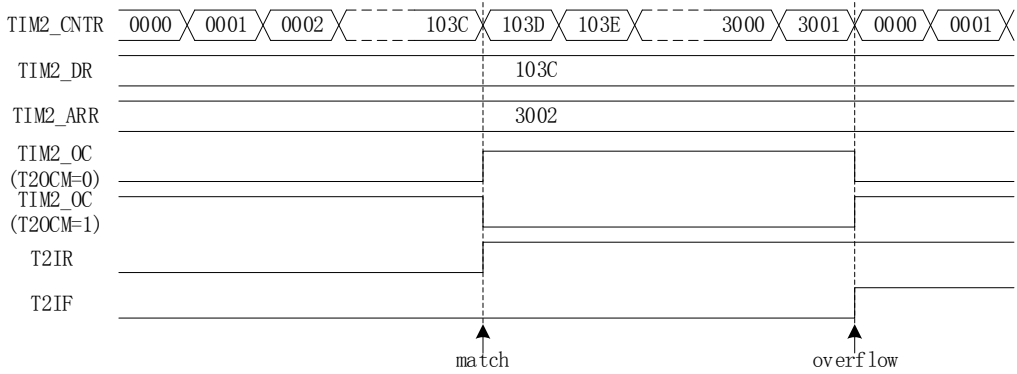


图 16-2 输出模式输出波形

16.1.4 输入信号滤波和边沿检测

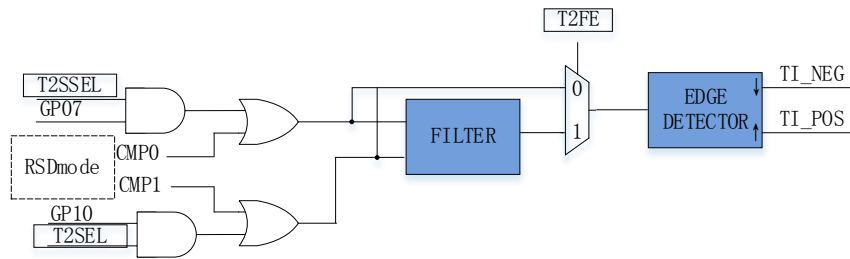


图 16-3 输入信号滤波和边沿检测框图

TIM2 的输入信号 TI 来自 P0.7 或者 P1.0 端口，由 PH_SEL[T2SEL]和[T2SSEL](参考 22.3.14 章) 设定是否作为 TIM2 的输入端口。输入时可选择是否对输入信号进行噪声滤波，边沿检测模块检测输入的上升沿和下降沿供下一模块使用。

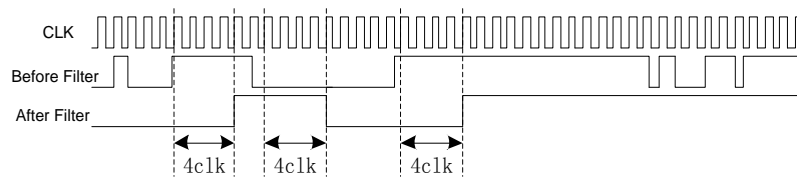


图 16-4 滤波模块时序图

配置 TIM2_CR1[T2_FE] = 1，使能滤波功能，滤波电路固定滤除脉宽为 4 时钟周期一下的输入噪声。滤波后的信号会比滤波前的信号大概延迟 4~5 时钟周期。

由 TIM2_CR0[T2CES]选择计数的有效沿。

16.1.5 输入 timer 模式

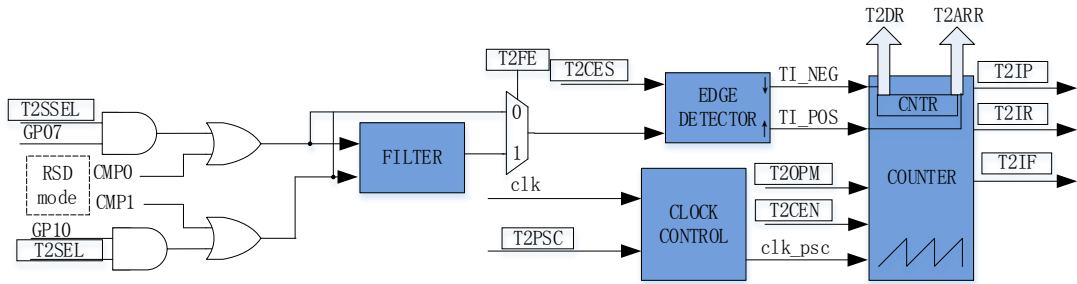


图 16-5 输入 timer 模式原理框图

输入 timer 模式检测 PWM 信号的占空比和周期。TIM_CR0[T2CES]=0 时，选择相邻两个上升沿为 1 个周期，上升沿到下降沿为脉宽（高电平脉宽）；TIM_CR0[T2CES]=1 时，选择相邻两个下降沿为 1 个周期，下降沿到上升沿为脉宽（低电平脉宽），当所定边沿到来时，计数值 TIM2_CNTR 被分别存入存在 TIM2_DR 和 TIM2_ARR，用以计算 PWM 波形的周期和占空比。输入信号可选择是否滤波。

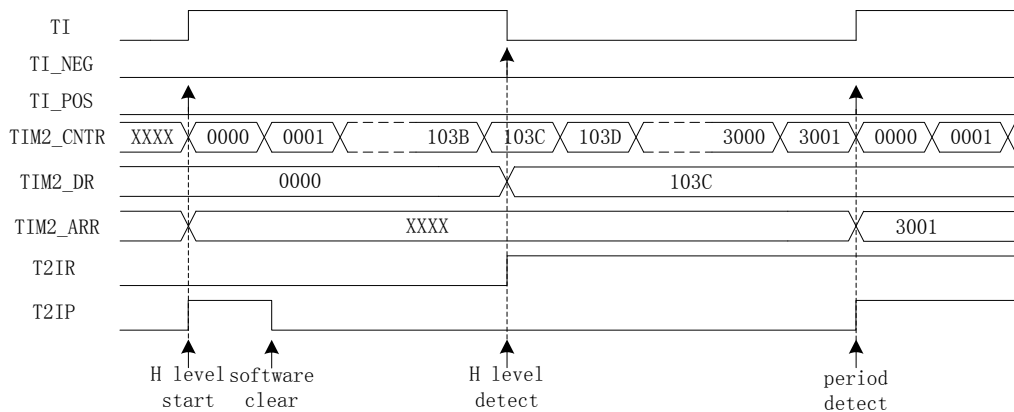


图 16-6 输入 timer 模式 (T2CES=0) 时序图

以 T2CES=0 为例，配置 TIM2_CR1[T2CEN]=1，使能计数器，计数器向上计数，当 timer 检测到输入的第一个上升沿时（下降沿无效），TIM2_CNTR 清零并重新计数；当检测到输入的下降沿时，即输入的高电平检测完毕，此时将 TIM2_CNTR 的值存进 TIM2_DR，同时中断标志位 TIM2_CR1[T2IR]置一，TIM2_CNTR 接着向上计数；当检测到输入的第二个上升沿时，将 TIM2_CNTR 的值存进 TIM2_ARR，同时中断标志位 TIM2_CR1[T2IP]置一，TIM2_CNTR 清零，并重新开始计数。

如果在 timer 尚未检测到输入的第二个上升沿，计数值 TIM2_CNTR 就达到 0xFFFF 时，发生上溢事件，中断标记 TIM2_CR1[T2IF]置一，TIM2_CNTR 清零并重新开始计数。

16.1.6 输入 counter 模式

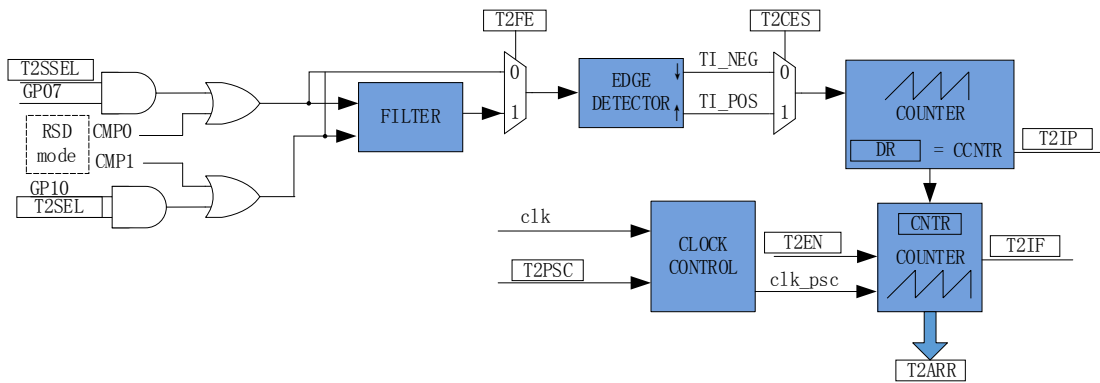


图 16-7 输入 counter 模式原理框图

在输入 counter 模式下，TIM2_DR 包含预装载寄存器和影子寄存器。软件写 TIM2_DR 寄存器时，数据保存在预装载寄存器中，在匹配事件 T2IP、上溢事件 T2IF 或者计数器不在工作(T2CEN=0)时传递到影子寄存器中。TIM2_DR 是一个 16 位寄存器，软件需先写入高字节，再写入低字节，由硬件保证在高字节写入后至低字节写入前预装载寄存器中的数据不会更新至影子寄存器中。

输入 counter 模式用于检测输入设定的 PWM 个数所需的时长。当专用计数器 CCNTR 计数到的输入 PWM 的个数，达到 TIM2_DR 设定的数量时，基本计数器的计数值 TIM2_CNTR 被存入存进 TIM2_ARR。输入信号可选择是否滤波。配置 TIM2_CR0[T2CES]=1，输入 PWM 信号的上升沿作为专用计数器的计数有效沿，反之输入信号的下降沿作为有效沿。

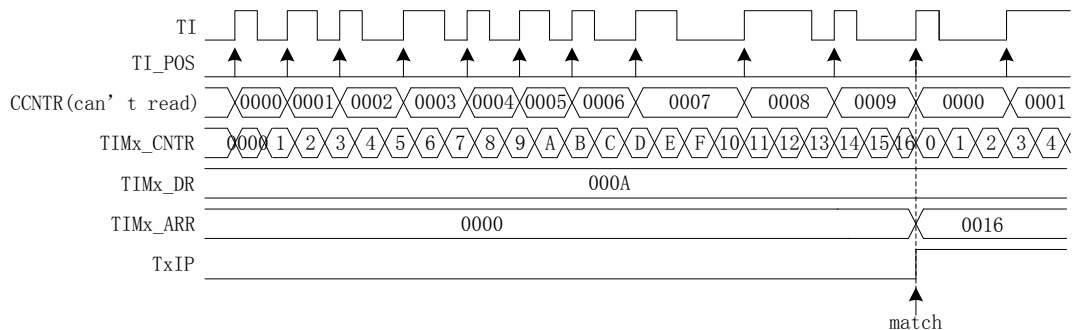


图 16-8 输入 counter 模式时序图

配置 TIM2_CR1[T2CEN]=1，使能计数器，计数器向上计数，当检测到输入信号的第一个有效沿时，TIM2_CNTR 清零并重新开始计数。每当输入信号的有效沿到来，专用计数器 CCNTR 的计数值加一，当计数值达到 TIM2_DR 设定的目标值后，基本计数器的计数值 TIM2_CNTR 被存进 TIM2_ARR，同时中断标记 TIM2_CR1[T2IP]置一，TIM2_CNTR 和 CCNTR 清零，并开始重新计数。

当输入的 PWM 个数尚未达到目标值，而基本计数值 TIM2_CNTR 已经达到 0xFFFF 时，发生上溢事件，中断标记 TIM2_CR1[T2IF]置一，TIM2_CNTR 清零，CCNTR 不清零，TIM2_CNTR 从零开始计数，CCNTR 接着之前数值继续计数。

16.1.7 QEP&RSD 模式

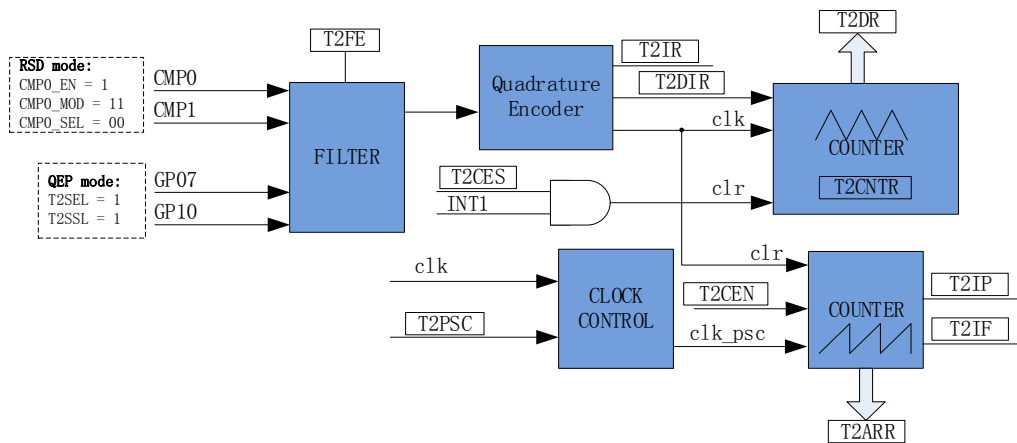


图 16-9 QEP&RSD 模式原理框图

QEP&RSD 模式通过检测 2 个通道的正交输入信号，得到电机的相对位置、方向和速度信息。P0.7 和 P1.0 (QEP 模式) 或 CMP0 和 CMP1 (RSD 模式) 作为输入信号源，经过滤波模块后送进正交解码模块，得到有效的计数沿和方向 TIM2_CR1[T2DIR]，方向改变会产生 TIM2_CR1[T2IR]中断标记。

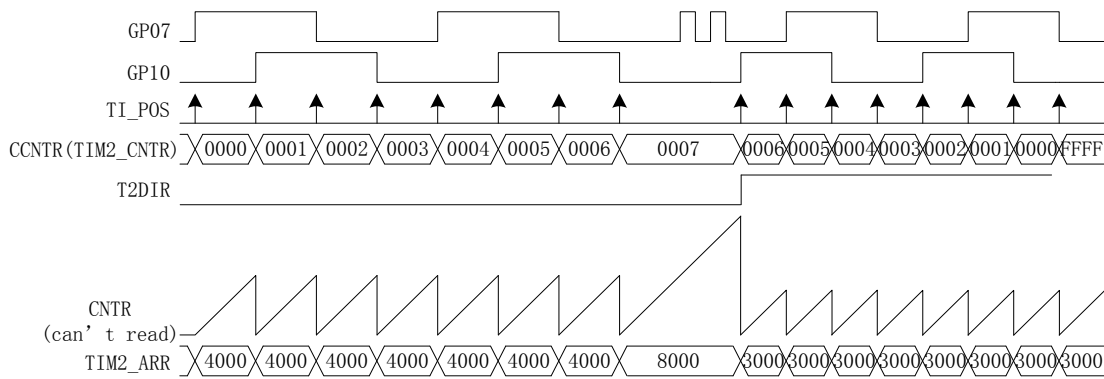


图 16-10 QEP&RSD 模式时序图

专用计数器是一个向上向下计数器，信号源为正交解码模块输出的有效计数沿。TIM2_CR1[T2DIR]=0，方向为正，向上计数，当有效沿来临，计数器加一；TIM2_CR1[T2DIR]=1，方向为反，向下计数，当有效沿来临，计数器减一。专用计数器可以被外部中断 INT1 清零，将电机编码器的机械零点接到外部中断 1 的任意一个端口，使能 INT1 中断，同时配置 TIM2_CR0[T2CES]=1，当 INT1 中断来临时，专用计数器当前的计数值被存进 TIM2_DR，同时清零。专用计数器从 0 加到 65535 后自动清 0，从 65535 减到 0 后自动设为 65535，读寄存器 TIM2_CNTR 的值得到专用计数器的值。

基本计数器是一个向上计数器，计数时钟可分频，用于记录两个有效计数沿的时间。当有效计数沿来临，基本计数器当前的计数值存进 TIM2_ARR，同时基本计数器清零，T2IP 中断标志位置一。当基本计数器计数到 0xFFFF，计数溢出，产生 T2IF 中断标记。

16.1.7.1 RSD 的比较器采样

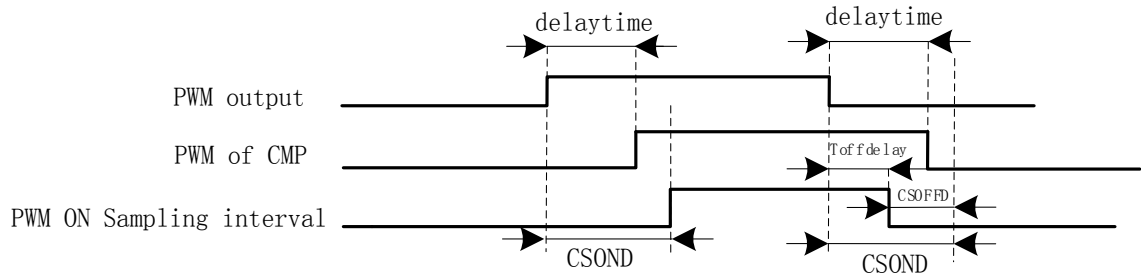


图 16-11 PWM ON 采样模式

RSD 采样时，为确保采样区间被比较器输出波形包络，需要设置采样开始延迟时间和采样结束提前时间。

详细请参考 29.1.4 章节

16.1.8 步进模式

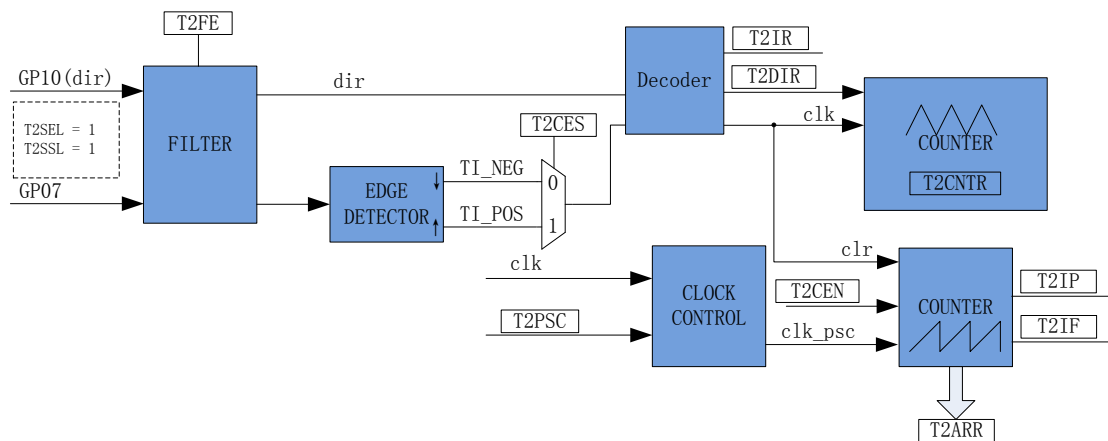


图 16-12 步进模式原理框图

步进模式通过检测 2 个通道的输入，得到步进电机的相对位置、方向和速度信息。P1.0 信号作为方向输入，P0.7 信号作为脉冲输入根据 TIM2_CR0[T2CES]选择上升沿或者下降沿作为有效沿，经过滤波模块后送进解码模块，得到有效的计数沿和方向 T2DIR，方向改变会产生 T2IR 中断标记。

（注：T2DIR 和 T2IR 在 P1.0 变化后，P0.7 有效沿来临才会发生变化；如果想在 P1.0 变化时立即产生中断，需要使用外部中断 INT1）

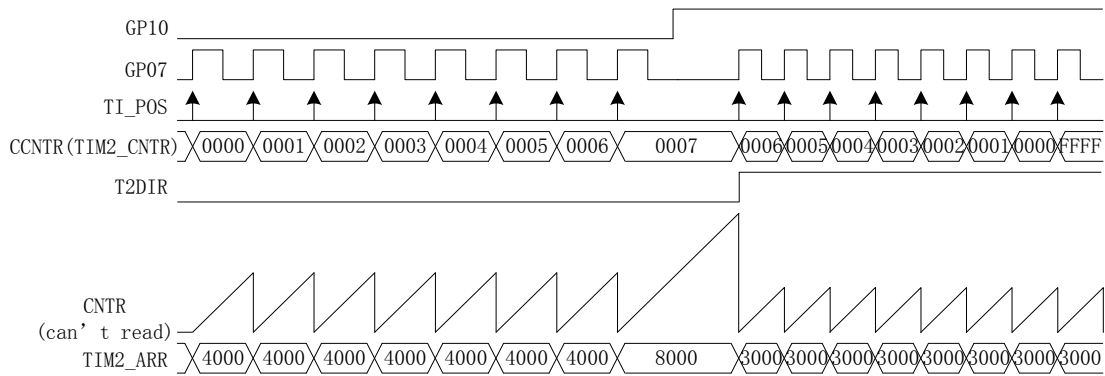


图 16-13 步进模式时序图

专用计数器是一个向上向下计数器，信号源为编码模块输出的有效计数沿。P1.0=0 时，T2DIR=0，方向为正，当 P0.7 有效沿来临时，专用计数器 CCNTR 向上计数，计数器加一；P1.0=1 时，T2DIR=1，方向为反，当 P0.7 有效沿来临时，CCNTR 向下计数，计数器减一。专用计数器从 0 加到 65535 后自动清 0，从 65535 减到 0 后自动设为 65535。读寄存器 TIM2_CNTR 的值得到专用计数器的值。

基本计数器是一个向上计数器，以分频器输出为源时钟，用于记录两个有效计数沿之间的时间。当有效计数沿来临，基本计数器当前的计数值被存进 TIM2_ARR，基本计数器清零并开始重新计数，同时 T2IP 中断标志位被置一。当基本计数器计数到 0xFFFF，计数溢出，T2IF 中断标志位被置一。

16.2 TIM2 寄存器

16.2.1 TIM2_CR0(0xA1)

表 16-2 TIM2_CR0 (0xA1)

位	7	6	5	4	3	2	1	0
名称	T2PSC			T2OCM	T2IRE	T2CES	T2MOD	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:5]	T2PSC	计数器源时钟分频选择 用于对系统时钟进行 N 分频作为基本计数器的源时钟。 假设系统时钟为 24MHz(41.67ns)，分频后的源时钟频率为： 000:0x1 (24MHz) 001:0x2 (12MHz) 010:0x4 (6MHz) 011:0x8 (3MHz) 100:0x10 (1.5MHz) 101:0x20 (750kHz) 110:0x40 (375kHz) 111:0x80 (187.5kHz)						
[4]	T2OCM	输出模式：输出模式选择 0: TIM2_CNTR ≤ TIM2_DR, 输出 0; TIM2_CNTR > TIM2_DR, 输出 1 1: TIM2_CNTR ≤ TIM2_DR, 输出 1; TIM2_CNTR > TIM2_DR, 输出 0 输入 counter 模式：无意义 输入 timer 模式：无意义 QEP&RSD 模式和步进模式选择 0: QEP&RSD 模式 1: 步进模式						
[3]	T2IRE	输出模式：比较匹配中断使能 输入 timer 模式：脉宽检测中断使能 输入 counter 模式：无意义 QEP&RSD 模式：方向改变中断使能 步进模式：方向改变中断使能 0: 禁止事件中断； 1: 使能事件中断						
[2]	T2CES	输出模式：无意义 输入 timer 模式：计数沿选择 0: 相邻两个上升沿为 1 个周期，上升沿到下降沿为脉宽（高电平脉宽） 1: 相邻两个下降沿为 1 个周期，下降沿到上升沿为脉宽（低电平脉宽） 输入 counter 模式：计数有效沿选择 0: 下降沿计数 1: 上升沿计数 QEP&RSD 模式：外部中断 INT1（零点）清零脉冲计数器使能 0: 不使能 1: 使能 步进模式：计数有效沿选择 0: 下降沿计数 1: 上升沿计数						
[1:0]	T2MOD	模式选择						

	00: 输入 timer 模式 01: 输出模式 (注: 在设为输出模式之前要先设定好 TIM2_DR 和 TIM2_ARR) 10: 输入 counter 模式 11: QEP&RSD 模式或步进模式
--	--

16.2.2 TIM2_CR1(0xA9)

表 16-3 TIM2_CR1 (0xA9)

位	7	6	5	4	3	2	1	0
名称	T2IR	T2IP	T2IF	T2IPE	T2IFE	T2FE	T2DIR	T2CEN
类型	R/W0	R/W0	R/W0	R/W	R/W	R/W	R	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7]	T2IR	输出模式: 比较匹配标志位 当计数器值 TIM2_CNTR 与比较值 TIM2_DR 匹配时置 1。硬件置 1, 软件清 0。 输入 timer 模式: 脉宽检测标志位 timer 检测到输入脉宽 (根据 T2CES 选择即上升沿到下降沿或者下降沿到上升沿) 时置 1。硬件置 1, 软件清 0。 输入 counter 模式: 无意义 QEP&RSD 模式: 方向改变标志位 步进模式: 方向改变标志位 0: 无事件发生; 1: 事件发生。
[6]	T2IP	输出模式: 无意义 输入 timer 模式: PWM 周期检测标志位 timer 检测到输入一个 PWM 周期 (根据 T2CES 选择即上升沿到上升沿或者下降沿到下降沿) 时置 1。硬件置 1, 软件清 0。 输入 counter 模式: 输入 PWM 计数匹配标志位 当输入 PWM 的个数达到 TIM2_DR 的值时置 1。硬件置 1, 软件清 0。 QEP&RSD 模式: 输入有效边沿检测标志位 当检测到输入信号的有效沿时置 1。硬件置 1, 软件清 0。 步进模式: 输入有效边沿检测标志位 当检测到输入信号的有效沿时置 1。硬件置 1, 软件清 0。 0: 无事件发生; 1: 事件发生。
[5]	T2IF	输出模式: 计数器上溢标志位 当计数器值 TIM2_CNTR 与比较值 TIM2_ARR 匹配时置 1, TIM2_CNTR 清零。硬件置 1, 软件清 0。 输入 timer 模式: 计数器上溢标志位 Timer 尚未检测到输入一个 PWM 周期 (根据 T2CES 选择即上升沿到上升沿或者下降沿到下降沿), 而计数器的值 TIM2_CNTR 累加到 0xFFFF 时置 1, TIM2_CNTR 清零。硬件置 1, 软件清 0。 输入 counter 模式: 基本计数器上溢标志位 当输入 PWM 的个数尚未达到 TIM2_DR 的值, 而基本计数器的值 TIM2_CNTR 累加

		<p>到 0xFFFF 时置 1, TIM2_CNTR 清零。硬件置 1, 软件清 0。</p> <p>QEP&RSD 模式: 基本计数器上溢标志位</p> <p>当基本计数器累加到 0xFFFF 时置 1, 基本计数器清零。硬件置 1, 软件清 0。</p> <p>步进模式: 基本计数器上溢标志位</p> <p>基本计数器累加到 0xFFFF 时置 1, 基本计数器清零。硬件置 1, 软件清 0。</p> <p>0: 无事件发生;</p> <p>1: 事件发生。</p>
[4]	T2IPE	<p>输出模式: 无意义</p> <p>输入 timer 模式: PWM 周期检测中断使能</p> <p>输入 counter 模式: 输入 PWM 计数匹配中断使能</p> <p>QEP&RSD 模式: 输入有效边沿检测中断使能</p> <p>步进模式: 输入有效边沿检测中断使能</p> <p>0: 禁止事件中断;</p> <p>1: 使能事件中断</p>
[3]	T2IFE	<p>输出模式: 计数器上溢中断使能</p> <p>输入 timer 模式: 计数器上溢中断使能</p> <p>输入 counter 模式: 基本计数器上溢中断使能</p> <p>QEP&RSD 模式: 基本计数器上溢使能</p> <p>步进模式: 基本计数器上溢使能</p> <p>0: 禁止事件中断;</p> <p>1: 使能事件中断</p>
[2]	T2FE	<p>输入信号滤波使能</p> <p>当输入信号的脉宽小于 4 个时钟周期, 被当作噪声滤除。</p> <p>假设系统时钟为 24MHz(41.67ns), 则滤波脉宽为 166.67ns</p> <p>0: 禁止滤波功能;</p> <p>1: 使能滤波功能</p>
[1]	T2DIR	<p>QEP&RSD: 电机旋转方向表示</p> <p>根据两路输入信号的相位关系, 判断电机旋转方向</p> <p>步进模式: 电机旋转方向表示</p> <p>根据方向信号 (P1.0) 的变化, 表示电机的旋转方向</p> <p>0: 正向;</p> <p>1: 反向。</p>
[0]	T2CEN	<p>计数器使能</p> <p>0: 禁止计数器;</p> <p>1: 使能计数器</p>

16.2.3 TIM2_CNTR(0xAA,0xAB)

表 16-4 TIM2_CNTRH (0xAB) TIM2_CNTRL (0xAA)

TIM2_CNTRH(0xAB)								
位	7	6	5	4	3	2	1	0
名称	TIM2_CNTRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2_CNTRL(0xAA)								

位	7	6	5	4	3	2	1	0
名称	TIM2_CNTRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM2_CNTR	输出模式/输入 timer 模式/输入 counter 模式：基本计数器的计数值 QEP&RSD 模式/步进模式：读取专用计数器的计数值						

16.2.4 TIM2_DR(0xAC,0xAD)

表 16-5 TIM2_DRH (0xAD) TIM2_DRL (0xAC)

TIM2_DRH(0xAD)								
位	7	6	5	4	3	2	1	0
名称	TIM2_DRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2_DRL(0xAC)								
位	7	6	5	4	3	2	1	0
名称	TIM2_DRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM2_DR	输出模式：比较匹配值（软件写） 输入 timer 模式：检测到输入脉宽（根据 T2CES 选择即上升沿到下降沿或者下降沿到上升沿）的计数值（硬件写） 输入 counter 模式：计数 PWM 的个数（软件写） QEP&RSD 模式：T2CES=1 时，外部中断 1（零点）到来时，专用计数器的值（硬件写） 步进模式：无意义						

16.2.5 TIM2_ARR(0xAE,0xAF)

表 16-6 TIM2_ARRH (0xAF) TIM2_ARRL (0xAE)

TIM2_ARRH(0xAF)								
位	7	6	5	4	3	2	1	0
名称	TIM2_ARRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIM2_ARRL(0xAE)								
位	7	6	5	4	3	2	1	0
名称	TIM2_ARRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIM2_ARR	输出模式：PWM 波形周期（软件写）						

	RR	<p>输入 timer 模式：检测到一个 PWM 周期（根据 T2CES 选择即上升沿到上升沿或者下降沿到下降沿）的计数值（硬件写）</p> <p>输入 counter 模式：输入 PWM 计数匹配时基本计数器的计数值（硬件写）</p> <p>QEP&RSD 模式：检测到输入边沿为有效边沿时基本计数器的计数值（硬件写）</p> <p>步进模式：检测到输入边沿为有效边沿时基本计数器的计数值（硬件写）</p>
--	----	--

17 TIM3/TIM4

17.1 TIM3/TIM4 操作说明

TIM3/TIM4 支持输出和输入 timer 两种模式：

1. 输出模式：产生输出波形（PWM, 单次模式）
2. 输入 timer 模式：检测输入 PWM 的高低电平持续时间，可用于算出 PWM 占空比

TIM3/TIM4 主要特性包括：

1. 3-bit 可编程分频器对系统时钟进行分频，作为基本计数器的源时钟（TIM3 作为输入捕获时还可以倍频至 48MHz）
2. 16 位向上计数的基本计数器，计数时钟源为分频器的输出
3. 输入信号滤波
4. 输入信号边沿检测
5. 输出 PWM 信号，单次比较输出
6. 中断事件产生

17.1.1 分频器控制

分频器用于对系统时钟进行分频，产生基本计数器的时钟源。分频器有一个由 3 位寄存器 PSC 控制的 8 位计数器，可选择 8 种分频系数。由于 PSC 没有缓冲器，分频系数的改变会立刻引起源时钟频率的改变，所以应该在基本计数器不工作时更新分频系数。

计数器的频率可以由下式计算：

$$f_{CK_CNT} = f_{CK_PSC} / TxPSC \quad (f_{CK_PSC} \text{ 为系统时钟频率})$$

假设系统时钟为 24MHz(41.67ns)

表 17-1 寄存器 TxPSC 不同的值对应不同的时钟频率

TxPSC	系数(16进制)	CLK(Hz)
000	0x1	24M
001	0x2	12M
010	0x4	6M
011	0x8	3M
100	0x10	1.5M
101	0x20	750K
110	0x40	375K
111	0x80	187.5K

17.1.2 TIMx_CNTR 的读写和计数

TIMx_CNTR 计数仅在 TxCEN=1 时动作。软件对 TIMx_CNTR 的写操作是直接改变寄存器的值，因此软件需在计数器停止时执行写操作。软件读 TIMx_CNTR 时，先读高字节，硬件不会将此刻低字节缓存，因此软件需在计数器停止时执行读操作。

17.1.3 输出模式

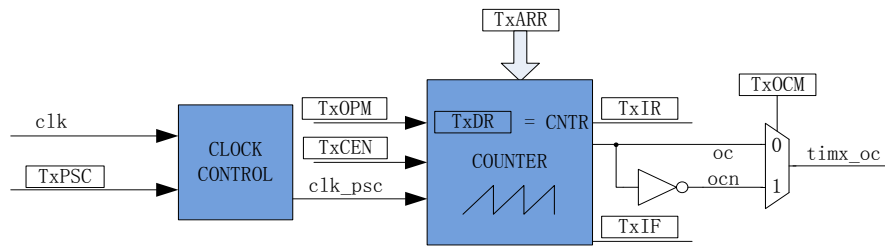


图 17-1 输出模式原理框图

输出模式根据 $TIMx_CR0[Tx_OCM]$ 的设定，以及 $TIMx_CNTR$ 的计数值与 $TIMx_DR$ ， $TIMx_ARR$ 设定值的比较结果输出 PWM 信号，同时产生相应中断。

17.1.3.1 高/低电平输出模式

配置 $TIMx_CR0[Tx_OCM]=0$ 时，如果设定 $TIMx_DR > TIMx_ARR$ ，则输出比较信号 $TIMx_OC$ 始终为低电平；配置 $TIMx_CR0[Tx_OCM]=1$ 时，如果设定 $TIMx_DR > TIMx_ARR$ ，则输出比较信号 $TIMx_OC$ 始终为高电平。

需要注意的是，只要配置 $TIMx_DR > TIMx_ARR$ 就能达到长期输出高/低电平的效果。

17.1.3.2 PWM 模式

PWM 输出模式中， $TIMx_ARR$ 的设定值决定 PWM 周期， $TIMx_DR$ 的设定值决定占空比， $占空比 = TIMx_DR / TIMx_ARR \times 100\%$ 。配置 $TIMx_CR0[Tx_OCM]=0$ 时，如果计数器值 $TIMx_CNTR \leq TIMx_DR$ 设定值，则输出低电平，反之输出高电平。配置 $TIMx_CR0[Tx_OCM]=1$ 时，如果计数器值 $TIMx_CNTR \leq TIMx_DR$ 设定值，则输出高电平，反之输出低电平。如果计数器值 $TIMx_CNTR$ 大于 $TIMx_ARR$ ，则输出信号反转。

17.1.3.3 中断事件

a) 当 $TIMx_CNTR = TIMx_DR$ ，产生比较匹配事件，中断标记 $TIMx_CR1[TxIR]$ 置一，计数器接着计数。

b) 当 $TIMx_CNTR = TIMx_ARR$ ，产生上溢事件，中断标记 $TIMx_CR1[TxIF]$ 置一，计数器清零， $TIMx_CR0[TxOPM]$ 决定是否重新计数， $TxOPM=1$ ，停止计数， $TxOPM=0$ ，重新开始计数。

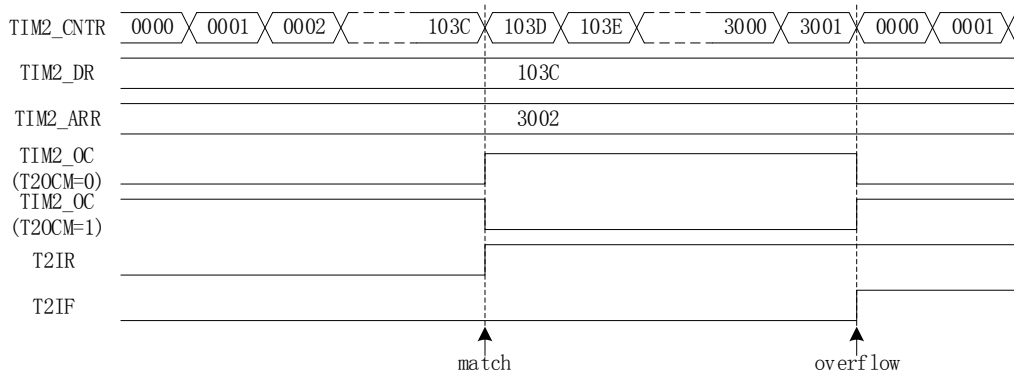


图 17-2 输出模式输出波形

17.1.4 输入信号滤波和边沿检测

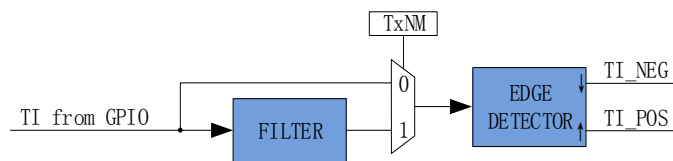


图 17-3 输入信号滤波和边沿检测框图

TIM3/TIM4 的输入信号由端口输入。滤波模块对输入信号滤波后，边沿检测模块检测输入信号的上升沿和下降沿供下一模块使用。

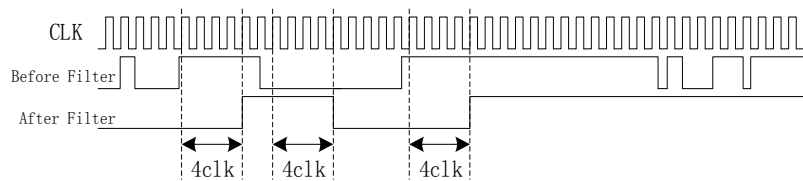


图 17-4 滤波模块时序图

TIMx_CR1[TINM]可以选择不滤波，或者 4/8/16 个系统时钟周期对输入信号滤波。滤波后的信号比滤波前的信号大概延迟 4/8/16 个时钟周期

17.1.5 输入 timer 模式

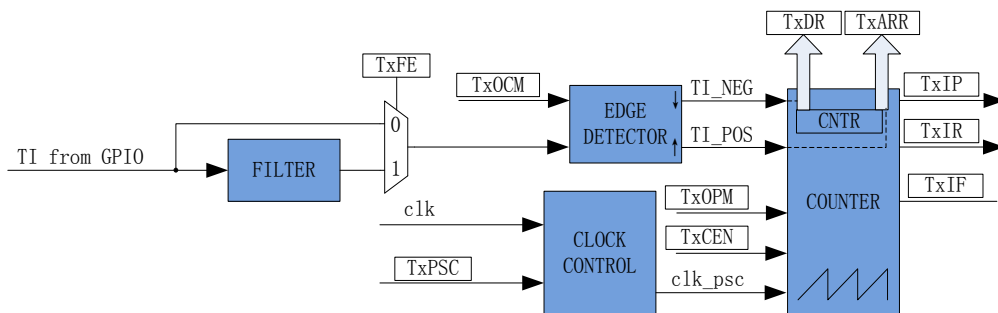


图 17-5 输入 timer 模式原理框图

输入 timer 模式可以检测输入 PWM 信号的脉宽和周期。TxOCM =0 时，选择相邻两个上升沿为 1 个周期，上升沿到下降沿为脉宽（高电平脉宽）。TxOCM=1 时，选择相邻两个下降沿为 1 个周期，上升沿到下降沿为脉宽（高电平脉宽）。

下降沿到上升沿为脉宽（低电平脉宽）。计数器 TIMx_CNTR 计数到的脉宽和周期值被分别存入 TIMx_DR 和 TIMx_ARR 寄存器。

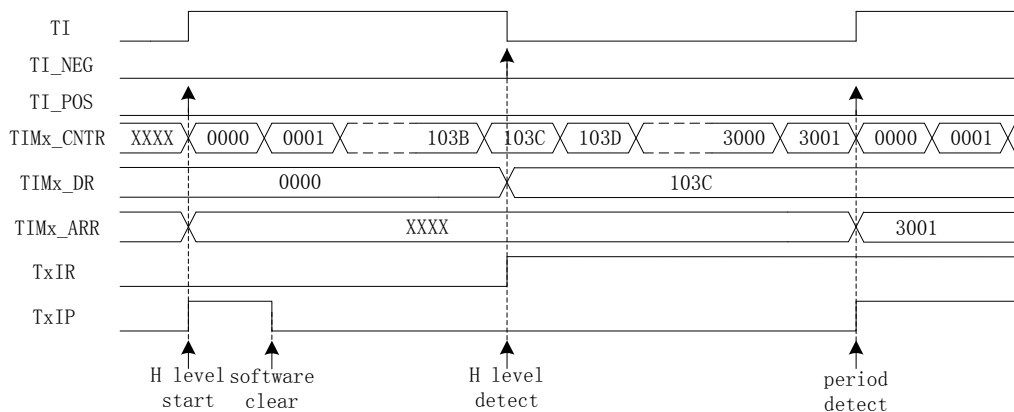


图 17-6 输入 timer 模式(TxOCM=0)时序图

以 TxOCM=0 为例，配置 TIMx_CR1[TxCEN]=1，使能计数器，计数器向上计数。当检测到第一个上升沿时，计数器清零并重新开始计数。当检测到输入的下降沿时，即输入的高电平检测完毕，此时将 TIMx_CNTR 的值存进 TIMx_DR，同时中断标记 TIMx_CR1[TxIR]置一，TIMx_CNTR 接着向上计数；当检测到输入的第二个上升沿时，将 TIMx_CNTR 的值存进 TIMx_ARR，同时中断标记 TIMx_CR1[TxIP]置一，TIMx_CNTR 清零，根据 TIMx_CR0[TxOPM]决定是否重新开始计数，TxOPM=1，停止计数；TxOPM=0，重新计数。

当 timer 尚未检测到输入的第二个上升沿，计数值 TIMx_CNTR 达到 0xFFFF，发生上溢事件，中断标记 TIMx_CR1[TxIF]置一，TIMx_CNTR 清零，根据 TIMx_CR0[TxOPM]决定是否重新计数，TxOPM=1，停止计数；TxOPM=0，重新计数。

17.1.6 TIM4 的 FG 输出模式

请参考 [FG 输出产生](#)

17.2 TIM3/TIM4 寄存器

17.2.1 TIMx_CR0(0x9C/0x9E) (x=3/4)

表 17-2 TIMx_CR0 (0x9C/0x9E)

位	7	6	5	4	3	2	1	0
名称	TPSC			TOCM	TIRE	RSV	TOPM	TMOD
类型	R/W	R/W	R/W	R/W	R/W	R	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:5]	TPSC	计数器时钟分频选择 用于对系统时钟进行 N 分频作为基本计数器的源时钟。 假设系统时钟为 24MHz(41.67ns) 000:0x1 (24MHz) 001:0x2 (12MHz) 010:0x4 (6MHz) 011:0x8 (3MHz)						

		100:0x10 (1.5MHz) 101:0x20 (750kHz) 110:0x40 (375kHz) 111:0x80 (187.5kHz) 注: TIM3 的输入 timer 模式下, 111 对应的是 48MHz
[4]	TOCM	输出模式: 输出模式选择 0: TIMx_CNTR ≤ TIMx_DR, 输出 0; TIMx_CNTR > TIMx_DR, 输出 1 1: TIMx_CNTR ≤ TIMx_DR, 输出 1; TIMx_CNTR > TIMx_DR, 输出 0 输入 timer 模式: 有效沿选择 0: 相邻两个上升沿为 1 个周期, 上升沿到下降沿为脉宽 (高电平脉宽) 1: 相邻两个下降沿为 1 个周期, 下降沿到上升沿为脉宽 (低电平脉宽)
[3]	TIRE	输出模式: 比较匹配中断使能 输入 timer 模式: 脉宽检测中断使能 0: 禁止事件中斷; 1: 使能事件中斷;
[2]	RSV	保留
[1]	TOPM	单次模式 下列事件发生时, 计数器停止计数 输出模式: 计数器上溢事件 输入 timer 模式: PWM 周期检测或计数器上溢事件 0: 在发生事件时, 计数器不停止; 1: 在发生事件时, 计数器停止(TIMx_CR1[TEN]清零)
[0]	TMOD	工作模式选择 0: 输入 timer 模式 1: 输出模式 (注: 在设为输出模式之前要先设定好 TIMx_DR 和 TIMx_ARR)

17.2.2 TIMx_CR1(0x9D/0x9F) (x=3/4)

表 17-3 TIMx_CR1 (0x9D/0x9F)

位	7	6	5	4	3	2	1	0
名称	TIR	TIP	TIF	TIPE	TIFE	TINM		TEN
类型	R/W0	R/W0	R/W0	R/W0	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	TIR	输出模式: 比较匹配标志位 当计数器值 TIMx_CNTR 与比较值 TIMx_DR 匹配时该位置 1。硬件置 1, 软件清 0。 输入 timer 模式: 脉宽检测标志位 timer 检测到输入脉宽 (根据 TxOCM 选择即上升沿到下降沿或者下降沿到上升沿) 时置 1。硬件置 1, 软件清 0。 0: 无事件发生; 1: 事件发生。						
[6]	TIP	输出模式: 无意义 输入 timer 模式: PWM 周期检测标志位 timer 检测到输入一个 PWM 周期 (根据 TxOCM 选择即上升沿到上升沿或者下降沿到						

		下降沿) 时置 1。硬件置 1，软件清 0。 0: 无事件发生; 1: 事件发生。
[5]	TIF	输出模式: 计数器上溢标志位 当计数器值 TIMx_CNTR 与比较值 TIMx_ARR 匹配时, TIMx_CNTR 清零, 该位置 1。硬件置 1, 软件清 0。 输入 timer 模式: 计数器上溢标志位 Timer 尚未检测输入的 PWM 周期 (即上升沿到上升沿或下降沿到下降沿) 时, 而计数器 TIMx_CNTR 已经累加到 0xFFFF, 则产生上溢事件, TIMx_CNTR 清零, 该位置 1。硬件置 1, 软件清 0。 0: 无事件发生; 1: 事件发生。
[4]	TIPE	输出模式: 无意义 输入 timer 模式: PWM 周期检测中断使能 0: 禁止事件中断; 1: 使能事件中断
[3]	TIFE	输出模式: 计数器上溢中断使能 输入 timer 模式: 计数器上溢中断使能 0: 禁止事件中断; 1: 使能事件中断
[2:1]	TINM	输入信号滤波脉宽选择。 当输入信号的脉宽小于设定值, 则被当作噪声滤除。 假设系统时钟为 24MHz(41.67ns) 00: 不滤波 01: 4 个时钟周期, 4 x 41.67ns 10: 8 个时钟周期, 8 x 41.67ns 11: 16 个时钟周期, 16 x 41.67ns
[0]	TEN	基本计数器使能 0: 禁止计数器; 1: 使能计数器

17.2.3 TIMx_CNTR(0xA2,0xA3/0x92,0x93) (x=3/4)

表 17-4 TIMx_CNTRH (0xA3/0x93) TIMx_CNTRL (0xA2/0x92)

TIMx_CNTR(0xA2,0xA3/0x92,0x93) (x=3/4)								
TIMx_CNTRH (0xA3/0x93)								
位	7	6	5	4	3	2	1	0
名称	TIMx_CNTRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIMx_CNTRL (0xA2/0x92)								
位	7	6	5	4	3	2	1	0
名称	TIMx_CNTRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15:0]	TIMx_CNTR	基本计数器的计数值

17.2.4 TIMx_DR(0xA4,0xA5/0x94,0x95) (x=3/4)

表 17-5 TIMx_DRH (0xA5/0x95) TIMx_DRL (0xA4/0x94)

TIMx_DR(0xA4,0xA5/0x94,0x95) (x=3/4)								
TIMx_DRH (0xA5/0x95)								
位	7	6	5	4	3	2	1	0
名称	TIMx_DRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIMx_DRL (0xA4/0x94)								
位	7	6	5	4	3	2	1	0
名称	TIMx_DRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIMx_DR	输出模式：比较匹配值（软件写）。FG 模式参考 FG 输出 输入 timer 模式：检测到输入脉宽（根据 TxOCM 选择即上升沿到下降沿或者下降沿到上升沿）的计数值（硬件写）						

17.2.5 TIMx_ARR(0xA6,0xA7/0x96,0x97) (x=3/4)

表 17-6 TIMx_ARRH (0xA7/0x97) TIMx_ARRL (0xA6/0x96)

TIMx_ARR(0xA6,0xA7/0x96,0x97) (x=3/4)								
TIMx_ARRH (0xA7/0x97)								
位	7	6	5	4	3	2	1	0
名称	TIMx_ARRH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
TIMx_ARRL (0xA6/0x96)								
位	7	6	5	4	3	2	1	0
名称	TIMx_ARRL							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	TIMx_ARR	输出模式：重载值（软件写）。FG 模式参考 FG 输出 输入 timer 模式：检测到一个 PWM 周期（根据 TxOCM 选择即上升沿到上升沿或者下降沿到下降沿）的计数值（硬件写）						

18 SYS_TICK

18.1 操作说明

SYS_TICK 用于固定时间产生中断。配置 SYST_ARR 寄存器设置产生中断的周期，使能 DRV_SR[SYSTIE]位即可使 SYS_TICK 工作且产生中断。中断入口为 10。

18.2 寄存器

18.2.1 DRV_SR(0x4061)

表 18-1 DRV_SR (0x4061)

位	7	6	5	4	3	2	1	0
名称	SYSTIF	SYSTIE	FGIF	DCIF	FGIE	DCIP	DCIM1	DCIM0
类型	R/W0	R/W	R/W0	R/W0	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	SYSTIF	SysTick 中断标志位 硬件置 1，软件清 0。 0: 无事件发生 1: SYS TICK 中断产生						
[6]	SYSTIE	SysTick 中断使能 使能后可允许 SYS_TICK 中断 0: 禁止 1: 使能						
[5]	FGIF	FG 中断标志位 FOC 驱动/方波驱动时，每转一圈（电周期），产生 FGIF 中断要求 硬件置 1，软件清 0。 0: 无事件发生 1: 中断产生						
[4]	DCIF	驱动器 DRV 比较匹配中断标志位 当驱动器计数值等于 DRV_COMR 时，根据 DRV_SR[DCIM]设置的计数方向，符合则产生中断要求。 硬件置 1，软件清 0。 0: 无事件发生 1: 中断产生						
[3]	FGIE	FG 中断使能 中断使能后，FOC 驱动/方波驱动时，每转一圈（电周期），产生 FG 中断 0: 不使能 1: 使能						
[2]	DCIP	产生比较匹配中断的间隔（几个计数周期产生一次中断） 0: 1 次产生中断 1: 2 次产生中断						
[1:0]	DCIM	比较匹配中断模式设置 当计数值等于 DRV_COMR 时，根据 DCIM 的设置判断是否产生中断要求 00: 不产生中断						

	01: 计数器上升方向时 10: 计数器下降方向时 11: 计数器上升/下降方向时都产生中断要求
--	--

18.2.2 SYST_ARR(0x4064,0x4065)

表 18-2 SYST_ARRH (0x4064) SYST_ARRL (0x4065)

SYST_ARR(0x4064,0x4065)								
SYST_ARRH (0x4064)								
位	7	6	5	4	3	2	1	0
名称	SYST_ARR [15:8]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	1	0	1	1	1	0	1
SYST_ARRL (0x4065)								
位	7	6	5	4	3	2	1	0
名称	SYST_ARR [7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	0	1	1	1	1	1	1
字段	名称	描述						
[15:0]	SYST_ARR	SYS_TICK 重载值 设置此值决定 SYS_TICK 产生中断的周期，默认为 1ms 计算公式为：SYS_TICK 中断频率=24M/(SYST_ARR+1) 取值范围：0~65535						

19 Driver

19.1 操作说明

19.1.1 简介

FU6332 系列为内置 Pre-driver 输出

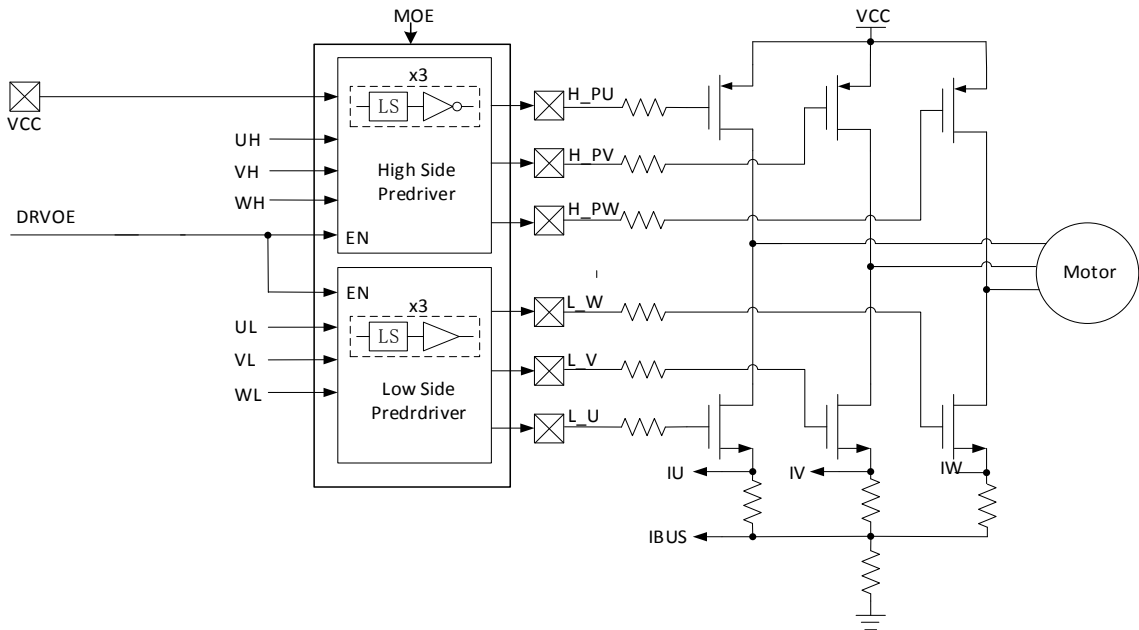


图 19-1 FU6332 PRE-DRIVER 模块框图

3P3N Pre-driver 驱动模式时，UH/VH/WH/UL/VL/WL 为输入信号，H_PU/H_PV/H_PW 及 L_U/L_V/L_W 引脚为 Pre-driver 的输出信号，注意 H_PU/H_PV/H_PW 与内部信号 UH/VH/WH 为反向关系。DRVOE 为模块的使能端，MOE 为 3P3N 模式下的输出使能端，如图 19-1 所示。

配置寄存器 DRV_CR[DRVOE]=1，使能 Pre-driver 输出，此时 UH/VH/WH 分别被反向后送至 H_PU/H_PV/H_PW 引脚用于驱动 PMOS 的栅极，UL/VL/WL 分别被送至 L_U/L_V/L_W 引脚用于驱动 NMOS 的栅极。由 PMOS 和 NMOS 驱动电机运转。

19.1.2 输出控制模块

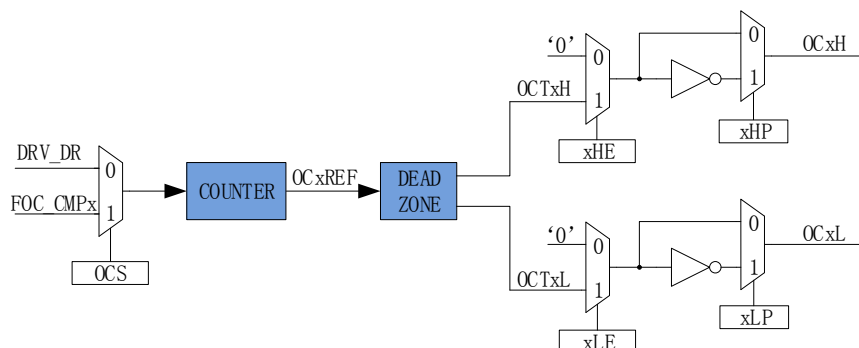


图 19-2 输出控制模块前级框图

配置 Driver 模块工作前，需配置 DRV_CR[MESEL]=1，即电机引擎 ME 选择 FOC/SVPWM 模式，反之，为方波驱动模式。

当 DRV_CR[OCS]=0 时, PWM 的比较值来自 DRV_DR, 输出的 PWM 信号是以 OCTxH 为参考, 当 OCxH 和 OCxL 同时输出时, OCTxL 反相输出; 当 DRV_CR[OCS]=1 时, PWM 的比较值来自 FOC, 输出的 PWM 信号是以 OCTxL 为参考, 当 OCxH 和 OCxL 同时输出时, OCTxH 反相输出

19.1.2.1 计数比较模块

通过 DRV_CR[OCS], 可以选择 FOC/SVPWM 模块输出的三路比较值 FOC_CMPU/V/W 或者软件设置的比较值 DRV_DR, 送至计数器比较后得到三路原始 PWM 信号 OCxREF, 其中 DRV_DR 用于实现电机预充电、刹车、方波控制。当计数值 DRV_CNTR 小于比较值, OCxREF 输出高电平, 反之, 输出低电平。

配置 DRV_CR[OCS]=1, 选择 FOC 模块输出的三路比较值 FOC_CMPU/V/W 与计数值比较, 生成 OC1REF/OC2REF/OC3REF。

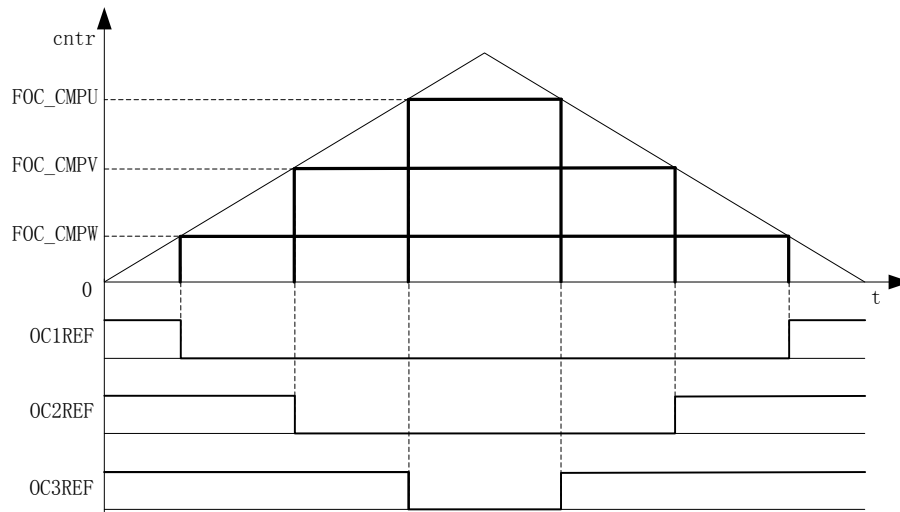


图 19-3 PWM 生成图

配置 DRV_CR[OCS]=0, 选择软件设置的比较值 DRV_DR 与计数值比较, 生成三路占空比相同的 OC1REF/OC2REF/OC3REF。

占空比 = $DRV_DR / DRV_ARR \times 100\%$ (假设 $DRV_ARR=750$, $DRV_DR=375$, 则占空比=50%)

19.1.2.2 死区模块

OCxREF 支持死区插入。对于互补输出, 如果 DRV_DTR 寄存器不等于 0, 就使能了死区插入。每个通道都有一个 8bit 的死区发生器, 三个通道的死区延时相同, 通过 DRV_DTR 设置死区时间。当 OCxREF 上升沿发生时, OCTxL 的实际输出高电平比 OCxREF 的上升沿延迟 DRV_DTR 设定的时间; 当 OCxREF 下降沿发生时, OCTxH 的实际输出高电平比 OCxREF 的下降沿延迟 DRV_DTR 设定的时间。如果延迟时间大于实际输出的脉宽, 那么对应的通道脉宽不延迟, 相反的通道脉宽不产生。

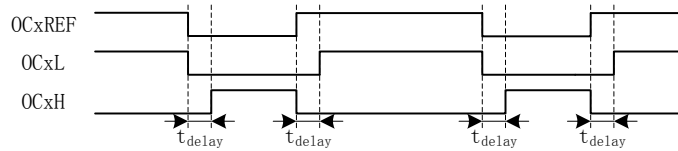
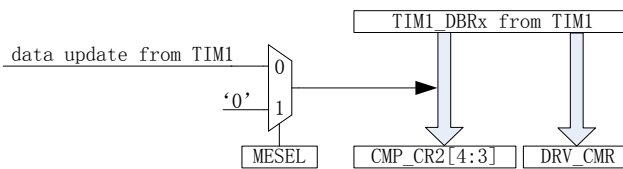


图 19-4 带死区插入的互补输出

19.1.2.3 输出使能与极性

通过配置 `DRV_CM[xHE]`和`[xLE]`，可以选择输出模式为无效电平或者插入死区的互补输出。通过配置 `DRV_CM[xHP]`和`[xLP]`配置输出的极性。`DRV_CM` 一般通过软件配置，在应用于方波控制时，可通过 `TIMER1` 自动控制 `DRV_CM` 达到自动换相的功能，配置 `DRV_CR[MESEL]=0`，选择方波驱动模式，当 `TIM1` 产生换相事件时，对应的 `TIM1_DBRx` 传输到 `DRV_CM` 和比较器的 `CMP_CR2[4:3]`。


 图 19-5 TIM1 自动控制 `DRV_CM` 和 `CMP_CR2[4:3]`

配合 `DRV_DR` 和 `DRV_ARR` 寄存器，`DRV_CM` 寄存器的 `xHE` 和 `xLE` 可实现预充电和刹车等功能，`DRV_DR` 和 `DRV_ARR` 控制 PWM 占空比，`xHE` 和 `xLE` 控制六路输出方式。

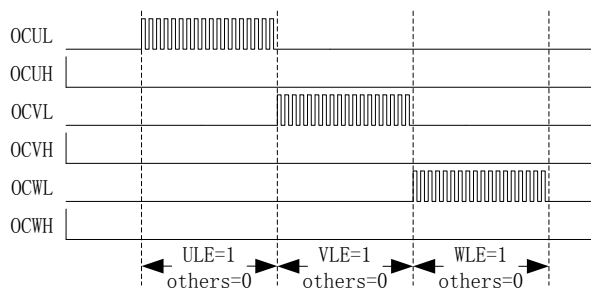


图 19-6 预充电波形图

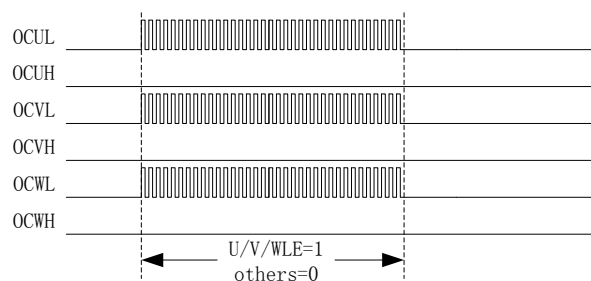


图 19-7 刹车波形图

19.1.2.4 主输出使能 MOE

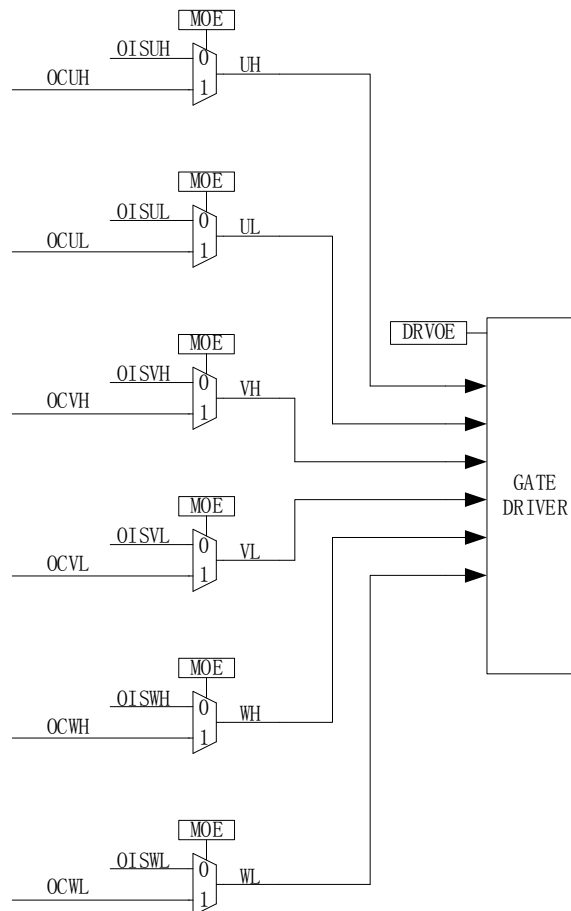


图 19-8 输出控制模块后级框图

使能 MOE 后，输出 PWM 波形，用于驱动电机。禁止 MOE 后，输出软件设置的空闲电平，停止电机驱动。

19.1.2.5 中断

19.1.2.5.1 比较匹配中断

通过 DRV_SR[DCIM] 设定比较匹配中断发生的条件，通过设置比较值 DRV_COMR 设定比较匹配中断发生的时机。当计数器的计数值等于 DRV_COMR，且符合 DCIM 设置的条件时，则产生中断要求，中断标志位 DCIF 硬件置 1。DCIF 可以软件清零，写 1 无效。

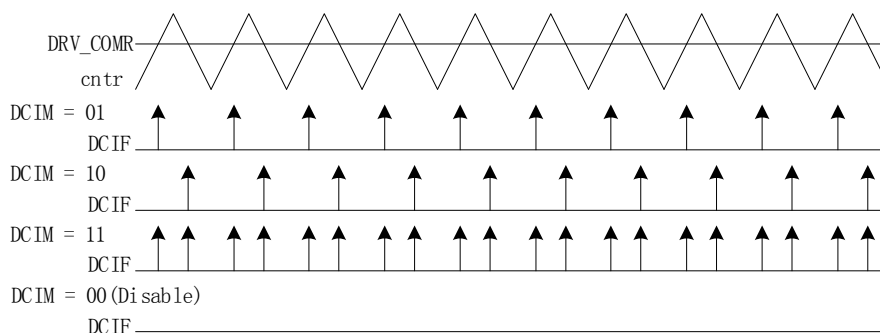


图 19-9 DRV 比较匹配中断

19.1.2.5.2 FG 中断

设置 DRV_SR[FGIE]使能 FG 中断，电机每转一圈（电角度），产生一次中断要求。

19.2 寄存器

19.2.1 DRV_CR (0x4062)

表 19-1 DRV_CR (0x4062)

位	7	6	5	4	3	2	1	0
名称	DRVEN	DDIR	FOCEN	DRPE	OCS	MESEL	RSV	DRVOE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	DRVEN	计数器使能 0: 禁止 1: 使能						
[6]	DDIR	输出方向（正反转） 改变电机的转动方向，方波驱动和 FOC 驱动均有效，FOC 改变此位即可改变方向（有感 FOC 还需配合软件修改角度），方波驱动需修改 TIMER1 相关参数才可以改变方向 0: 正转 1: 反转						
[5]	FOCEN	FOC/SVPWM 模块使能 0: 禁止 1: 使能						
[4]	DRPE	DRV_DR 预装载使能 使能预装载后，软件写 DRV_DR 后，数值在计数器发生下溢事件后更新；禁止预装载，软件写 DRV_DR 后，数值立刻更新 0: 禁止 1: 使能						
[3]	OCS	比较值来源选择 0: DRV_DR 1: FOC/SVPWM 模块						

[2]	MESEL	ME 核工作模式选择 0: ME 模块工作在方波驱动模式 1: ME 模块工作在 FOC/SVPWM 驱动模式
[1]	RSV	保留
[0]	DRVOE	Driver 使能 0: 禁止 1: 使能

19.2.2 DRV_SR(0x4061)

表 19-2 DRV_SR (0x4061)

位	7	6	5	4	3	2	1	0
名称	SYSTIF	SYSTIE	FGIF	DCIF	FGIE	DCIP	DCIM1	DCIM0
类型	R/W0	R/W	R/W0	R/W0	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	SYSTIF	SysTick 中断标志位 硬件置 1，软件清 0。 0: 无事件发生 1: SYS TICK 中断要求产生						
[6]	SYSTIE	SysTick 中断使能 使能后可产生 SYS TICK 中断 0: 不使能 1: 使能						
[5]	FGIF	FG 中断标志 FOC 驱动/方波驱动每转一圈（电周期），产生 FG 中断要求 硬件置 1，软件清 0。 0: 无事件发生 1: FGIF 中断要求产生						
[4]	DCIF	DRV 比较匹配中断标志位 当计数值等于 DRV_COMR 时，且满足 DCIM 设置的条件下，则产生中断要求 硬件置 1，软件清 0。 0: 无事件发生 1: 比较中断产生						
[3]	FGIE	FG 中断使能 中断使能后，FOC 驱动/方波驱动每转一圈（电周期），产生 FG 中断 0: 不使能 1: 使能						
[2]	DCIP	产生 DRV 比较匹配中断的间隔（几个载波周期产生一次中断） 0: 1 次产生中断 1: 2 次产生中断						
[1:0]	DCIM	DRV 比较匹配中断条件 当计数值等于 DRV_COMR 时，根据 DCIM 的设置判断是否产生中断要求						

	00: 不产生中断要求 01: 计数器上升方向产生中断要求 10: 计数器下降方向产生中断要求 11: 上升/下降方向都产生中断要求
--	---

19.2.3 DRV_OUT (0xF8)

表 19-3 DRV_OUT (0xF8)

位	7	6	5	4	3	2	1	0
名称	MOE	RSV	OISWL	OISWH	OISVL	OISVH	OISUL	OISUH
类型	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	MOE	主输出使能 用于选择 UVW 上下桥输出信号的来源。该位可由软件置 1 和清 0。母线电流保护产生（见 30.1.1.1）时，硬件自动清零，关闭输出。 0: 禁止输出，输出来源于空闲电平 OISUH/OISVH/OISWH 和 OISUL/OISVL/OISWL 1: 使能，输出来源于计数器比较值						
[6]	RSV	保留						
[5]	OISWL	WL 的输出空闲电平 参考 OISUH 描述						
[4]	OISWH	WH 的输出空闲电平 参考 OISUH 描述						
[3]	OISVL	VL 的输出空闲电平 参考 OISUH 描述						
[2]	OISVH	VH 的输出空闲电平 参考 OISUH 描述						
[1]	OISUL	UL 的输出空闲电平 参考 OISUH 描述						
[0]	OISUH	UH 的输出空闲电平 该位设置输出 UH 的空闲电平。当 MOE=0 时，输出空闲电平关闭对应的 MOS。 0: 低电平 1: 高电平						

19.2.4 DRV_CMR(0x405C, 0x405D)

注：方波驱动时，通过 TIMER1 会自动控制 DRV_CMR 寄存器。

表 19-4 DRV_CMRH (0x405C) DRV_CMRL (0x405D)

DRV_CMRH (0x405C)								
位	7	6	5	4	3	2	1	0
名称	RSV				WHP	WLP	VHP	VLP
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DRV_CMRL (0x405D)								

位	7	6	5	4	3	2	1	0
名称	UHP	ULP	WHE	WLE	VHE	VLE	UHE	ULE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:12]	RSV	保留						
[11]	WHP	W 相上管输出极性 0: 高电平有效 1: 低电平有效						
[10]	WLP	W 相下管输出极性 0: 高电平有效 1: 低电平有效						
[9]	VHP	V 相上管输出极性 0: 高电平有效 1: 低电平有效						
[8]	VLP	V 相下管输出极性 0: 高电平有效 1: 低电平有效						
[7]	UHP	U 相上管输出极性 0: 高电平有效 1: 低电平有效						
[6]	ULP	U 相下管输出极性 0: 高电平有效 1: 低电平有效						
[5]	WHE	W 相上管输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当 WLE 和 WHE 同时为 1, W 相上下桥互补输出, 同时自动插入死区。输出 pwm 以下桥为参考, 当同一相对管互补输出, 上桥 PWM 反相						
[4]	WLE	W 相下管输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当 WLE 和 WHE 同时为 1, W 相上下桥互补输出, 同时自动插入死区。输出 PWM 以下桥为参考, 当同一相对管互补输出, 上桥 PWM 反相						
[3]	VHE	V 相上管输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当 VLE 和 VHE 同时为 1, V 相上下桥互补输出, 同时自动插入死区。输出 PWM 以下桥为参考, 当同一相对管互补输出, 上桥 PWM 反相						
[2]	VLE	V 相下管输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当 VLE 和 VHE 同时为 1, V 相上下桥互补输出, 同时自动插入死区。输出 PWM 以						

		下桥为参考，当同一相对管互补输出，上桥 PWM 反相
[1]	UHE	U 相上管输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当 ULE 和 UHE 同时为 1, U 相上下桥互补输出, 同时自动插入死区。输出 PWM 以下桥为参考, 当同一相对管互补输出, 上桥 PWM 反相
[0]	ULE	U 相下管输出使能 0: 关闭--禁止输出 1: 开启--使能输出 注: 当 ULE 和 UHE 同时为 1, U 相上下桥互补输出, 同时自动插入死区。输出 PWM 以下桥为参考, 当同一相对管互补输出, 上桥 PWM 反相

19.2.5 DRV_ARR(0x405E,0x405F)

表 19-5 DRV_ARRH (0x405E) DRV_ARRL (0x405F)

DRV_ARRH (0x405E)								
位	7	6	5	4	3	2	1	0
名称	RSV		DRV_ARR[13:8]					
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DRV_ARRL (0x405F)								
位	7	6	5	4	3	2	1	0
名称	DRV_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:14]	RSV	保留						
[13:0]	DRV_ARR	计数器的重载值, 决定载波频率 (中央对齐模式) DRV 计数器从 0 开始计数到 DRV_ARR/2 - 1, 产生上溢事件, 然后向下计数到 0。 计算公式: 载波频率 $f_{carrier} = 48MHz / DRV_ARR$ 注: LSB 恒为 0, 写 1 无意义 DRV_ARR 的值以时钟 48MHz 计算, 取值范围 (0,16382)						

19.2.6 DRV_COMR(0x405A,0x405B)

表 19-6 DRV_COMRH (0x405A) DRV_COMRL (0x405B)

DRV_COMRH (0x405A)								
位	7	6	5	4	3	2	1	0
名称	RSV				DRV_COMR[11:8]			
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DRV_COMRL (0x405B)								
位	7	6	5	4	3	2	1	0
名称	DRV_COMR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:12]	RSV	保留						
[11:0]	DRV_CO MR	计数器的比较匹配值 当计数值与 COMR 相等，且满足 DRV_SR[DCIM]设定的条件时，产生 DRV 比较匹配中断要求 匹配点对应的占空比 = $DRV_COMR * 4 / DRV_ARRx 100\%$ DRV_COMR 的值以时钟 12MHz 计算，取值范围 (0,4095)						

19.2.7 DRV_DR(0x4058,0x4059)

表 19-7 DRV_DRH (0x4058) DRV_DRL (0x4059)

DRV_DRH (0x4058)								
位	7	6	5	4	3	2	1	0
名称	RSV		DRV_DR[13:8]					
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DRV_DRL (0x4059)								
位	7	6	5	4	3	2	1	0
名称	DRV_DR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:14]	RSV	保留						
[13:0]	DRV_DR	软件设定 PWM 占空比 占空比 = $DRV_DR / DRV_ARRx 100\%$ (假设 DRV_ARR=750, DRV_DR=375, 则占空比=50%) 注: 当使用该寄存器作为比较源时, 输出 PWM 以上桥为参考, 当同一相对管互补输出, 下桥 PWM 反相。 DRV_DR 的值以时钟 48MHz 计算, 取值范围 (0,16382)						

19.2.8 DRV_DTR(0x4060)

表 19-8 DRV_DTR (0x4060)

位	7	6	5	4	3	2	1	0
名称	DRV_DTR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	DRV_DT R	死区时间 假设系统时钟为 24MHz(41.67ns)						

死区时间 $DT = (DTR + 1) \times 41.67ns$
 注：如果设定 $DTR = 0$ ，表示不插入死区时间

19.2.9 DRV_CNTR(0x4066,0x4067)

表 19-9 DRV_CNTRH (0x4066) DRV_CNTRL (0x4067)

DRV_CNTRH (0x4066)								
位	7	6	5	4	3	2	1	0
名称	RSV				DRV_CNTR[11:8]			
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DRV_CNTRL (0x4067)								
位	7	6	5	4	3	2	1	0
名称	DRV_CNTR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:12]	RSV	保留						
[11:0]	DRV_CNTR	计数器值 DRV_CNTR 的值以时钟 12MHz 计算，取值范围 (0,4095) DRV 对应的占空比= $DRV_CNTR * 4 / DRV_ARR * 100\%$						

20 WDT

看门狗定时器是一个工作在 LS_OSC（内部慢时钟）时钟域下的定时器，主要用于监控主程序运行，防止 MCU 出现死机的情况。看门狗的工作原理是：启动看门狗后，看门狗的定时器开始运行；当看门狗定时器溢出时，看门狗会发送信号使 MCU 复位，主程序将重新运行。所以，在主程序运行过程中，每隔一段时间就要对看门狗的定时器进行初始化，以防止看门狗定时器溢出，俗称“喂狗”。

FU6332 的看门狗在启动后就会从 0 开始计时，如果没有“喂狗”操作，当计时到 0xFFFC 时看门狗会输出一个长度为 4 个 LS_OSC 周期的信号使 MCU 复位，程序从头开始运行；如果程序在运行中定时给看门狗发送“喂狗”信号，那么看门狗定时器将会回到 WDT_ARR 的设定值，并重新开始计数从零开始重新计数，看门狗将不会令 MCU 复位。

20.1 WDT 使用注意事项

- 1、MCU 进入待机模式或者睡眠模式时，WDT 将停止计数，但计数值仍会保留。
- 2、MCU 在仿真过程中，WDT 将会被自动禁用
- 3、WDT 定时器溢出使 MCU 复位时，RST_SR[RSTWDT]将会置一

20.2 WDT 操作说明

- 1、CCFG1[WDT_EN]置 1，启动看门狗，看门狗从零开始计数
- 2、设置 WDT_ARR（本操作也可以放在启动看门狗之前）；
- 3、在程序的运行中设置 WDT_CR[WDTRF]=1，看门狗定时器初始化

20.3 WDT 寄存器

20.3.1 WDT_CR (0x4026)

表 20-1 WDT_CR (0x4026)

位	7	6	5	4	3	2	1	0
名称	RSV							WDTRF
类型	R	R	R	R	R	R	R	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:1]	RSV	保留						
[0]	WDTRF	看门狗初始化 1: 看门狗计数器回到 WDT_ARR 的设定值，并重新开始计数 0: 无意义						

20.3.2 WDT_ARR (0x4027)

表 20-2 WDT_ARR (0x4027)

位	7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---	---

名称	WDT_ARR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	WDT_ARR	看门狗重载计数器。设置看门狗计数器初始化后的值的高 8 位。						

20.3.3 CCFG1 (0x401E)

CCFG1 (0x401E)								
位	7	6	5	4	3	2	1	0
名称	RSV	LVWIE	WDT_EN	RSV				
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	RSV	保留						
[6]	LVWIE	低电压 LVW 检测中断使能 0: 禁止 1: 使能						
[5]	WDT_EN	WDT 使能 0: 禁止 1: 使能						
[4:0]	RSV	保留						

21 RTC 与时钟校准

21.1 RTC 基本功能框图

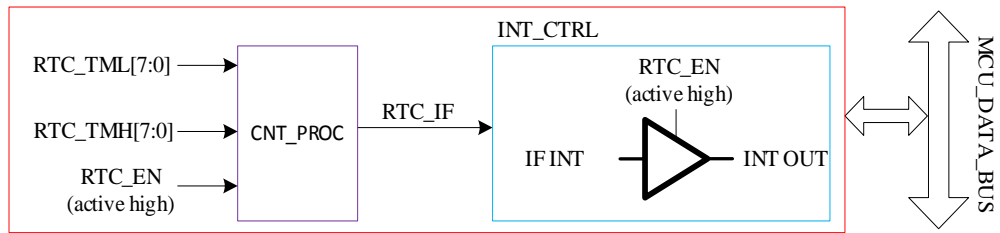


图 21-1RTC 基本功能框图

21.2 RTC 操作说明

写寄存器 RTC_TMH 和 RTC_TML，设置 RTC 计数的重载值；

设置 RTC_STA[RTC_EN]为 1，使能 RTC 计数。

21.3 RTC 寄存器

21.3.1 计数寄存器：RTC_TM (0x402C , 0x402D)

表 21-1RTC_TMH (0x402C) RTC_TML (0x402D)

RTC_TM (0x402C, 0x402D)								
RTC_TMH (0x402C)								
位	7	6	5	4	3	2	1	0
名称	RTC_TMH							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1
RTC_TML (0x402D)								
位	7	6	5	4	3	2	1	0
名称	RTC_TML							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	1	1	1	1	1	1	1	1
字段	名称	描述						
[15:0]	RTC_TM	RTC 计数寄存器。 写入后，RTC 计数器以 32768Hz 从 0 计数到 RTC_TM[15:0]后溢出，产生中断要求，计数器清零并重新开始计数。 读出值为正在计数的瞬间值。						

21.3.2 控制寄存器：RTC_STA (0x402E)

表 21-2 RTC_STA(0x402E)

位	7	6	5	4	3	2	1	0
名称	RTC_EN	RTC_IF	RSV	ISOSCEN	RSV			
类型	R/W	R/W	R/W	R/W	R	R	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
7	RTC_EN	RTC 使能 0: 禁止 1: 使能
6	RTC_IF	RTC 中断标志位 计数器值等于 RTC_TM 时, 该位置 1, 产生中断要求。硬件置 1, 软件清零。 当 IE[RTCIE]为 1 时, 进入中断。
5	RSV	保留
4	ISOSCEN	内部慢时钟使能 0: 内部慢时钟禁止 1: 内部慢时钟使能
[3:0]	RSV	保留

21.4 时钟校准

21.4.1 简介

时钟校准是利用内置慢时钟校准内置快时钟的功能。校准原理是使用一个长度 12 位的计数器, 以快时钟为源时钟, 连续累积计数 4 个慢时钟周期的长度。

校准方法: 软件设 CAL_CR0[CAL_STA]=1, 开始校准过程, 读 CAL_CR0[CAL_BSY]标志位确认校准过程是否结束, 当校准完成 (CAL_BSY=0) 后, 读取 CAL_ARR 的值即是使用快时钟连续累积计数 4 个慢时钟的值。

21.4.2 寄存器

表 21-3 CAL_CR0 (0x4044) CAL_CR1 (0x4045)

CAL_CR0、CAL_CR1 (0x4044、0x4045)								
CAL_CR0 (0x4044)								
位	7	6	5	4	3	2	1	0
名称	CAL_STA /CAL_BSY	RSV			CAL_ARR[11:8]			
类型	R/W	R	R	R	R/W	R/W	R/W	R/W
复位值	1	0	0	0	0	0	0	0
CAL_CR1 (0x4045)								
位	7	6	5	4	3	2	1	0
名称	CAL_ARR[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15]	CAL_STA /CAL_BSY	CLOCK_CAL 使能 写: 1: 启动时钟校准功能。 0: 无意义						

		读： 0：校准过程完成。 1：表示校准过程正在进行中。
[14:12]	RSV	保留
[11:0]	CAL_AR R	校准计数值 使用快时钟连续累积计数 4 个慢时钟周期的值。 注：当此值为 0 时表示无对应慢时钟输入，当此值为 0xFF 时表示计数溢出（原因可能是慢时钟太慢或者快时钟太快）。

22 IO

22.1 IO 简介

最多可以支持 35 个通用 I/O 引脚，分别为 P0.0~P0.7, P1.0~P1.7, P2.0~P2.7, P3.0~P3.7, P4.2, P4.4~P4.5。每个 GPIO 端口有相关的控制和配置寄存器用来满足不同应用的需求。

22.2 IO 操作说明

1、 端口 P0.0~P0.7, P1.0~P1.7, P2.0~P2.7, P3.0~P3.7, P4.2, P4.4~P4.5 映射到寄存器 P0, P1, P2, P3, P4。

2、 P0_OE, P1_OE, P2_OE, P3_OE, P4_OE 用于配置 P0.0~P3.7 和 P4.2, P4.4~P4.5 的数字输入/输出使能。当端口配置为输入时，施密特触发输入使能。

3、 P0.0~P3.7, P4.2, P4.4~P4.5 均可使能上拉电阻，配置 P0_PU, P1_PU, P2_PU, P3_PU, P4_PU 对应的位为一。其中 P0.0~P0.2, P1.3~P1.6, P2.1, P3.6~P3.7 的上拉电阻阻值约为 5.6kΩ，其余端口的上拉电阻阻值约为 33kΩ。

4、 P1.1/P0.1 可使能下拉电阻，下拉电阻约为 10kΩ，配置 P3_AN[7:6]选择是否使能。

5、 所有 IO 端口在数字输出 0 时上拉电阻会被自动关闭。

6、 P0.0~P0.6 可配置为外部中断 INT0 输入，P1.0~P2.7 可配置为外部中断 INT1 输入。INT0 和 INT1 都可以配置为上升沿中断、下降沿中断或者电平改变触发中断。

7、 P1.3~P1.7, P2.0~P2.7, P3.0~P3.5 可配置为模拟信号模式。配置 P1_AN, P2_AN, P3_AN 对应的位为一。端口配置为模拟信号端口后，所有数字功能失效，寄存器 P1, P2, P3 对应的位读出的端口状态为 0。

8、 P1.6~P1.7, P2.0~P2.7, P3.0~P3.5 在端口配置为模拟模式后上拉会自动关闭，P1.3~P1.5 端口在配置为模拟模式上拉电阻不会自动关闭，可以根据实际应用需求选择是否开启。

9、 IO 优先级:

- a) 对于所有复用端口，GPIO 的优先级最低
- b) P0.0: I2C > TIMER4 > LIN > UART > GPIO
- c) P0.1: I2C > TIMER4 > TIMER3 > DBG_SIG > LIN > UART > GPIO
- d) P0.5: SPI > UART > GPIO
- e) P0.6: SPI > UART > GPIO
- f) P0.7: TIMER2 > CMP > SPI > GPIO

22.3 IO 寄存器

22.3.1 P0_OE (0xFC)

表 22-1 P0_OE (0xFC)

位	7	6	5	4	3	2	1	0
名称	P0_OE							

类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P0_OE	P0.0~P0.7 的数字输出使能 1: 输出 0: 输入						

22.3.2 P1_OE (0xFD)

表 22-2 P1_OE (0xFD)

位	7	6	5	4	3	2	1	0
名称	P1_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P1_OE	P1.0~P1.7 的数字输出使能 1: 输出 0: 输入						

22.3.3 P2_OE (0xFE)

表 22-3 P2_OE (0xFE)

位	7	6	5	4	3	2	1	0
名称	P2_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P2_OE	P2.0~P2.7 的数字输出使能 1: 输出 0: 输入						

22.3.4 P3_OE (0xFF)

表 22-4 P3_OE (0xFF)

位	7	6	5	4	3	2	1	0
名称	P3_OE							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P3_OE	P3.0~P3.7 的数字输出使能 1: 输出 0: 输入						

22.3.5 P4_OE (0xE9)

表 22-5 P4_OE (0xE9)

位	7	6	5	4	3	2	1	0
名称	RSV		P4_OE[5]	P4_OE[4]	RSV	P4_OE[2]	RSV	RSV
类型	R	R	R/W	R/W	R/W	R/W	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称							
[7:6]	RSV	保留						
[5:4]	P4_OE	P4.4~P4.5 的数字输出使能 1: 输出 0: 输入						
[3]	RSV	保留						
[2]	P4_OE	P4.2 的数字输出使能 1: 输出 0: 输入						
[1:0]	RSV	保留						

22.3.6 P1_AN (0x4050)

表 22-6 P1_AN (0x4050)

位	7	6	5	4	3	2	1	0
名称	P1_AN				HBMOD	RSV	ODE1	ODE0
类型	R/W	R/W	R/W	R/W	R/W	R	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:4]	P1_AN	P1.4~P1.7 的模拟模式使能 1: 使能 0: 禁止						
[3]	HBMOD	P1.3 模式配置，与 P1_OE.3 组合决定 P1.3 的功能模式。						
		HBMODE	P1_OE.3	P1.3 模式				
		0	0	数字输入				
		0	1	数字输出				
		1	0	模拟模式				
		1	1	数字强驱动输出，输出高可提供强驱动，最大输出电流可以到 20mA，用于 HALL 的偏置电压输出。输出低的驱动能力与‘01’数字输出模式相同。				
[2]	RSV	保留						
[1]	ODE1	P0.1 的漏极开路（open drain）使能 1: 使能 0: 禁止						
[0]	ODE0	P0.0 的漏极开路（open drain）使能 1: 使能 0: 禁止						

22.3.7 P2_AN (0x4051)

表 22-7 P2_AN (0x4051)

位	7	6	5	4	3	2	1	0
名称	P2_AN							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P2_AN	P2.0~P2.7 的模拟模式使能 1: 使能 0: 禁止						

22.3.8 P3_AN (0x4052)

表 22-8 P3_AN (0x4052)

位	7	6	5	4	3	2	1	0
名称	P11_PL	P01_PL	P3_AN					
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	P11_PL	P1.1 下拉电阻使能 1: 使能 0: 禁止 注: 不能同时使能 P1.1 的上拉和下拉						
[6]	P01_PL	P0.1 下拉电阻使能 1: 使能 0: 禁止 注: 不能同时使能 P0.1 的上拉和下拉						
[5:0]	P3_AN	P3.0~P3.5 的模拟模式使能 1: 使能 0: 禁止						

22.3.9 P0_PU (0x4053)

表 22-9 P0_PU (0x4053)

位	7	6	5	4	3	2	1	0
名称	P0_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P0_PU	P0.0~P0.7 的上拉电阻使能 1: 使能						

		0: 禁止
--	--	-------

22.3.10 P1_PU (0x4054)

表 22-10 P1_PU (0x4054)

位	7	6	5	4	3	2	1	0
名称	P1_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P1_PU	P1.0~P1.7 的上拉电阻使能 1: 使能 0: 禁止						

22.3.11 P2_PU (0x4055)

表 22-11 P2_PU (0x4055)

位	7	6	5	4	3	2	1	0
名称	P2_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P2_PU	P2.0~P2.7 的上拉电阻使能 1: 使能 0: 禁止						

22.3.12 P3_PU (0x4056)

表 22-12 P3_PU (0x4056)

位	7	6	5	4	3	2	1	0
名称	P3_PU							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	P3_PU	P3.0~P3.7 的上拉电阻使能 1: 使能 0: 禁止						

22.3.13 P4_PU (0x4057)

表 22-13 P4_PU (0x4057)

位	7	6	5	4	3	2	0	0
名称	RSV		P4_PU[5]	P4_PU[4]	RSV	P4_PU[2]	RSV	RSV
类型	R	R	R/W	R/W	R/W	R/W	R	R
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[7:6]	RSV	保留
[5:4]	P4_PU	P4.4~P4.5 的上拉电阻使能 1: 使能 0: 禁止
[3]	RSV	保留
[2]	P4_PU	P4.2 的上拉电阻使能 1: 使能 0: 禁止
[1:0]	RSV	保留

22.3.14 PH_SEL (0x404C)

表 22-14 PH_SEL (0x404C)

位	7	6	5	4	3	2	1	0
名称	SPITMOD	UART1E N	UART2E N	T4SEL	T3SEL	T2SEL	T2SSEL	RSV
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	SPITMOD	SPI 从机发送完后的端口状态 0: 作为从机时, SPI 发送完毕后, MISO 管脚处于输出状态。 1: 作为从机时, SPI 发送完毕后, MISO 管脚处于高阻态。						
[6]	UART1E N	P0.5(TXD)/P0.6(RXD)端口复用为 UART UART1 使能 0: UART1 功能禁止 1: UART1 功能使能						
[5]	UART2E N	P3.7(TXD)/P3.6(RXD)端口复用为 UART UART2 使能 0: UART2 功能禁止 1: UART2 功能使能						
[4]	T4SEL	端口复用为 TIM4 TIMER4 端口使能 0: 不使能 1: P0.1 或 P0.0 (功能转移 PH_SEL1[T4CT]=1) 作为 TIMER4 的输入输出 注: 端口优先级参考 IO 操作说明						
[3]	T3SEL	端口复用为 TIM3 TIMER3 端口使能 0: 不使能 1: P1.1 或 P0.1 (功能转移 PH_SEL1[T3CT]=1) 作为 TIMER3 的输入输出 注: 端口优先级参考 IO 操作说明						
[2]	T2SEL	端口复用为 TIM2 TIMER2 端口使能						

		0: P1.0 作为 GPIO 1: P1.0 作为 TIMER2 的输入输出
[1]	T2SSEL	端口复用为 TIM2S TIMER2 端口 2 使能 0: P0.7 作为 GPIO 1: P0.7 作为 TIMER2 的端口 2 输入输出 注: TIMER2 优先级最高, 其次是比较器输出, 再次是 SPI 的 MISO
[0]	RSV	保留

22.3.15 PH_SEL1 (0x404D)

表 22-15 PH_SEL1 (0x404D)

位	7	6	5	4	3	2	1	0
名称	RSV					SPICT	T4CT	T3CT
类型	R	R	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:3]	RSV	保留位						
[2]	SPICT	SPI 功能转移 0: 功能不转移, P0.5 作为 SCLK, P0.6 作为 MOSI 1: 功能转移, P0.5(SCLK)→P0.0 P0.6(MOSI)→P0.1						
[1]	T4CT	TIMER4 功能转移 0: 功能不转移, 使用 P0.1 作为 TIMER4 的输入输出 1: 功能转移, 使用 P0.0 作为 TIMER4 的输入输出						
[0]	T3CT	TIMER3 功能转移 0: 功能不转移, 使用 P1.1 作为 TIMER3 的输入输出 1: 功能转移, 使用 P0.1 作为 TIMER3 的输入输出						

22.3.16 P0 (0x80) /P1 (0x90) /P2 (0xA0) /P3 (0xB0) /P4(0xE8)

端口输出寄存器 P0/1/2/3/4 支持读写访问, RMW (read-modify-write) 指令访问的是寄存器的值 (RMW 指令参见), 其他指令访问的是 PORT 管脚。

表 22-16 P0/P1/P2/P3/P4

P0 (0x80) /P1 (0x90) /P2 (0xA0) /P3 (0xB0) /P4(0xE8)									
位	7	6	5	4	3	2	1	0	
名称	GPx[7]	GPx[6]	GPx[5]	GPx[4]	GPx[3]	GPx[2]	GPx[1]	GPx[0]	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	0	0	0	0	
寄存器名称	功能描述						R/W	初始值	
P0[7:0]	端口寄存器 0						R/W	0x00	
P1[7:0]	端口寄存器 1						R/W	0x00	
P2[7:0]	端口寄存器 2						R/W	0x00	
P3[7:0]	端口寄存器 3						R/W	0x00	
P4[5:2]	端口寄存器 4						R/W	0x00	

注: 端口 P4 共有 3 个端口, 对应 P4 输出寄存器为 P4[5:4]和[2]。

表 22-17 read modify write instructions

指令	功能描述
ANL	Logic AND
ORL	Logic OR
XRL	Logic exclusive OR
JBC	Jump if bit is set and clear
CPL	Complement bit
INC,DEC	Increment, decrement byte
DJNZ	Decrement and jump if not zero
MOV Px,y, C	Move carry bit to bit y of port x
CLR Px,y	Clear bit y of port x
SETB Px,y	Set bit y of port x

23 ADC

23.1 ADC 简介

FU6332 系列的 ADC 是一个 12 位逐次逼近寄存器 (SAR) ADC，内部支持 15 个通道，采样方式为顺序采样 (即从 AD0 依次到 AD14)，采样结果支持右对齐和左次高位对齐。其中 AD0~AD13 为外部引脚 ADC 通道, AD14 为 VCC 引脚经过 ADC_CR[URATIO]配置电阻分压比后直接送入 ADC 进行采样。当 DRV_CR[FOCEN]使能后，通道 AD0/AD1/AD2/AD4/AD14 可以支持触发模式采样，AD2 和 AD14 通过 FOC_CR0[UCSEL]位选择其中一个用于母线电压触发采样，所有通道触发采样结果固定为左次高位对齐。

23.2 ADC 框图

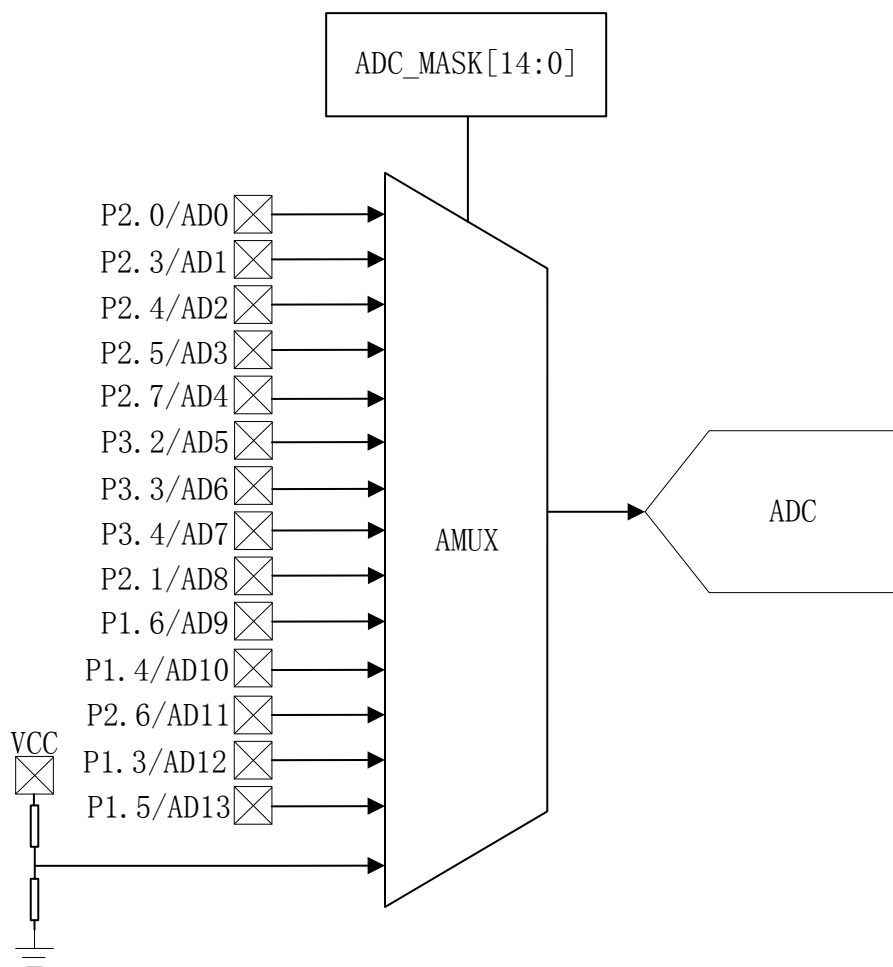


图 23-1 ADC 多路复用器框图

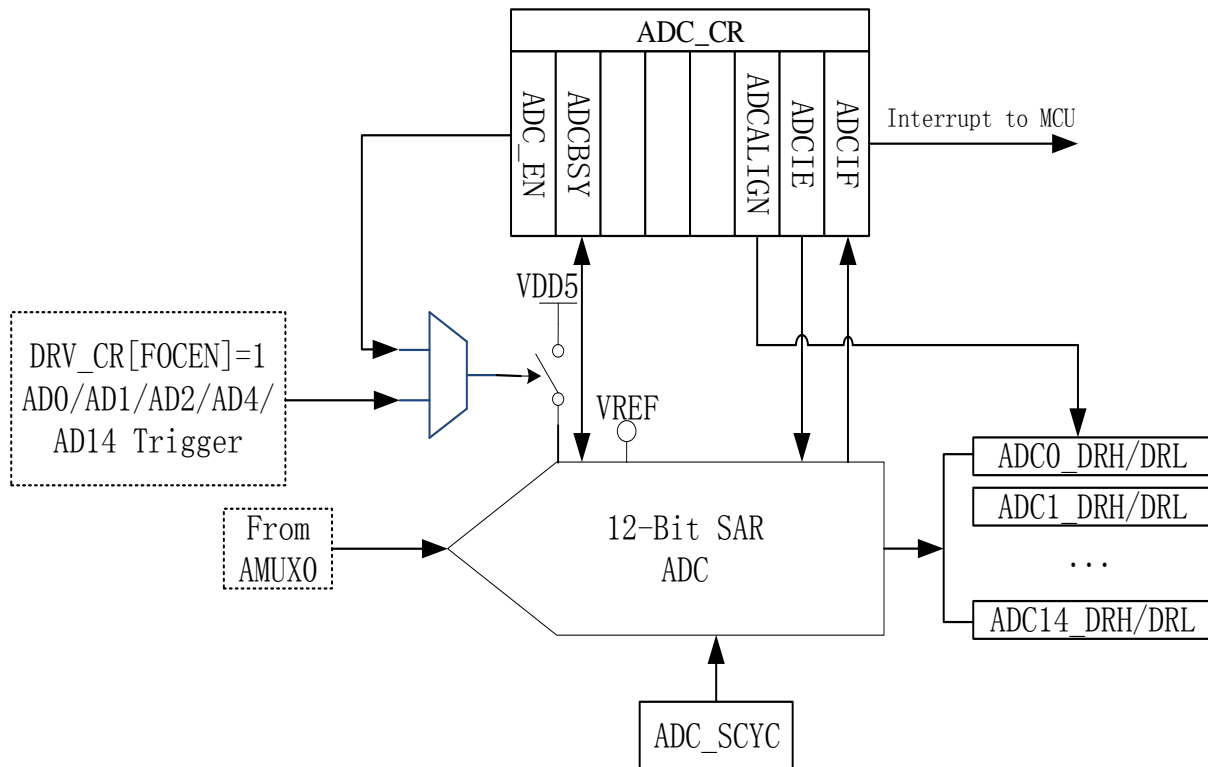


图 23-2 ADC 功能框图

23.3 ADC 操作说明

软件写寄存器 ADC_CR[ADCBSY]置 1 时将进行顺序扫描采样模式，当 FOC 功能启动后，芯片内部电路自动切入触发模式采样以支持电机驱动时序，触发结束后自动恢复为顺序扫描采样模式。触发采样优先级比顺序扫描采样优先级高，触发源来自于 FOC 模块。

注：ADC 转换时间参考 ADC 电气特性。

23.3.1 顺序扫描采样模式

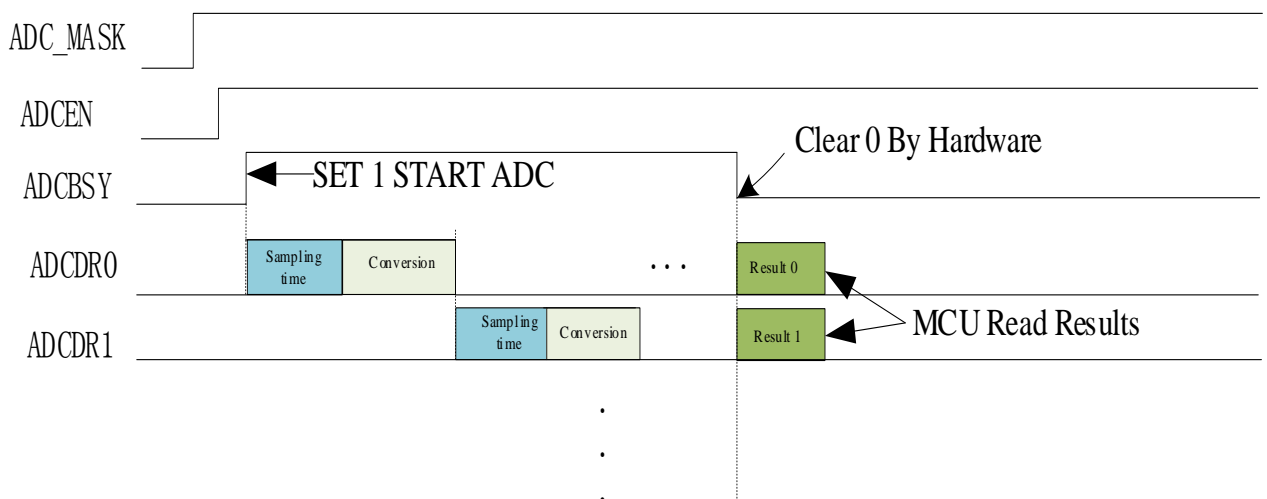


图 23-3 ADC 顺序扫描采样时序图

ADC 操作

- 设置合适的 ADC 参考电压 ADCREF

- 设置对应通道的编号即设置寄存器 ADC_MASK
- 设置合适的每个通道的采样周期 ADC_SCYC（最小值为 3）
- 设置 ADC_CR[ADCEN]位为 1，使能 ADC
- 设置 ADC_CR[ADCBSY]位为 1 后，ADC 开始工作
- 确认 ADC_CR[ADCBSY]为零后可以读取 ADC 转换结果
- ADC 转换顺序根据使能的通道号从低到高（即当使能 CH2/3/4 后，依次采样转换 CH2/3/4，然后在确认 ADCBSY 为零后读取单次转换结果）

23.3.2 触发采样模式

启动 FOC 功能后，ADC 可在电机驱动需要的时刻自动触发 ADC 采样。触发采样模式与顺序扫描采样模式可同时进行，内部电路自动匹配两种不同模式的时序，但触发模式与顺序扫描模式的 ADC 通道不宜重叠。

若启动 FOC 功能（配置 DRV_CR[FOC_EN]=1），FOC 模块将自动启动 ADC 模块并在需要的时候触发 ADC 采样，并将采样的值自动送至 FOC 模块。AD2 和 AD14 通过 FOC_CR0[UCSEL]位选择其中一个用于母线电压触发采样。

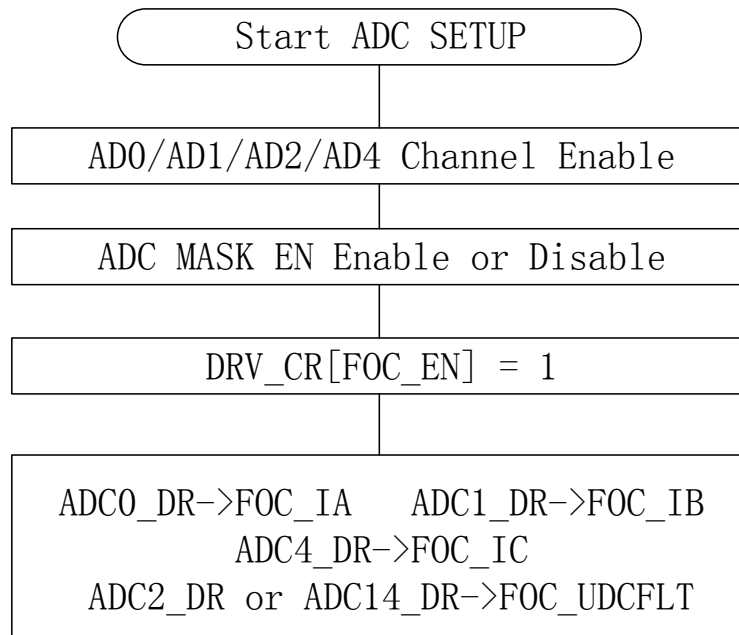


图 23-4 ADC 硬件触发采样流程

如图 23-4 所示，当 ADC 通道 0/1/2/4 使能，并且在 FOC 使能后，可由 FOC 模块硬件触发采样并直接读取结果。

23.3.3 输出数据格式

寄存器 ADC_DRH 和 ADC_DRL 包含每次转换完成时 ADC 输出转换代码的高字节和低字节。数据可以根据 ADC_CR[ADCALIGN]选择右对齐或左次高位对齐。输入从 0 到 VREF，输出数据代

码如下表所示。ADC_DRH 和 ADC_DRL 寄存器中未使用的位被置为 0。

输入电压	右对齐 ADC_CR[ADCALIGN]=0	左次高对齐 ADC_CR[ADCALIGN]=1
0	0x0000	0x0000
VREF/2	0x0800	0x4000
VREF	0x0fff	0x7ff8

23.4 ADC 寄存器

23.4.1 ADC_CR(0x4039)

表 23-1 ADC_CR (0x4039)

位	7	6	5	4	3	2	1	0
名称	ADCEN	ADCBSY	ADCRATIO	RSV		ADCALIGN	ADCIE	ADCIF
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	ADCEN	使能 ADC 0:禁止。 1:使能。						
[6]	ADCBSY	ADC 启动 & ADC 忙标志 MCU 操作 ADC 时应先写 ADCEN 位, 使电路准备好, 再写 ADCBSY 进行转换。MCU 写 1 后开始 ADC 转换, 转换完毕硬件自动清 0。MCU 也可以读取此位以判断 ADC 是否处于转换过程中。若此位已经为 1 时 MCU 再写 1 无意义。此位 MCU 只可写 1, 写 0 无意义, 读出时表示 ADC 状态。 ADC_MASK=0 时此位写 1 无意义。						
[5]	ADCRATIO	AD14 采 VCC 电压使用的分压比 0: 1/12 分压 1: 1/6.5 分压						
[4:3]	RSV	保留						
[2]	ADCALIGN	ADC 数据次高位对齐使能 0: ADC 数据右对齐 (ADC 结果在 ADCx_DR[11:0])。 1: ADC 数据左次高位对齐 (ADC 结果在 ADCx_DR[14:3])。 注: FOC 触发采样模式不受影响, 固定为左次高位对齐						
[1]	ADCIE	ADC 中断使能。用于控制 ADCIF 是否向 MCU 发起中断事件。(不包含 FOC 触发模式中断) 0:禁止。 1:使能。						
[0]	ADCIF	ADC 中断标志位 当本次 ADC 转换完毕时, 硬件置 1。若 ADCIE=1 则向 MCU 发起 ADC 中断事件。 0:本次 ADC 转换未完毕。 1:本次 ADC 转换完毕。						

23.4.2 ADC_MASK={ADC_MASKH, ADC_MASKL} (0x4036~0x4037)

表 23-2 ADC_MASK={ADC_MASKH, ADC_MASKL} (0x4036~0x4037)

ADC_MASKH(0x4036)								
位	7	6	5	4	3	2	1	0
名称	RSV	CH14EN	CH13EN	CH12EN	CH11EN	CH10EN	CH9EN	CH8EN
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
ADC_MASKL(0x4037)								
位	7	6	5	4	3	2	1	0
名称	CH7EN	CH6EN	CH5EN	CH4EN	CH3EN	CH2EN	CH1EN	CH0EN
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述
[15]	RSV	保留位
[14]	CH14EN	ADC 第 14 通道使能, 如果只使用 FOC 触发采样母线电压功能, CH14EN 无需配置为 1
[13]	CH13EN	ADC 第 13 通道使能
[12]	CH12EN	ADC 第 12 通道使能
[11]	CH11EN	ADC 第 11 通道使能
[10]	CH10EN	ADC 第 10 通道使能
[9]	CH9EN	ADC 第 9 通道使能
[8]	CH8EN	ADC 第 8 通道使能
[7]	CH7EN	ADC 第 7 通道使能
[6]	CH6EN	ADC 第 6 通道使能
[5]	CH5EN	ADC 第 5 通道使能
[4]	CH4EN	ADC 第 4 通道使能
[3]	CH3EN	ADC 第 3 通道使能
[2]	CH2EN	ADC 第 2 通道使能, 如果只使用 FOC 触发采样母线电压功能, CH2EN 无需配置为 1
[1]	CH1EN	ADC 第 1 通道使能
[0]	CH0EN	ADC 第 0 通道使能

23.4.3 ADC_SCYC={ADC_SCYCH[3:0],ADC_SCYCL}(0x4035[5:2],0x4038)

表 23-3 ADC_SCYC={ADC_SCYC[11:8],ADC_SCYCL}(0x4035[5:2],0x4038)

ADC_SCYC={ADC_SCYC[11:8],ADC_SCYCL}(0x4035[5:2],0x4038)								
ADC_SCYCH (0x4035)								
位	7	6	5	4	3	2	1	0
名称	DACEN	DACMOD	ADC_SCYC[11:8]				RSV	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R	R
复位值	0	0	0	0	1	1	0	0
ADC_SCYCL (0x4038)								
位	7	6	5	4	3	2	1	0
名称	ADC_SCYCL [7:4]				ADC_SCYCL [3:0]			
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	1	1	0	0	1	1
字段	名称	描述						
[11:8]	ADC_SCYC[11:8]	ADC 采样周期设置。通道 AD8、AD9、AD10、AD11、AD12、AD13 共用设置。 ADC_SCYC [11] = 0 时, 通道 AD8、AD9、AD10、AD11、AD12、AD13 采样周期为 ADC_SCYC [10:8]个 ADC 时钟周期 ADC_SCYC [11] = 1 时, 通道 AD8、AD9、AD10、AD11、AD12、AD13 采样周期为(ADC_SCYC [10:8]*8 + 7) 个 ADC 时钟周期 寄存器位在 0x4035[5:2]						
[7:4]	ADC_SCYCL [7:4]	ADC 采样周期设置, 通道 AD5、AD6、AD7、AD14 共用设置。 ADC_SCYC [7] = 0 时, 通道 AD5、AD6、AD7、AD14 采样周期为 ADC_SCYC [6:4]个 ADC 时钟周期。						

		<p>ADC_SCYC [7] = 1 时， 通道 AD5、AD6、AD7、AD14 采样周期为(ADC_SCYC [6:4]*8 + 7)个 ADC 时钟周期</p>
[3:0]	<p>ADC_SC YCL [3:0]</p>	<p>ADC 采样周期设置，通道 AD0、AD1、AD2、AD3、AD4 共用设置。 ADC_SCYC [3] = 0 时， 通道 AD0、AD1、AD2、AD3、AD4 采样周期为 ADC_SCYC [2:0]个 ADC 时钟周期。 ADC_SCYC [3] = 1 时， 通道 AD0、AD1、AD2、AD3、AD4 采样周期为(ADC_SCYC [2:0]*8 + 7)个 ADC 时钟周期</p>

23.4.4 ADC0_DR={ADC0_DRH,ADC0_DRL} (0x0300~0x0301)

表 23-4 ADC0_DR={ADC0_DRH,ADC0_DRL} (0x0300~0x0301)

ADC0_DR={ADC0_DRH,ADC0_DRL} (0x0300~0x0301)								
ADC0_DRH (0x0300)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC0_DRL (0x0301)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC0_DR	顺序扫描模式 ADC 转换完成后，ADC 通道 0 转换结果数据根据 ADCALIGN 选择对齐方式 注：FOC 触发采样模式 ADC 结果不会更新至此寄存器						

23.4.5 ADC1_DR={ADC1_DRH, ADC1_DRL} (0x0302~0x0303)

表 23-5 ADC1_DR={ADC1_DRH, ADC1_DRL} (0x0302~0x0303)

ADC1_DR={ADC1_DRH,ADC1_DRL} (0x0302~0x0303)								
ADC1_DRH (0x0302)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC1_DRL (0x0303)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC1_DR	顺序扫描模式 ADC 转换完成后，ADC 通道 1 转换结果数据根据 ADCALIGN 选择对齐方式 注：FOC 触发采样模式 ADC 结果不会更新至此寄存器						

23.4.6 ADC2_DR={ADC2_DRH,ADC2_DRL} (0x0304~0x0305)

表 23-6 ADC2_DR={ADC2_DRH,ADC2_DRL} (0x0304~0x0305)

ADC2_DR={ADC2_DRH,ADC2_DRL} (0x0304~0x0305)								
ADC2_DRH (0x0304)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC2_DRL (0x0305)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC2_DR	顺序扫描模式 ADC 转换完成后，ADC 通道 2 转换结果数据根据 ADCALIGN 选择对齐方式 注：FOC 触发采样模式 ADC 结果不会更新至此寄存器						

23.4.7 ADC3_DR={ADC3_DRH,ADC3_DRL}(0x0306~0x0307)

表 23-7 ADC3_DR={ADC3_DRH,ADC3_DRL}(0x0306~0x0307)

ADC3_DR={ADC3_DRH,ADC3_DRL} (0x0306~0x0307)								
ADC3_DRH (0x0306)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC3_DRL (0x0307)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC3_DR	顺序扫描采样 ADC 转换完成后，ADC 通道 3 转换结果数据根据 ADCALIGN 选择对齐方式						

23.4.8 ADC4_DR={ADC4_DRH, ADC4_DRL} (0x0308~0x0309)

表 23-8 ADC4_DR={ADC4_DRH, ADC4_DRL} (0x0308~0x0309)

ADC4_DR={ADC4_DRH,ADC4_DRL} (0x0308~0x0309)								
ADC4_DRH (0x0308)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC4_DRL (0x0308)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC4_DR	顺序扫描模式 ADC 转换完成后, ADC 通道 4 转换结果数据根据 ADCALIGN 选择对齐方式 注: FOC 触发采样模式 ADC 结果不会更新至此寄存器						

23.4.9 ADC5_DR={ADC5_DRH, ADC5_DRL} (0x030A~0x030B)

表 23-9 ADC5_DR={ADC5_DRH, ADC5_DRL} (0x030A~0x030B)

ADC5_DR={ADC5_DRH,ADC5_DRL} (0x030A~0x030B)								
ADC5_DRH (0x030A)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC5_DRL (0x030B)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC5_DR	顺序扫描采样 ADC 转换完成后, ADC 通道 5 转换结果数据根据 ADCALIGN 选择对齐方式						

23.4.10 ADC6_DR={ADC6_DRH,ADC6_DRL} (0x030C~0x030D)

表 23-10 ADC6_DR={ADC6_DRH,ADC6_DRL} (0x030C~0x030D)

ADC6_DR={ADC6_DRH,ADC6_DRL} (0x030C~0x030D)								
ADC6_DRH (0x030C)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC6_DRL (0x030D)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC6_DR	顺序扫描采样 ADC 转换完成后, ADC 通道 6 转换结果数据根据 ADCALIGN 选择对齐方式						

23.4.11 ADC7_DR={ADC7_DRH, ADC7_DRL} (0x030E~0x030F)

表 23-11 ADC7_DR={ADC7_DRH, ADC7_DRL} (0x030E~0x030F)

ADC7_DR={ADC7_DRH,ADC7_DRL} (0x030E~0x030F)								
ADC7_DRH (0x030E)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC7_DRL (0x030F)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC7_DR	顺序扫描采样 ADC 转换完成后, ADC 通道 7 转换结果数据根据 ADCALIGN 选择对齐方式						

23.4.12 ADC8_DR={ADC8_DRH, ADC8_DRL} (0x0310~0x0311)

表 23-12 ADC8_DR={ADC8_DRH, ADC8_DRL} (0x0310~0x0311)

ADC8_DR={ADC8_DRH,ADC8_DRL} (0x0310~0x0311)								
ADC8_DRH (0x0310)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC8_DRL (0x0311)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC8_DR	顺序扫描采样 ADC 转换完成后, ADC 通道 8 转换结果数据根据 ADCALIGN 选择对齐方式						

23.4.13 ADC9_DR={ADC9_DRH, ADC9_DRL} (0x0312~0x0313)

表 23-13 ADC9_DR={ADC9_DRH, ADC9_DRL} (0x0312~0x0313)

ADC9_DR={ADC9_DRH,ADC9_DRL} (0x0312~0x0313)								
ADC9_DRH (0x0312)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC9_DRL (0x0313)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC9_DR	顺序扫描采样 ADC 转换完成后, ADC 通道 9 转换结果数据根据 ADCALIGN 选择对齐方式						

23.4.14 ADC10_DR={ADC10_DRH, ADC10_DRL} (0x0314~0x0315)

表 23-14 ADC10_DR={ADC10_DRH, ADC10_DRL} (0x0314~0x0315)

ADC10_DR={ADC10_DRH,ADC10_DRL} (0x0314~0x0315)								
ADC10_DRH (0x0314)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC10_DRL (0x0315)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC10_D R	顺序扫描采样 ADC 转换完成后, ADC 通道 10 转换结果数据根据 ADCALIGN 选择对齐方式						

23.4.15 ADC11_DR={ADC11_DRH, ADC11_DRL} (0x0316~0x0317)

表 23-15 ADC11_DR={ADC11_DRH, ADC11_DRL} (0x0316~0x0317)

ADC11_DR={ADC11_DRH,ADC11_DRL} (0x0316~0x0317)								
ADC11_DRH (0x0316)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC11_DRL (0x0317)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC11_D R	顺序扫描采样 ADC 转换完成后, ADC 通道 11 转换结果数据根据 ADCALIGN 选择对齐方式						

23.4.16 ADC12_DR={ADC12_DRH, ADC12_DRL} (0x0318~0x0319)

表 23-16 ADC12_DR={ADC12_DRH, ADC12_DRL} (0x0318~0x0319)

ADC12_DR={ADC12_DRH,ADC12_DRL} (0x0318~0x0319)								
ADC12_DRH (0x0318)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC12_DRL (0x0319)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC12_D R	顺序扫描采样 ADC 转换完成后, ADC 通道 12 转换结果数据根据 ADCALIGN 选择对齐方式						

23.4.17 ADC13_DR={ADC13_DRH, ADC13_DRL} (0x031A~0x031B)

表 23-17 ADC13_DR={ADC13_DRH, ADC13_DRL} (0x031A~0x031B)

ADC13_DR={ADC13_DRH,ADC13_DRL} (0x031A~0x031B)								
ADC13_DRH (0x031A)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC13_DRL (0x031B)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC13_D R	顺序扫描采样 ADC 转换完成后, ADC 通道 13 转换结果数据根据 ADCALIGN 选择对齐方式						

23.4.18 ADC14_DR={ADC14_DRH, ADC14_DRL} (0x031C~0x031D)

表 23-18 ADC14_DR={ADC14_DRH, ADC14_DRL} (0x031C~0x031D)

ADC14_DR={ADC14_DRH,ADC14_DRL} (0x031C~0x031D)								
ADC14_DRH (0x031C)								
位	7	6	5	4	3	2	1	0
名称	DH[7]	DH[6]	DH[5]	DH[4]	DH[3]	DH[2]	DH[1]	DH[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
ADC14_DRL (0x031D)								
位	7	6	5	4	3	2	1	0
名称	DL[7]	DL[6]	DL[5]	DL[4]	DL[3]	DL[2]	DL[1]	DL[0]
类型	R	R	R	R	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:0]	ADC14_DR	顺序扫描模式 ADC 转换完成后，ADC 通道 4 转换结果数据根据 ADCALIGN 选择对齐方式 注：FOC 触发采样模式 ADC 结果不会更新至此寄存器						

24 DAC

24.1 DAC 简介

FU6332 系列内部集成两个 DAC 模块，其中 DAC0 为 9 位数模转换器，DAC1 为 6 位数模转换器。

24.2 DAC0 功能框图

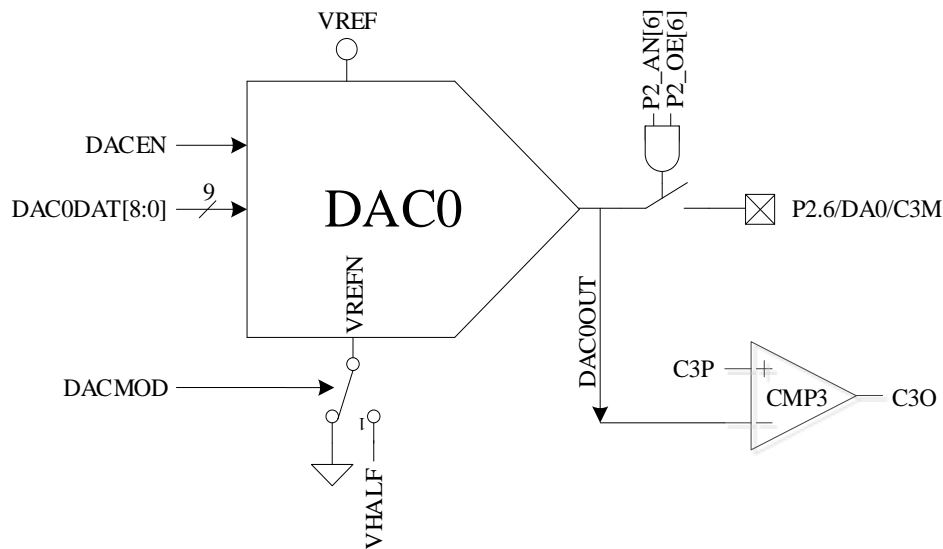


图 24-1 DAC0 功能框图

如图 24-1 所示，DAC0 将 9 位的数字数据转换为模拟电压送至比较器 3 的负输入端可以用于母线过流保护，同时可以配置输出至 P2.6 引脚。

注意：

1. DAC0 输出无电流驱动能力，只能带容性负载，片外如需用作阻性负载，需用运放电压跟随后输出
2. 如需 DAC0 输出至 P2.6/DA0 引脚，配置：P2_AN[6]=1, P2_OE[6]=1
3. DAC0 使用 VREF 作参考电压，使能 DAC0 需要配置：VREF_CR [VREFEN]=1, DAC_CR [DACEN]=1
4. 输出电压范围由 DAC_CR[DACMOD]设定。DAC_CR[DACMOD]=0 时，输出电压范围为 0~VREF，DAC_CR[DACMOD]=1 时为半电压输出模式，输出电压范围 VHALF~VREF。

DAC0DAT[8:0]	DAC 输出电压 DAC_CR[DACMOD]=0	DAC 输出电压 DAC_CR[DACMOD]=1
0x000	0	VHALF
0x100	VREF/2	(VREF-VHALF)/2+VHALF
0x1FF	VREF*511/512	(VREF-VHALF)*511/512+VHALF

24.3 DAC1 功能框图

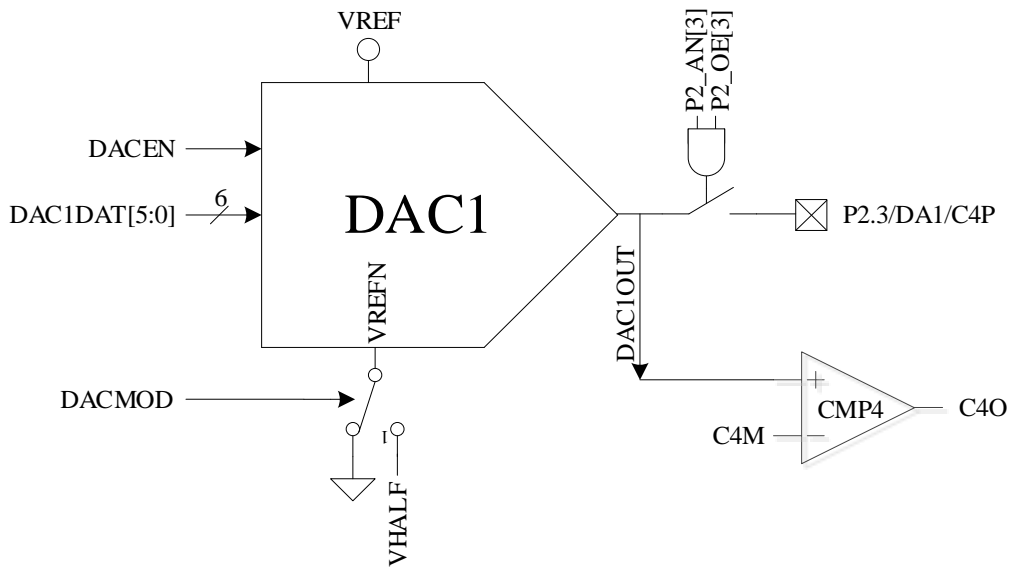


图 24-2 DAC1 功能框图

如图 24-2 所示，DAC1 将 6 位的数字信号转换为模拟电压送至比较器 4 的正输入端可以用于逐波限流使用，同时可以配置输出至 P2.3 引脚。

注意：

1. DAC1 输出无电流驱动能力，只能带容性负载，片外如需用作阻性负载，需用运放电压跟随后输出
2. 如需 DAC1 输出至 P2.3/DA1 引脚，配置：P2_AN[3]=1, P2_OE[3]=1
3. DAC1 使用 VREF 作参考电压，使能 DAC1 需要配置：VREF_CR [VREFEN]=1, DAC_CR [DACEN]=1
4. 输出电压范围由 DAC_CR[DACMOD]设定。DAC_CR[DACMOD]=0 时，输出电压范围为 0~VREF，DAC_CR[DACMOD]=1 时为半电压输出模式，输出电压范围 VHALF~VREF。

DAC1DAT[5:0]	DAC 输出电压 DAC_CR[DACMOD]=0	DAC 输出电压 DAC_CR[DACMOD]=1
0x00	0	VHALF
0x20	VREF/2	(VREF-VHALF)/2+VHALF
0x3F	VREF*63/64	(VREF-VHALF)*63/64+VHALF

24.4 DAC 寄存器

24.4.1 DAC_CR (0x4035)

表 24-1 DAC_CR (0x4035)

位	7	6	5	4	3	2	1	0
名称	DACEN	DACMOD	ADC_SCYC[11:8]				RSV	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R	R
复位值	0	0	0	0	1	1	0	0
字段	名称	描述						
[7]	DACEN	DAC0&1 使能 0: DAC0&1 禁止。 1: DAC0&1 使能。						
[6]	DACMOD	DAC 模式设置 0: 正常模式, DAC 输出电压范围为 0 到 VREF。 1: 半电压转换模式, DAC 输出电压范围为 VHALF 到 VREF。						
[5: 2]	ADC_SCYC[11:8]	见 ADC_SCYC 说明						
[1: 0]	RSV	保留						

24.4.2 DAC0_DR (0x404B)

表 24-2 DAC0_DR (0x404B)

位	7	6	5	4	3	2	1	0
名称	DAC0DAT[8:1]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	DAC0DAT[8:1]	DAC0 控制器高 8Bit 数据输入						

24.4.3 DAC1_DR (0x404A)

表 24-3 DAC1_DR (0x404A)

位	7	6	5	4	3	2	1	0
名称	DAC0DAT[0]	RSV	DAC1DAT					
类型	R/W	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	DAC0DAT[0]	DAC0 控制器最低位数据输入						
[6]	RSV	保留						
[5:0]	DAC1DAT	DAC1 控制器 6Bit 数据输入						

25 DMA

25.1 DMA 功能与说明

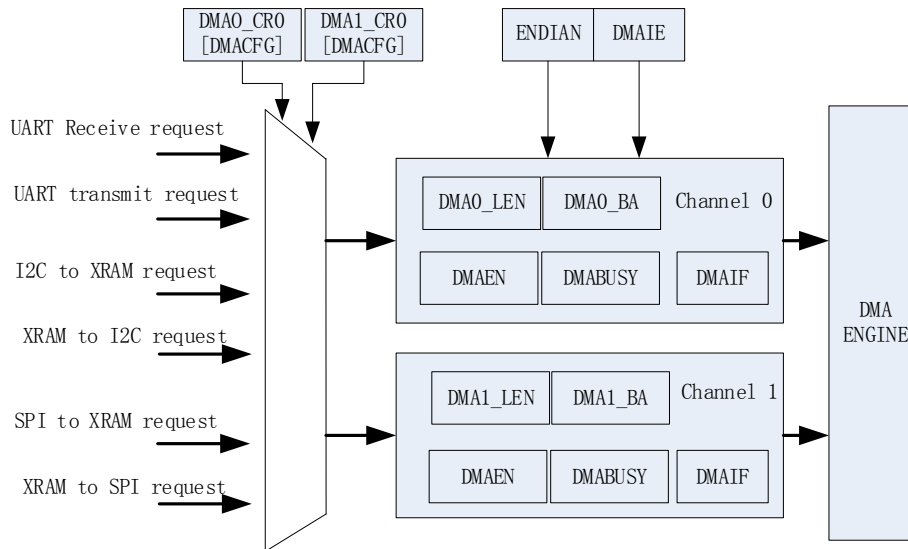


图 25-1 DMA 功能框图

DMA 模块包含一个双通道的 DMA 控制器，它实现了外设（SPI、UART、I2C）与 XRAM 之间的直接数据传输（不可以读取 IRAM 数据），传输过程中 DMA 对 XRAM 的访问动作不干扰 CPU 对 XRAM 的正常读写操作。传输的长度和 XRAM 访问的起始地址可设置，支持传输过程中的大小端模式设置，支持中断使能。

启动 DMA 的操作过程一般是：先配置好外设并使能外设，再根据需求通过 DMAx_CR0[CFG] 设置 DMA 接管外设输入输出通道。设置 DMA 中断使能、传输顺序以及传输长度和 XRAM 起始地址，然后写 DMAx_CR0[EN]和 DMAx_CR0[BSY]为 1，即可启动 DMA。数据传输完毕后，中断标志位 DMAIF 硬件置 1，可用软件将其清零。再次启动 DMA 时无须再次设置配置位，只需写 DMAx_CR0[BSY]为 1，即可再次启动 DMA。

25.2 DMA 寄存器

ADDR	XSFR	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0	
0x403A	DMA0_CR0	DAMEN	DMABSY	DMACFG[2:0]			DMA_IE	ENDIAN	DMAIF	
0x403B	DMA1_CR0	DMAEN	DMABSY	DMACFG[2:0]			DBG_SW	DBG_EN	DMAIF	
0x403C	DMA0_CR1	DMA0_LEN[5:0]								
0x403D							DMA0_BA[10:8]			
0x403E		DMA0_BA[7:0]								
0x403F	DMA1_CR1	DMA1_LEN[5:0]								
0x4040							DMA1_BA[10:8]			
0x4041		DMA1_BA[7:0]								

25.2.1 DMA0_CR0 (0x403A)

表 25-1 DMA0_CR0 (0x403A)

位	7	6	5	4	3	2	1	0
名称	DMAEN	DMABSY	DMACFG 2	DMACFG 1	DMACFG 0	DMAIE	ENDIAN	DMAIF
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	DMAEN	DMA 通道 0 使能						
[6]	DMABSY	DMA 通道 0 状态/启动 读： 0:通道 0 传输已完成，或者未进入传输状态。 1:通道 0 正在传输。 写： 0: 无意义。 1: 启动通道 0 开始传输。						
[5:3]	DMACFG [2:0]	DMA 通道 0 外设与方向选择位 000: 从 UART 到 XRAM 001: 从 XRAM 到 UART. 010: 从 I2C 到 XRAM 011: 从 XRAM 到 I2C 100: 从 SPI 到 XRAM 101: 从 XRAM 到 SPI 110: 从 UART2 到 XRAM 111: 从 XRAM 到 UART2. 当通道 0 状态忙（忙代表当前通道正在传输）时不可改变。						
[2]	DMAIE	DMA 中断使能 0: 禁止 DMA 向 CPU 发出中断请求 1: 使能 DMA 向 CPU 发出中断请求，当中断标志 DMAIF 为 1 时，即向 CPU 发出中断请求						
[1]	ENDIAN	DMA 数据传输顺序 0: 高位字节先接收或发送。 1: 低位字节先接收或发送。 此位的设置针对 16 位数据模式，8 位数据模式时应配置为 0。 当通道 0 或 1 状态忙时不可改变。						
[0]	DMAIF	DMA 通道 0 传输中断标志位。硬件置 1，软件清 0。 0: 无中断产生。 1: 通道 0 传输完成。（DMAIE =1 时，向 CPU 发出中断请求，否则仅产生标志）						

25.2.2 DMA1_CR0 (0x403B)

表 25-2 DMA1_CR0 (0x403B)

位	7	6	5	4	3	2	1	0
名称	DMAEN	DMABSY	DMACFG 2	DMACFG 1	DMACFG 0	DBGSW	DBGEN	DMAIF
类型	R/W	R/W1	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	DMAEN	DMA 通道 1 使能						
[6]	DMABSY	DMA 通道 1 状态/启动 读： 0: 通道 1 传输已完成，或者未进入传输状态。 1: 通道 1 正在传输。 写： 0: 无意义。 1: 启动通道 1 开始传输。						
[5:3]	DMACFG [2:0]	DMA 通道 1 外设与方向选择位 000: 从 UART 到 XRAM 001: 从 XRAM 到 UART. 010: 从 I2C 到 XRAM 011: 从 XRAM 到 I2C 100: 从 SPI 到 XRAM 101: 从 XRAM 到 SPI 110: 从 UART2 到 XRAM 111: 从 XRAM 到 UART2. 当通道 1 状态忙时不可改变。						
[2]	DBGSW	DBG 模式（电机调试）指向区域 0: DEBUG 区域选择 XSFR(导出地址空间: 0x4020 ~ 0x40FF) 1:DEBUG 区域选择 XRAM(导出地址空间: 0x0000 ~ 0x0317)						
[1]	DBGEN	DBG 模式（电机调试）使能 0: 正常模式 1: DEBUG 模式 当 DMA1_CR0[DMACFG]配置为 101，DBG_EN=1 时，DMA 将进入 DEBUG 模式，此时如果使能 SPI（SPI_EN=1），SPI 为 3 线主机只发模式(MISO 线无效)，DMA 自动、反复将 DMA_CR0[DBGSW]指定区域里的相关数据通过 SPI MOSI 发送出去，DMA1_BA/DMA1_LEN 用于指定区域内相关数据的起始地址和范围。发送时 NSS 自动变为低，每发送完一次循环，NSS 自动变为高电平一次，然后继续下一次循环发送。进入 DEBUG 模式后，DMA 通道 1 中断自动关闭。						
[0]	DMAIF	DMA 通道 1 中断标志位 硬件置 1，软件清 0。 0: 无中断产生。 1: 通道 1 传输完成。（DMAIE =1 时，向 CPU 发出中断请求，否则仅产生标志）						

25.2.3 DMA0_LEN (0x403C)

表 25-3 DMA0_LEN (0x403C)

位	7	6	5	4	3	2	1	0
名称	RSV		DMA0_LEN					
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段								
名称	名称	描述						
[7:6]	RSV	保留						
[5:0]	DMA0_LEN	DMA 通道 0 传输长度配置 写: DMA 通道 0 XRAM 数据传输长度。 当通道 0 状态忙时不可改变。当 DMA0_CR0[ENDIAN]=1(低字节先传送)时, 推荐 DMA0_LEN 设置为奇数。 读: DMA 通道 0 目前传输的字节是第几字节 (0 表示第 1 字节)						

25.2.4 DMA0_BA (0x403E、0x403F)

表 25-4 DMA0_BAH (0x403E) DMA0_BAL (0x403F)

DMA0_BA (0x403E、0x403F)								
DMA0_BAH (0x403E)								
位	7	6	5	4	3	2	1	0
名称	RSV					DMA0_BA[10:8]		
类型	R	R	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DMA0_BAL (0x403F)								
位	7	6	5	4	3	2	1	0
名称	DMA0_BA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段								
名称	名称	描述						
[10:0]	DMA0_BA	DMA 通道 0 传输数据起始地址设定 DMA 通道 0 XRAM 首地址 当通道 0 状态忙时不可改变 注意, 通道 0 传输的 XRAM 地址空间区域为: DMA0_BA [10:0] ~ (DMA0_BA [10:0] + DMA0_LEN[5:0])。						

25.2.5 DMA1_LEN (0x403D)

表 25-5 DMA1_LEN (0x403D)

位	7	6	5	4	3	2	1	0
名称	RSV		DMA1_LEN					
类型	R	R	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	保留						
[5:0]	DMA1_LEN	DMA 通道 1 传输数据长度配置 写: DMA 通道 1 XRAM 数据传输长度。 当通道 1 状态忙时不可改变。当 DMA0_CR0[ENDIAN]=1(低字节先传输)时, 推荐 DMA1_LEN 设置为奇数。 读: DMA 通道 1 目前传输的字节是第几字节 (0 表示第 1 字节)						

25.2.6 DMA1_BA (0x4040、0x4041)

表 25-6 DMA1_BAH (0x4040) DMA1_BAL (0x4041)

DMA1_BA (0x4040、0x4041)								
DMA1_BAH (0x4040)								
位	7	6	5	4	3	2	1	0
名称	RSV					DMA1_BA[10:8]		
类型	R	R	R	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
DMA1_BAL (0x4041)								
位	7	6	5	4	3	2	1	0
名称	DMA1_BA[7:0]							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[15:11]	RSV	保留						
[10:0]	DMA1_BA	DMA 通道 1 传输数据起始地址配置 DMA 通道 1 XRAM 起始地址 当通道 1 状态忙时不可改变 注意, 通道 1 传输数据的 XRAM 地址空间区域为: DMA1_BA[10:0] ~ (DMA1_BA [10:0] + DMA1_LEN[5:0])。						

当 DMA 通道外设选择为 I2C 时 (包括从 I2C 到 XRAM、从 XRAM 到 I2C), I2C 通讯的 START+Address 中断仍需 MCU 软件清除。I2C 为从机时, 若遇到 STOP, 需软件清 0 寄存器 I2C_SR[STOP], 以清除 I2C 中断, 并应重新启动 DMA 传输。

26 VREF

26.1 VREF 模块的操作说明

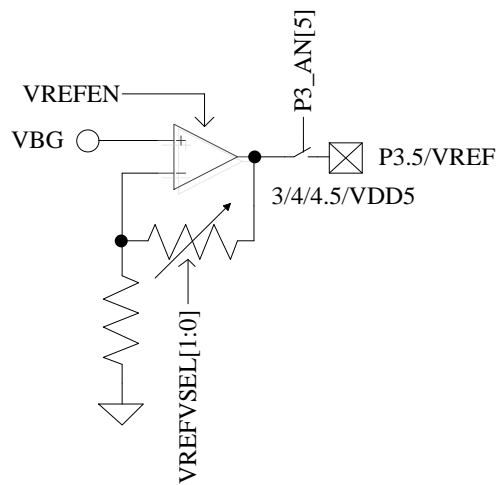


图 26-1 VREF 模块的端口输入输出情况

VREF 模块的端口情况如图 26-1 所示。VREF 是参考电压生成模块，可向 ADC 和 DAC 模块提供内部参考基准电压。VBG 是由芯片内部提供的电压。

要使 VREF 工作，需要配置寄存器如下：VREF_CR[VREFEN]=1，使能 VREF。VREF_CR[VREFVSEL]选择输出电压，具体见表 26-1。如需输出 VREF 电压至芯片引脚，配置 P3_AN[5]=1。VREF 电压在芯片内部用于 ADC 的参考电压和 DAC 的参考电压。

26.2 VREF 模块的寄存器

26.2.1 VREF_CR(XRAM: 0x404F)

表 26-1 VREF_CR (0x404F)

位	7	6	5	4	3	2	1	0
名称	VREFVSEL		RSV	VREFEN	RSV			VHALFEN
类型	R/W	R/W	R	R/W	R	R	R	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	VREFVSEL	VREF 模块输出参考电压选择 01: VDD5 00: 4.5V 11: 4V 10: 3V						
[5]	RSV	保留						
[4]	VREFEN	VREF 模块使能 0: 禁止内部 VREF。此时如果设置 P3_AN[5]=1，外部参考电压从 P3.5 输入 1: 使能内部 VREF。此时如果设置 P3_AN[5]=1，内部 VREF 参考送出至 P3.5 引脚。引脚可接 0.1~1uF 电容提高 VREF 稳定性						
[3:1]	RSV	保留						
[0]	VHALFEN	VHALF 使能 0: 禁止 1: 使能						

27 VHALF

27.1 VHALF 模块的操作说明

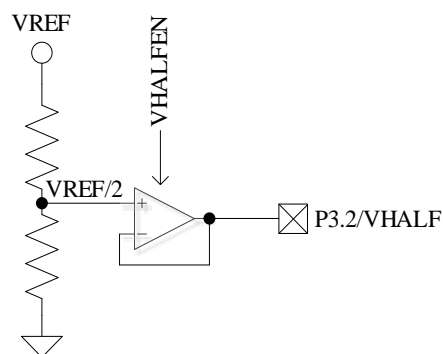


图 27-1 VHALF 模块的端口输入输出情况

VHALF 模块的构造如图 27-1 所示。VHALF 的作用是产生一个参考电压 $VREF/2$ 。

要使 VHALF 模块正常工作，需配置寄存器如下： $VREF_CR[VHALFEN]=1$ ，使能 VHALF，并将其输出至 P3.2 引脚。

27.2 VHALF 模块的寄存器

VHALF 控制寄存器参考表 26-1。

28 运放

28.1 简介

FU6332 集成最多有 3 个高速独立运算放大器（运放），分别为 AMP0、AMP1、AMP2。每个运放均有独立的使能端。其中 AMP0 还可以配置为可编程增益放大器。

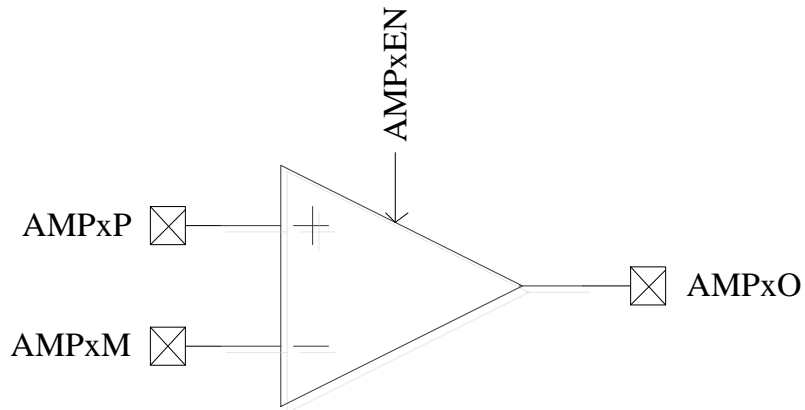


图 28-1 运算放大模块示意图

28.2 运放操作说明

28.2.1 母线电流采样运放 AMP0

此运放有 2 种工作模式：（1）普通模式，（2）PGA 差分输入模式。

运放工作在普通模式连接如图 28-2 所示。

28.2.1.1 AMP0 普通模式

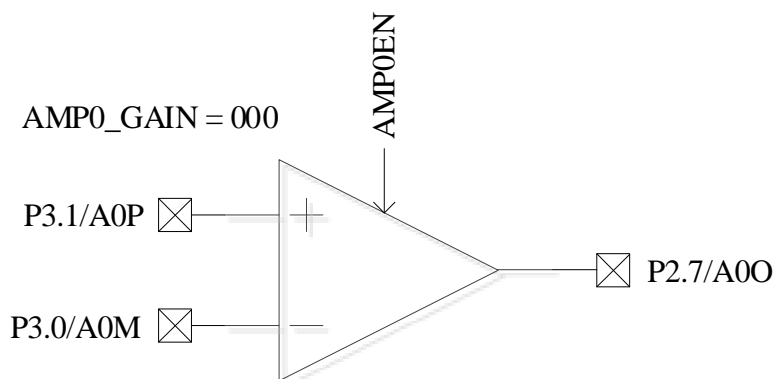


图 28-2 母线电流运放（AMP0）

如果要使能 AMP0，需配置：AMP_CR[AMP0EN]=1。

母线电流运放的输入输出端对应的端口如图 28-2 所示。使能 AMP0 运放前，应先将该运放相关联的三个端口 P2.7，P3.0，P3.1 全部配置为模拟信号模式，设置 P2_AN[7]=1, P3_AN[1:0]=11B。

28.2.1.2 AMP0 PGA 差分输入模式

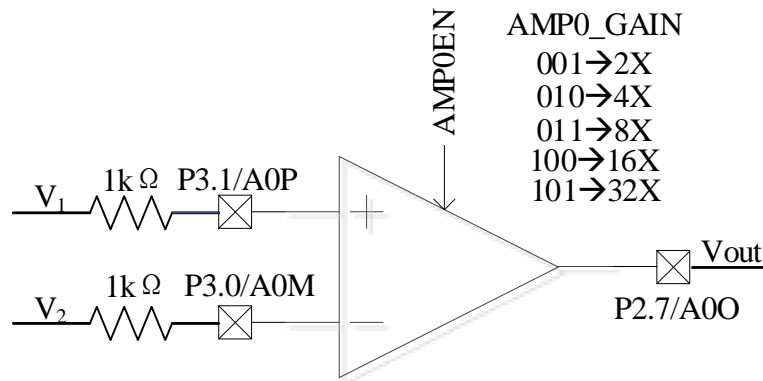


图 28-3 AMP0 工作在 PGA 差分输入模式

如图 28-3 所示，AMP0 的正输入端和负输入端分别串联一个 1kΩ 的电阻。

使用 AMP0 差分输入模式时的设定如下：

- 将运放相关联的三个 GPIO 口全部变成模拟模式
- 通过 AMP0_GAIN 设定放大倍数
- AMP_CR[AMP0EN]置 1，使能 AMP0

运放的输出与输入之间的关系如下所示：

$$V_{out} = V_{HALF+} (V_1 - V_2) * AMP0_GAIN$$

28.2.2 相电流运放 (AMP1/AMP2)

28.2.2.1 AMP1

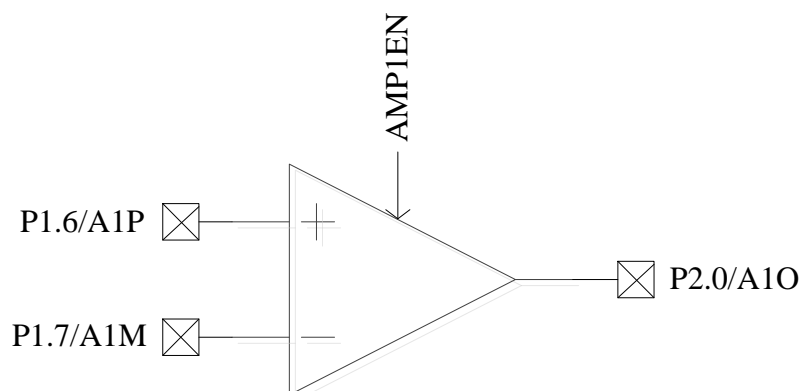


图 28-4 AMP1 输入输出相关端口

如果要使能相电流运放 AMP1，需配置：AMP_CR[AMP1EN]=1。

相电流运放的输入输出端对应的端口如图 28-4 所示。使能 AMP1 运放前，应先将该运放相关联的三个端口 P1.6，P1.7，P2.0 全部设置成模拟信号模式，设置 P1_AN[7:6]=11B, P2_AN[0]=1B。

28.2.2.2 AMP2

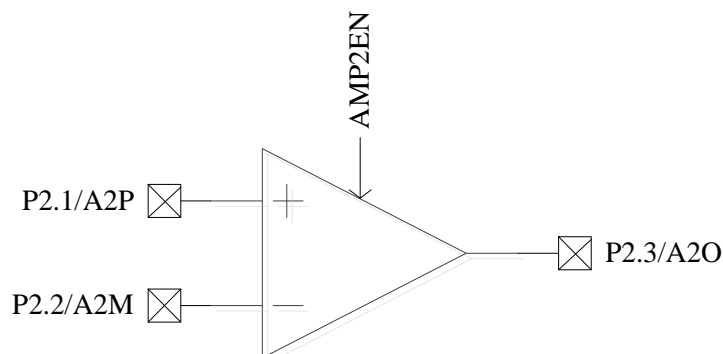


图 28-5 AMP2 输入输出相关端口

如果要使能相电流运放 AMP2，需配置：CMP_CR[AMP2EN]=1。

相电流运放的输入输出端对应的端口如图 28-5 所示。使能 AMP2 运放前，应先将该运放相关联的三个端口 P2.1，P2.2，P2.3 全部设置成模拟信号模式，设置 P2_AN[3:1]=111B。

28.3 运放寄存器

28.3.1 AMP_CR (0x404E)

表 28-1 AMP_CR (0x404E)

位	7	6	5	4	3	2	1	0
名称	RSV					AMP2EN	AMP1EN	AMP0EN
类型	R/W	R/W	R/W	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:3]	RSV	保留						
[2]	AMP2EN	0: 禁止 AMP2 1: 使能 AMP2						
[1]	AMP1EN	0: 禁止 AMP1 1: 使能 AMP1						
[0]	AMP0EN	0: 禁止 AMP0 1: 使能 AMP0						

28.3.2 AMP0_GAIN (0x4034)

表 28-2 AMP0_GAIN (0x4034)

位	7	6	5	4	3	2	1	0
名称	RSV					AMP0_GAIN		
类型	R/W	R/W	R/W	R	R	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[2:0]	AMP0_G AIN	运放放大倍数设置						
		AMP0_G	放大倍数					

AIN	
000	放大倍数由外部电路配置
001	2X
010	4X
011	8X
100	16X
101	32X
其他	保留

注意，内置放大倍数仅针对同向放大，输入电压差为 0 时，输出电压为 V_{HALF} ，即 $V_{REF}/2$ ；如需其他用途，请设置 `AMP0_GAIN=000`，使用外部配置放大倍数

29 比较器

29.1 比较器操作说明

29.1.1 比较器 CMP3

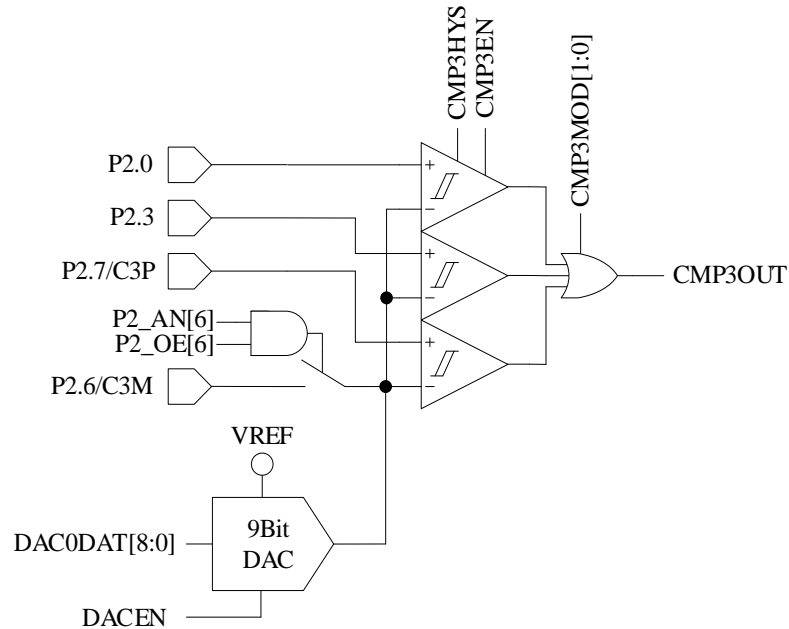


图 29-1 比较器 CMP3 的输入输出相关信号

如果要使能比较器 CMP3，需配置：

1. 配置负输入端参考电压，可使用来自片内 DAC0 输出或使用外部电路输入。使用外部电路设定参考电压时，需要 P2_AN[6]和 P2_OE[6]同时置 1。使用 DAC0 输出作为参考电压时，如果 P2_AN[6]和 P2_OE[6]同时置 1，需要在 P2.6 端子和 GND 之间加稳定电容（推荐 100pF，输出后需等待 DAC0 输出稳定）
2. 配置 CMP_CR1[CMP3MOD]，选择单输入、双输入、三输入模式
3. 配置 CMP_CR1[CMP3HYS]，选择是否使用迟滞
4. 设置 CMP_CR1[CMP3EN]=1，使能 CMP3

比较器的输入输出端对应的端口如图 29-1 所示。

CMP3 有三种输入模式选择，由 CMP_CR1[CMP3MOD]决定。

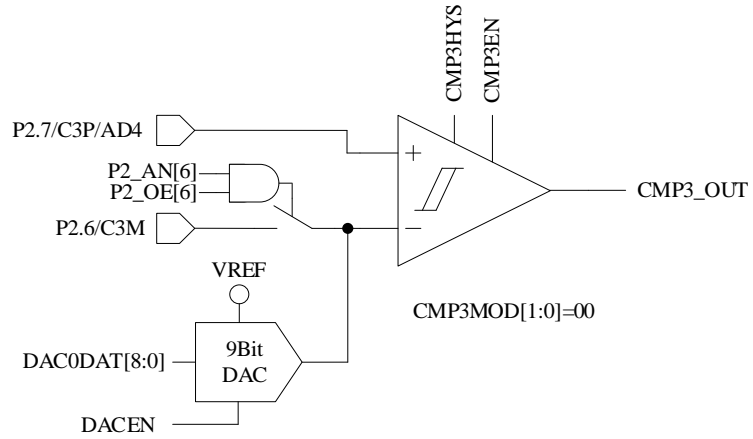


图 29-2 CMP3MOD[1:0]=00B, 选择单比较器输入模式

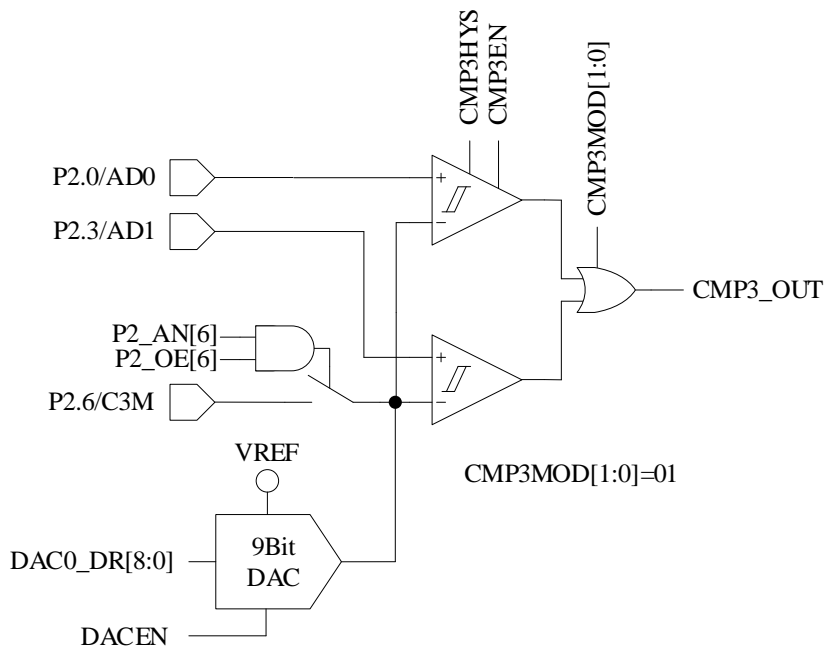


图 29-3 CMP3MOD[1:0]=01B, 选择双比较器输入模式

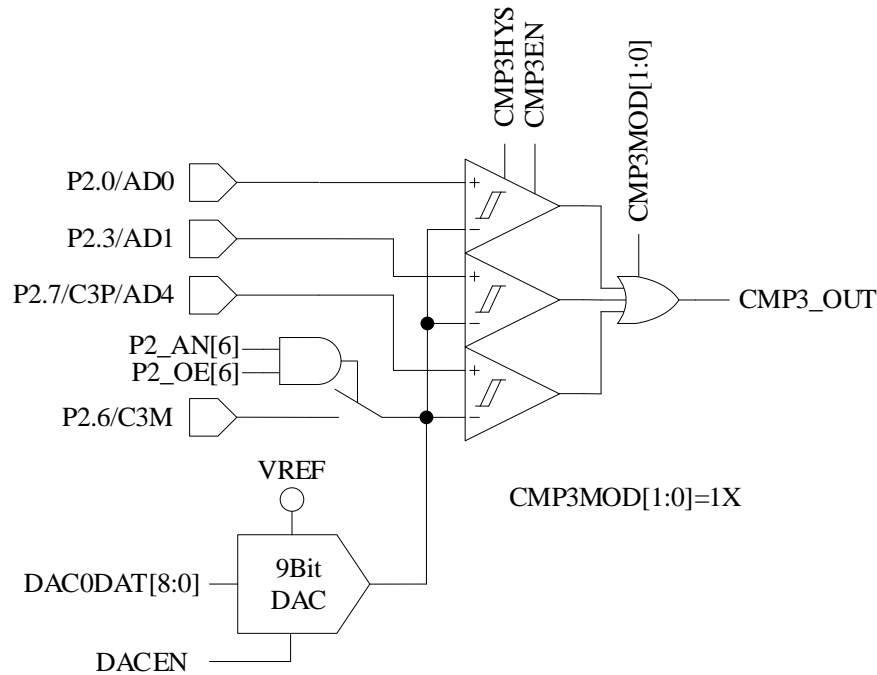


图 29-4 CMP3MOD[1:0]=1XB，选择三比较器输入模式

29.1.1.1 母线电流保护

母线电流保护是当母线电流保护信号发生时，自动将 DRV_OUT[MOE]清零，输出空闲电压，停止电机的驱动，以达到保护芯片和电机的目的。如果配置 EVT_FILT[MOEMD]=01B，母线电流保护功能有效，电流超过时自动关闭输出，同时发生保护中断要求。如果配置 EVT_FILT[MOEMD]=00B，电流超过时不会自动关闭输出，但是会发生保护中断要求。

母线电流保护事件可以配置 EVT_FILT[EFSRC]选择由比较器 CMP3 产生，或者通过外部中断 INT0 产生。配置 EVT_FILT[EFSRC]=1 时，由外部中断 INT0 产生母线电流保护信号，此时保护中断为外部中断 INT0。配置 EVT_FILT[EFSRC]=0 时，母线电流保护信号由比较器 CMP3 产生，通过比较母线上采样电压的电压值，产生保护信号，此时保护中断为比较 CMP3 的中断。

母线电流保护事件的输入信号可以配置 EVT_FILT[EFDIV]≠ 0 使能滤波功能，通过 EVT_FILT[EFDIV]=01/10/11B 选择滤波宽度 4/8/16 个时钟周期。使能滤波功能，滤波后的信号会比滤波前的信号大概延迟 4~5/8~9/16~17 时钟周期。

29.1.1.2 逐波限流

逐波限流功能应用于 BLDC 的方波控制，当过流保护事件发生，DRV_OUT[MOE]被清零一段时间后，由硬件将其置 1，自动恢复电机驱动。设定 CMP_CR0[CMP3IM]=11B，在 CMP3OUT 的上升沿，DRV_OUT[MOE]被自动清零，产生保护动作。如果配置 EVT_FILT[MOEMD]=10B，产生保护事件后自动关闭输出，在其后的 DRV 计数器的上溢下溢事件或者 10us 之后，自动使能 MOE，恢复驱动；如果配置 EVT_FILT[MOEMD]=11B，产生保护事件后自动关闭输出，在 DRV 计数器的上溢下溢事件或者 5us 之后，自动使能 MOE，恢复驱动。

使用逐波限流功能时需注意：

- 配置 `CMP_CR0[CMP3IM]=11B`
- 配置 `EVT_FILT[MOEMD]=10B` 或 `11B`
- 仅应用于 BLDC 的方波模式

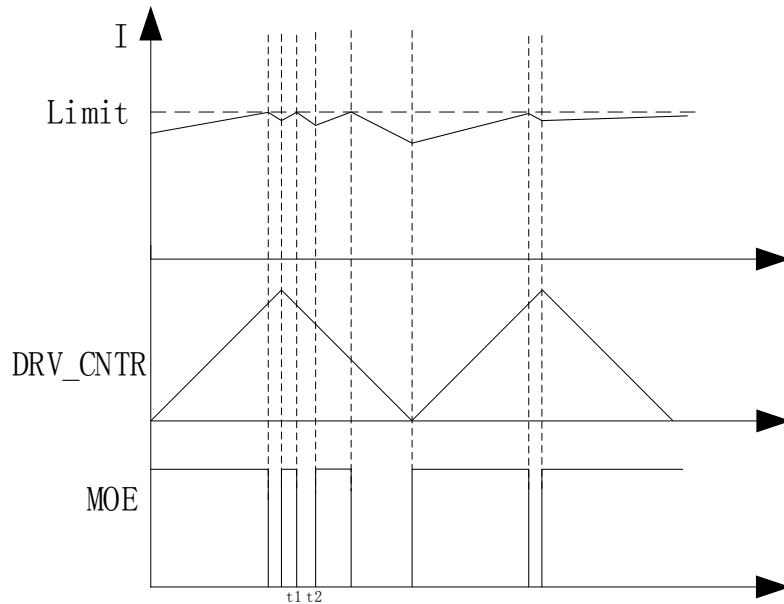


图 29-5 MOEMD=10 模式的逐波限流 ($t_2-t_1=10\mu\text{s}$)

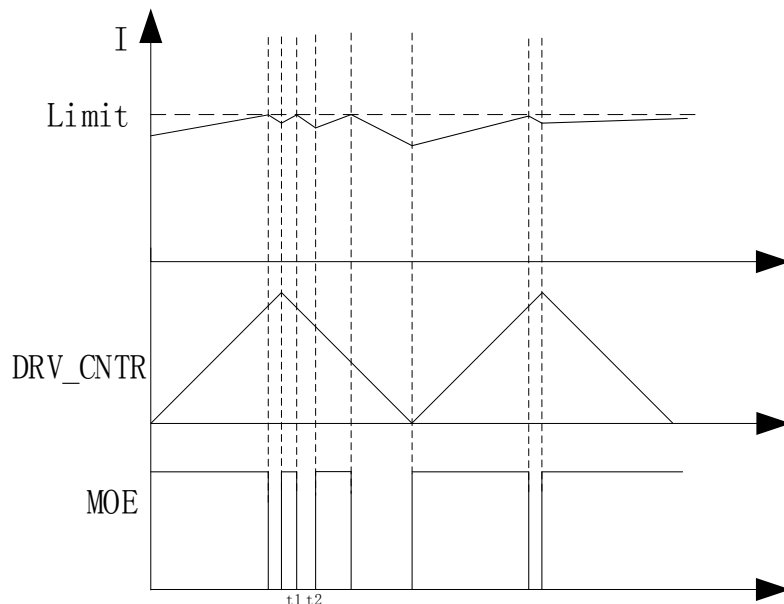


图 29-6 MOEMD=11 模式的逐波限流 ($t_2-t_1=5\mu\text{s}$)

29.1.2 比较器 CMP4

比较器 CMP4 为一迟滞比较器，参考图 29-7。CMP4OUT 可以由软件读取，还可以通过外部中断 INT0 来判断 CMP4 的输出是否翻转。CMP4 一般不单独使用，当 CMP3 做 BLDC 方波控制时逐波限流保护时，可以用 CMP4 做母线电流保护。

如需使能 CMP4，配置 CMP4 的用法如下：

1. 配置正输入端参考电压，可使用片内 DAC1 输出或使用外部电路输入。使用外部电路设定参考电压时，需要 P2_AN[3]和 P2_OE[3]同时置 1。使用 DAC1 输出作为参考电压时，如果 P2_AN[3]和 P2_OE[3]同时置 1，需要在 P2.3 端子和 GND 之间加稳定电容（推荐 100pF，输出后需等待 DAC1 输出稳定）
2. P2_AN[7]=1，配置 P2.3/C4P 和 P2.7/C4M 引脚为模拟信号模式
3. CMP_CR2[CMP4EN]=1，使能 CMP4
4. 外部中断 INT0 标志位清零，使能外部中断 INT0
5. 设置 LVSR[EXT0CFG]=111B，当比较器输出由 1 到 0 翻转时触发外部中断 INT0

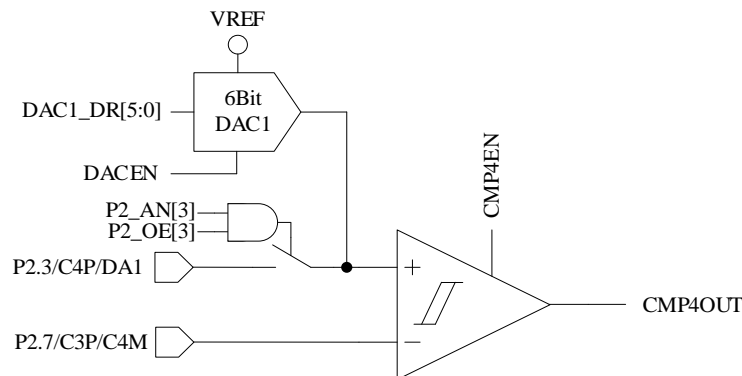


图 29-7 CMP4 模块示意图

29.1.3 比较器组 CMPG0

比较器组 CMPG0 有多种比较模式，内部由三个比较器（CMP0/CMP1/CMP2）组成，可用于方波驱动时检测电机转子的位置（BEMF 或者 HALL 传感器）。

设置 CMP_CR2[CMP0MOD]=00B 时，选择无内置电阻 3 比较器模式，参考图 29-8，可用于片外虚拟中心点电阻情况下的电机反电动势 BEMF 检测。负输入端固定接 P1.5/C0M，正输入端为 P1.4/C0P、P1.6/C1P、P2.1/C2P，与之对应的输出分别为 CMP0OUT、CMP1OUT、CMP2OUT。

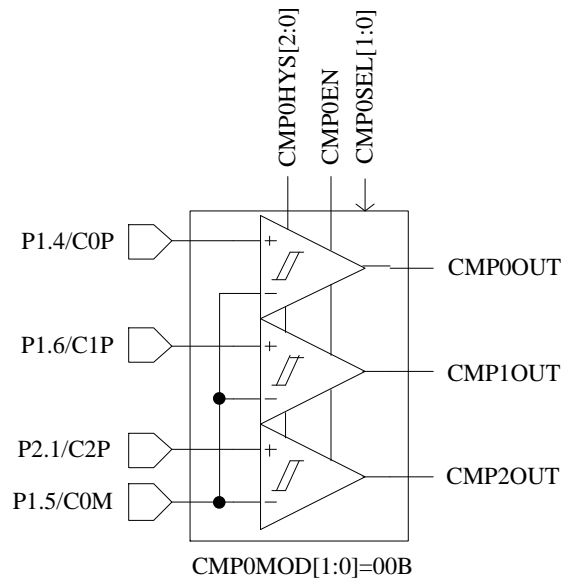


图 29-8 CMP0MOD[1:0]=00B, 选择无内置电阻 3 比较器模式

设置 $CMP_CR2[CMP0MOD]=01B$ 时, 选择有内置电阻 3 比较器模式, 可用于有内置虚拟中心点电阻的电机反电动势 BEMF 检测。此时端口功能转移设置 $CMP_CR4[CMP0FS]$ 有效。

$CMP0FS=0$, 无功能转移时, 负输入端接片内接内置电阻中心点, 正输入端为 P1.4/C0P、P1.6/C1P、P2.1/C2P, 与之对应的输出分别送至 CMP0OUT、CMP1OUT、CMP2OUT。

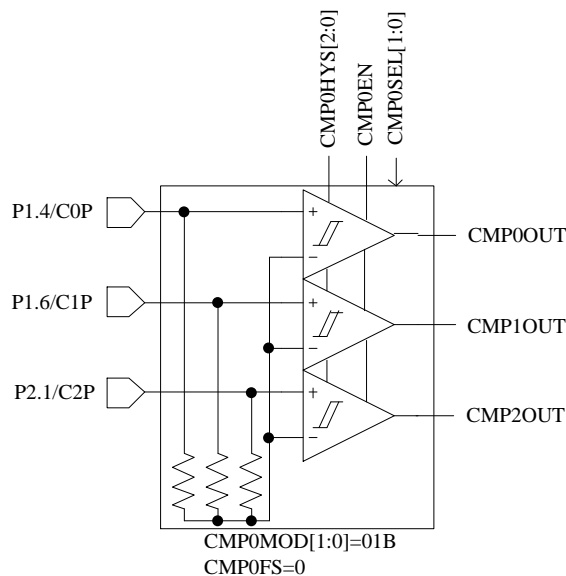


图 29-9 CMP0_MOD[1:0]=01B, $CMP0FS=0$, 选择有内置电阻 3 比较器模式, 无功能转移

$CMP0FS=1$, 功能转移有效时, 负输入端接片内接内置电阻中心点, 正输入端为 P1.4/C0P、P1.3/C1PS、P1.5/C2PS, 与之对应的输出分别送至 CMP0OUT、CMP1OUT、CMP2OUT。

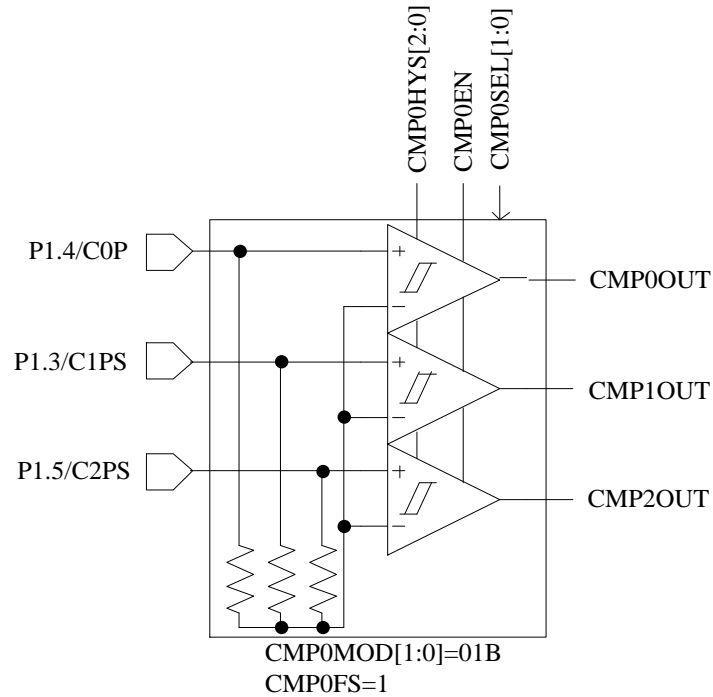


图 29-10 CMP0MOD[1:0]=01B, CMP0FS=1, 选择有内置电阻 3 比较器模式, 端口功能转移

设置 CMP_CR2[CMP0MOD]=10B 时, 选择差分 3 比较器模式, 参考图 29-11, 可用于差分 HALL 传感器的信号, 检测电机转子位置。负输入端为 P1.5/C0M、P1.7/C1M、P2.2/C2M, 与之对应的正输入端分别为 P1.4/C0P、P1.6/C1P、P2.1/C2P, 与之对应的输出分别送至 CMP0OUT、CMP1OUT、CMP2OUT。

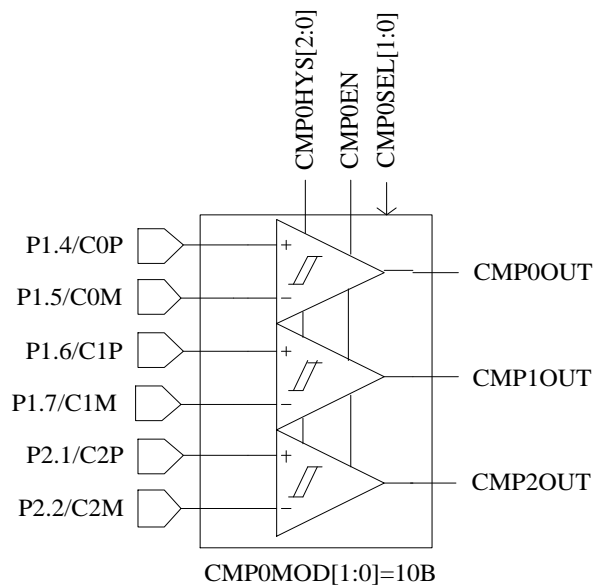


图 29-11 CMP0MOD[1:0]=10B, 选择差分三比较器模式

设置 CMP_CR2[CMP0MOD]=11B 时, 选择双比较器模式, 参考图 29-12, 负输入端接 P1.5/C0M, 正输入端为 P1.4/C0P、P1.3/C1PS, 与之对应的输出分别送至 CMP0OUT、CMP1OUT。

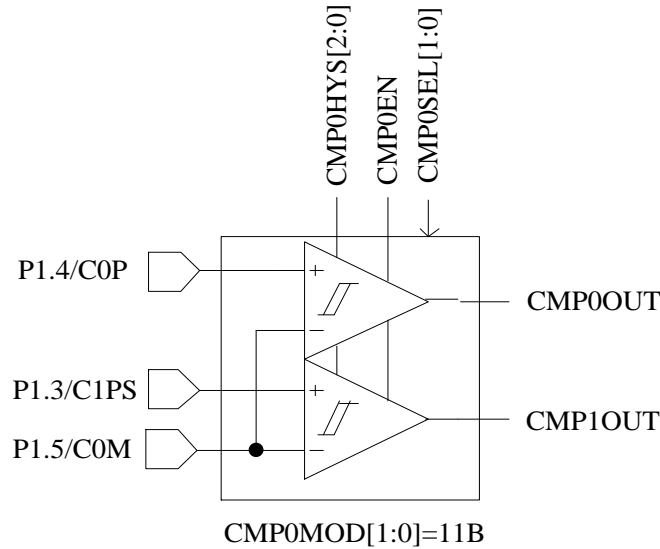


图 29-12 双比较器模式

如果使用 HALL 传感器测位，三个比较器的正负相端均由端口提供信号。

如果使用 BEMF 模式测位，配置比较器组 CMPG0 为有内置电阻模式使得电阻接入且三个比较器的负相端接到一起，UVW 相的反电动势分别接 CMP0/CMP1/CMP2 的正相端，此时负相端对应的端口可作其他用途。

比较器 CMP0/CMP1/CMP2 的输出信号送入滤波和采样 sample&filter 模块后送入 TIMER1。

CMP_CR2[CMP0EN]是比较器 CMP0/CMP1/CMP2 的使能位，CMP_CR1[CMP0HYS]是比较器 CMP0/CMP1/CMP2 迟滞电压的控制位。

29.1.4 比较器采样

比较器采样功能主要用于方波驱动和 RSD 顺逆风判断功能，作用是消除来自于驱动电路的开关干扰。应用于方波驱动请参考 15.1.2.2，应用于 RSD 请参考 16.1.7.1。

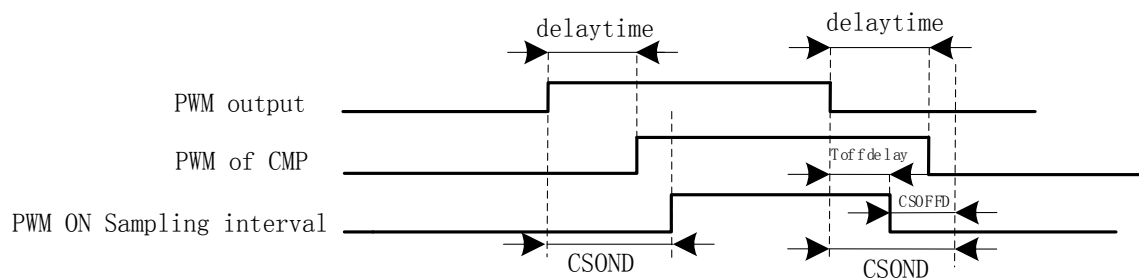


图 29-13 PWM ON 采样模式

PWM 输出反映到比较器的干扰相对于 PWM 的跳变沿存在延迟，主要受以下因素影响：驱动电阻的大小，mos 的开关速度，比较器的输入延迟和迟滞设置。图中的 delaytime 为芯片输出电平到比较器检测到电平的延迟时间。在进行高电平采样时，采样区间应被比较器上实际读到的高电平所

包络，首先设置采样开始延迟时间 CSOND 以越过延迟以及 MOS 管开关的震荡区间。同时，若不设置采样停止提前时间 CSOFFD，采样区间的结束时刻为芯片输出 PWM 下降沿后延迟 CSOND，此时实际采样窗口已经超出比较器上高电平(PWM of CMP)所对应的区间,故设置 CSOFFD 使得实际采样窗口在 PWM 输出下降沿延迟 Toffdelay($Toffdelay=CSOND- CSOFFD$)后关闭。

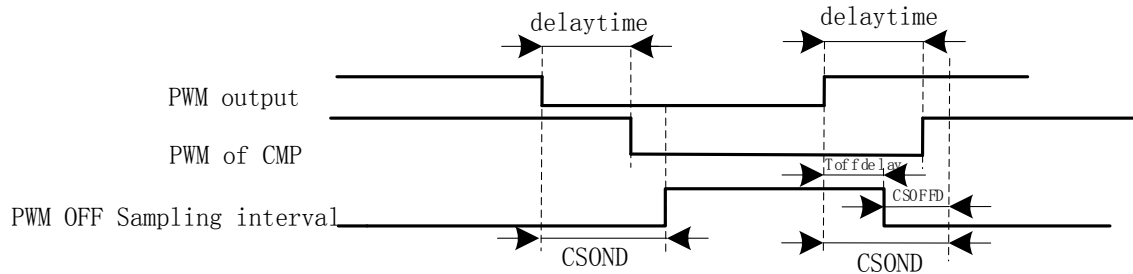


图 29-14 PWM OFF 采样模式

同理，在进行低电平采样时，也可以通过设置采样开始延迟时间 CSOND 和采样停止提前时间 CSOFFD，实现采样区间被比较器上实际读到的低电平所包络。

测量 PWM 输出到比较器的延迟方法：设置 $CMP_CR3[SAMSEL]=00B$ ，禁止比较器采样延迟功能，设置 $CMP_CR3[COMPSEL]$ ，选择相应的比较器输出到比较器输出测试引脚 P0.7。使能 PWM 输出和比较器，手动转到电机使比较器值翻转，测量 PWM 输出和比较器的输出之间延迟。

29.1.5 比较器输出

5 个比较器的输出接到多路选择器中，由 $CMP_CR3[COMPSEL]$ 选择其中一个输出比较器输出测试引脚 P0.7。

29.2 比较器寄存器

29.2.1 CMP_CR0(0xD5)

表 29-1 CMP_CR0 (0xD5)

位	7	6	5	4	3	2	1	0
名称	CMP3IM		CMP2IM		CMP1IM		CMP0IM	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	CMP3IM	比较器 CMP3 中断模式 00: 不产生中断 01: 上升沿产生中断 10: 下降沿产生中断 11: 上升沿触发 DRV_OUT[MOE]清零, 中断标志位 CMP_SR[CMP3IF]置 1, 但不使能中断。用于方波逐波限流功能, 同时需配置 EVT_FILT[MOEMD]=10/11B						
[5:4]	CMP2IM	比较器 CMP2 中断模式 参考 CMP0IM 描述						
[3:2]	CMP1IM	比较器 CMP1 中断模式 参考 CMP0IM 描述						
[1:0]	CMP0IM	比较器 CMP0 中断模式 00: 不产生中断 01: 上升沿产生中断 10: 下降沿产生中断 11: 上升/下降沿均产生中断						

29.2.2 CMP_CR1(0xD6)

表 29-2 CMP_CR1 (0xD6)

位	7	6	5	4	3	2	1	0
名称	HALLSEL	CMP3MOD		CMP3EN	CMP3HYS	CMP0HYS		
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	HALLSEL	HALL 信号输入选择 0: P0.2/P3.7/P3.6 1: P1.4/P1.6/P2.1						
[6:5]	CMP3MOD	比较器 3 的正输入端选择, 参考图 29-1, 负输入端接 P2.6 或 DAC0 输出。 00: 单比较器模式, P2.7 接正输入端, 参考图 29-2 01: 双比较器模式, P2.0 和 P2.3 接正输入端, 参考图 29-3 1X: 3 比较器模式, P2.0、P2.3 和 P2.7 接正输入端, 参考图 29-4						
[4]	CMP3EN	比较器 3 使能端 0: 不使能 1: 使能						

[3]	CMP3HYS	比较器 3 的迟滞配置 0: 无迟滞 1: 有迟滞	
[2:0]	CMP0HYS	CMP0/1/2 迟滞电压选择	
		CMP0HYS	迟滞电压
		000	无迟滞
		001	±2.5mV
		010	-5mV
		100	+5mV
		011	±5mV
		101	-10mV
		110	+10mV
		111	±10mV

29.2.3 CMP_CR2(0xDA)

表 29-3 CMP_CR2 (0xDA)

位	7	6	5	4	3	2	1	0
名称	CMP4EN	CMP0MOD		CMP0SEL		RSV		CMP0EN
类型	R/W	R/W	R/W	R/W	R/W	R/W		R/W
复位值	0	0	0	0	0	0	0	0

字段	名称	描述		
[7]	CMP4EN	使能比较器CMP4 0: 不使能 1: 使能		
[6:5]	CMP0MOD	比较器组 CMPG0 的模式设置		
		CMP0MOD	模式	
		00	无内置电阻 3 比较器模式, 参考图 29-8	
		01	有内置电阻 3 比较器模式, 分功能转移和不转移两种情况: CMP0FS=0, 功能不转移, 参考图 29-9 CMP0FS=1, 功能转移, 参考图 29-10	
		10	3 差分比较器模式, 参考图 29-11	
		11	2 比较器模式, CMP0、CMP1 工作, CMP2 不工作, 参考图 29-12	
[4:3]	CMP0SEL	CMPG0 的端口组合选择, 与 CMP0MOD 组合使用。默认设置为 00。在方波驱动应用下, 由 TIM1_DBRx[T1CPE]的设定值自动控制 CMP0SEL, 控制各个比较器的工作/空闲。		
		CMP0MOD	CMP0SEL	功能描述
		00	00	比较器 CMP0/1/2 同时工作, 3 个比较器的负输入端均接 COM, 硬件将正输入端 C0P、C1P、C2P 分别与公共负输入端 COM 比较, 其输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT
		01	比较器 CMP0 工作, CMP1/2 闲置, 正输入端接 C0P, 负输入端接 COM, 输出接	

				CMP0OUT
			10	比较器 CMP1 工作, CMP0/2 闲置, 正输入端接 C1P, 负输入端接 COM, 输出接 CMP1OUT
			11	比较器 CMP2 工作, CMP0/1 闲置, 正输入端接 C2P, 负输入端接 COM, 输出接 CMP2OUT
		01	00	比较器 CMP0/1/2 同时工作, 3 个比较器的负输入端均接内置 BEMF 电阻的中心点。当 CMP0FS=0 时, 硬件自动将正输入端 C0P、C1P、C2P 分别与公共负输入端 COM 比较; 当 CMP0FS=1 时, 硬件自动将正输入端 C0P、C1PS、C2PS 分别与公共负输入端 COM 比较, 其输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT
			01	CMPG0 选择 CMP0 对应的端口组合, 正端接 C0P, 负端接内置 BEMF 电阻的中心点, 输出接 CMP0OUT
			10	CMPG0 选择 CMP1 对应的端口组合。当 CMP0FS=0 时, 正输入端接 C1P, 当 CMP0FS=1 时, 正输入端接 C1PS 负输入端接内置 BEMF 电阻的中心点, 输出接 CMP1OUT
			11	CMPG0 选择 CMP2 对应的端口组合。当 CMP0FS=0 时, 正输入端接 C2P, 当 CMP0FS=1 时, 正输入端接 C2PS 负输入端接内置 BEMF 电阻的中心点, 输出接 CMP2OUT
		10	00	比较器 CMP0/1/2 同时工作, 3 个比较器的正输入端分别接 C0P、C1P、C2P, 与之对应的负输入端分别接 COM、C1M、C2M, 其输出结果分别送至 CMP0OUT、CMP1OUT、CMP2OUT
			01	CMPG0 选择 CMP0 对应的端口组合, 正输入端接 C0P, 负输入端接 COM, 输出接 CMP0OUT
			10	CMPG0 选择 CMP1 对应的端口组合, 正输入端接 C1P, 负输入端接 C1M, 输出接 CMP1OUT
			11	CMPG0 选择 CMP2 对应的端口组合, 正输入端接 C2P, 负输入端接 C2M, 输出接 CMP2OUT
		11	00	比较器 CMP0/1 同时工作, 2 个比较器的正输入端分别接 C0P、C1PS, 负输入端接 COM, 其输出结果分别送至 CMP0OUT、CMP1OUT

			01	CMPG0 选择 CMP0 对应的端口组合, 即正输入端接 C0P, 负输入端接 C0M, 输出接 CMP0OUT
			10	CMPG0 选择 CMP1 对应的端口组合, 即正输入端接 C1PS, 负输入端接 C0M, 输出接 CMP1OUT
			11	保留
[2:1]	RSV	保留		
[0]	CMP0EN	使能比较器组CMPG0 0: 不使能 1: 使能		

29.2.4 CMP_CR3(0xDC)

表 29-4 CMP_CR3 (0xDC)

位	7	6	5	4	3	2	1	0
名称	RSV	DBGSEL		SAMSEL		CMPSEL		
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	RSV	Reserved						
[6:5]	DBGSEL	输出 Debug (调试) 信号选择 选择一路信号输出到 P0.1 端口, 供调试时确认 00: 不使能调试信号输出 01: 方波屏蔽续流结束和检测到过零点信号 10: ADC 触发信号 11: 比较器采样区间						
[4:3]	SAMSEL	使能比较器 CMP0,CMP1,CMP2 和 ADC 在 pwm on/off 采样功能 00: 在 on 和 off 均采样, 不使能延迟采样 01: 只在 off 采样, 根据 CMP_SAMR 延迟采样 10: 只在 on 采样, 根据 CMP_SAMR 延迟采样 11: 在 on 和 off 均采样, 根据 CMP_SAMR 延迟采样						
[2:0]	CMPSEL	比较器输出选择 选择一路比较器输出信号到 P0.7, 供调试确认 000: 不输出 001: CMP0 010: CMP1 011: CMP2 100: CMP3 101: CMP4 111: omega 启动标志位 (估算器估算角度输出标志位, 参考 14.1.9.3)						

29.2.5 CMP_CR4(0xE1)

表 29-5 CMP_CR4 (0xE1)

位	7	6	5	4	3	2	1	0	
名称	CMP4O T	RSV				FAEN	CMP0FS	RSV	
类型	R	R				R/W	R/W	R	
复位值	1	0				0	0	0	
字段	名称	描述							
[7]	CMP4O T	CMP4 的比较结果 0: 当前的比较结果为 0 1: 当前的比较结果为 1							
[6:3]	RSV	保留							
[2]	FAEN	滤波采样系数扩大使能 使能后, TIM1_CR3 的 T11NM 和 CMP_SAMR 的基准时钟均提高 4 倍 0: 不使能 1: 使能							
[1]	CMP0FS	CMP1、CMP2 功能转移模式使能: 0: 不使能 1: 使能, 仅当 CMP0_MOD=01 时有效, 其余情况忽略此位							
[0]	RSV	保留							

29.2.6 CMP_SAMR(0x40AD)

表 29-6 CMP_SAMR (0x40AD)

位	7	6	5	4	3	2	1	0
名称	CSOND				CSOFFD			
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	1

字段	名称	描述
[7:4]	CSOND	比较器CMP0,CMP1,CMP2延迟开启采样时间 在pwm off->on或者pwm on->off时, MOS管的导通和关闭会干扰比较器, 设置CSOND对比较器CMP0,CMP1,CMP2延迟开启采样, 从而避开干扰。延迟时间同时根据CMP_CR4[FAEN]是否乘4倍。计算CSOND时需将驱动电路产生延迟计算在内。 假设系统时钟为24MHz(41.67ns) FAEN=0: 延迟时间= CSOND x 41.67 x 8ns FAEN=1: 延迟时间= CSOND x 41.67 x 32ns 注: CSOND 必须>= CSOFFD 应用于BLDC驱动请参考 <u>采样</u> , 应用于RSD请参考 <u>RSD的比较器采样</u> 。
[3:0]	CSOFFD	比较器CMP0,CMP1,CMP2提前关闭采样时间 设置CSOND后, 采样结束时间超出PWM波形的后沿, 设定CSOFFD

		<p>可以提前结束采样，使采样区间被PWM区间包络。关闭采样时间同时根据CMP_CR4[FAEN]是否乘4倍。计算CSOFFD时需将驱动电路产生的延迟和CSOND计算在内。</p> <p>假设系统时钟为24MHz(41.67ns)</p> <p>FAEN=0: 关闭采样时间= CSOFFD x 41.67 x 8ns</p> <p>FAEN=1: 关闭采样时间= CSOFFD x 41.67 x 32ns</p> <p>注: CSOND 必须>= CSOFFD</p> <p>应用于BLDC驱动请参考<u>采样</u>，应用于RSD请参考<u>RSD的比较器采样</u>。</p>
--	--	---

29.2.7 CMP_SR(0xD7)

表 29-7 CMP_SR(0xD7)

位	7	6	5	4	3	2	1	0
名称	CMP3IF	CMP2IF	CMP1IF	CMP0IF	CMP3OUT	CMP2OUT	CMP1OUT	CMP0OUT
类型	R/W0	R/W0	R/W0	R/W0	R	R	R	R
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	CMP3IF	比较器 CMP3 的中断标志位 CMP3 中断事件产生。硬件置 1，软件清 0。 0: 无事件产生 1: 中断事件产生						
[6]	CMP2IF	比较器 CMP2 的中断标志位 CMP2 中断事件产生。硬件置 1，软件清 0。 0: 无事件产生 1: 中断事件产生						
[5]	CMP1IF	比较器 CMP1 的中断标志位 CMP1 中断事件产生。硬件置 1，软件清 0。 0: 无事件产生 1: 中断事件产生						
[4]	CMP0IF	比较器 CMP0 的中断标志位 CMP0 中断事件产生。硬件置 1，软件清 0。 0: 无事件产生 1: 中断事件产生						
[3]	CMP3OUT	比较器 CMP3 的比较结果 0: CMP3 当前的比较结果为 0 1: CMP3 当前的比较结果为 1						
[2]	CMP2OUT	比较器 CMP2 的比较结果 0: CMP2 当前的比较结果为 0 1: CMP2 当前的比较结果为 1						
[1]	CMP1OUT	比较器 CMP1 的比较结果 0: CMP1 当前的比较结果为 0						

		1: CMP1 当前的比较结果为 1
[0]	CMP0OUT	比较器 CMP0 的比较结果 0: CMP0 当前的比较结果为 0 1: CMP0 当前的比较结果为 1

29.2.8 EVT_FILT(0xD9)

表 29-8 EVT_FILT(0xD9)

位	7	6	5	4	3	2	1	0
名称	RSV			MOEMD		EFSRC	EFDIV	
类型	R	R	R	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:5]	RSV	保留位						
[4:3]	MOEMD	MOE 信号硬件清零和使能 发生母线电流过冲事件会使 MOE 硬件清零和使能 00 : MOE 不自动清零 01 : MOE 自动清零 10 : MOE 自动清零, 且在 DRV 计数器的上溢下溢事件或 10us 后自动使能 MOE (主要用于方波驱动) 11 : MOE 自动清零, 且在 DRV 计数器的上溢下溢事件或 5us 后自动使能 MOE (主要用于方波驱动)						
[2]	EFSRC	母线电流保护事件的输入来源 0: CMP3 输出, 保护中断为 CMP3 中断 1: 外部中断 INTO 输入, 保护中断为外部中断 INTO						
[1:0]	EFDIV	母线电流保护事件滤波宽度: 00 : 不滤波 01 : 4 系统时钟周期 10 : 8 系统时钟周期 11 : 16 系统时钟周期						

29.2.9 TSD_CR(0x402F)

表 29-9 TSD_CR(0x402F)

位	7	6	5	4	3	2	1	0	
名称	TSDEN	RSV			TSDADJ				
类型	R/W	R	R	R	R/W	R/W	R/W	R/W	
复位值	0	0	0	0	1	1	1	1	
字段	名称	描述							
[7]	TSDEN	Temperature sensor detect enable. 温度检测功能使能。 0: 不使能 1: 使能							
[6:4]	RSV	保留位							
[3:0]	TSDADJ	Temperature sensor detect adj. 过温保护温度 (测量的芯片结温)							
		TSD_ADJ	保护温度(°C)						
		0000	71						
		0001	75						
		0010	80						
		0011	84						
		0100	89						
		0101	94						
		0110	99						
		0111	105						
		1000	111						
		1001	116						
		1010	123						
		1011	131						
		1100	136						
		1101	142						
1110	150								
1111	保留								

30 电源模块

30.1 LDO

MCU 内部含有两个 LDO 输出模块：VDD5 和 VDD18。

30.1.1 LDO 模块的操作说明

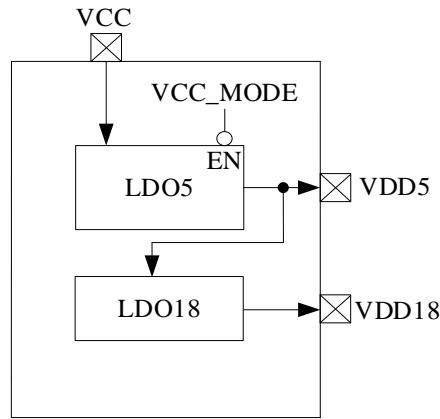


图 30-1 电源模块功能框图

LDO 模块对应的端口情况如图 30-1 所示。LDO 的作用是输入电源电压降压至 5V（VDD5）和 1.8V（VDD18），分别给芯片内部模拟和数字模块供电。其中 VDD5 可选择是内部 LDO5 产生或者外部供给，由 VCC_MODE 决定。如图 30-2 所示，在调试工具中，不勾选“Vcc Mode”，则 VCC_MODE=0，此时 VDD5 电压由内部 LDO 产生；若勾选，则 VCC_MODE=1，此时需要外接 5V 电压至 VDD5。

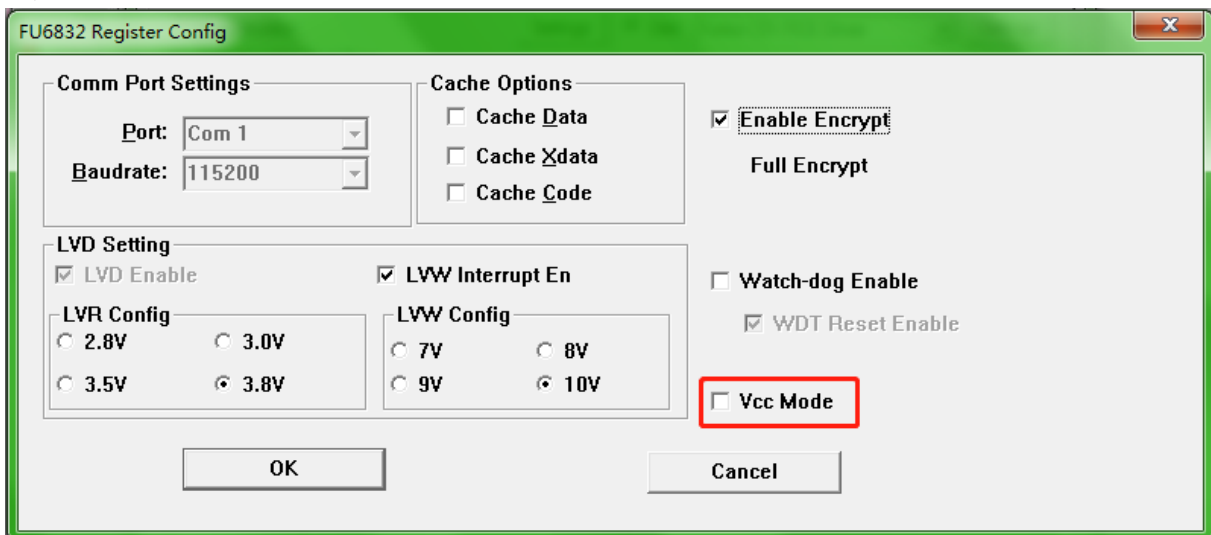


图 30-2 VCC_MODE 配置

30.2 低压检测

30.2.1 简介

MCU 低压检测包括两个部分：低电压预警和低电压复位

30.2.2 操作说明

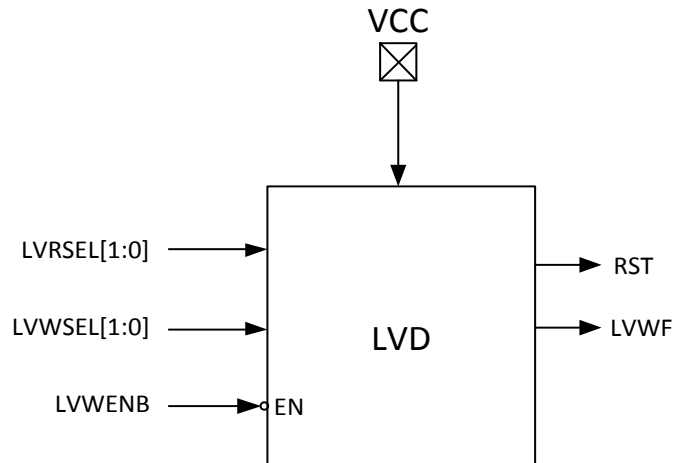


图 30-3 低电压检测模块

低压检测模块操作说明如下：

- 低电压预警和低电压复位这两个模块都是默认一直使能的。
- 低电压预警电压可设置为 7/8/9/10V 四个档位，低电压预警可以使能中断；使能中断后当 VCC 电压低于预警电压设定值时，就会触发中断。
- 低电压复位电压可设置为 2.8/3.0/3.5/3.8V 四个档位。当 VCC 电压低于复位电压设定值后，芯片就会复位。

低电压预警电压、中断配置以及低电压复位电压通过编译器中配置选项完成，如图 30-4 所示

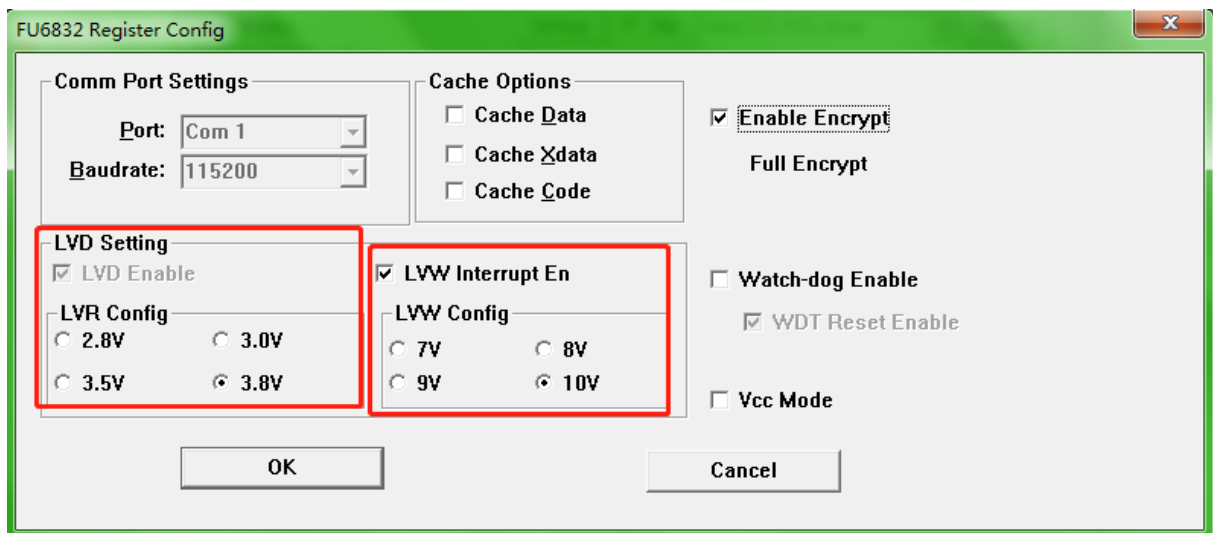


图 30-4 低电压预警电压、中断配置以及低电压复位电压设置

其中

LVR Config 设置低电压复位电压

LVW Interrupt En 设置低电压预警中断使能

LVW Config 设置低电压预警电压

30.2.3 寄存器

30.2.3.1 LVSR(0xDB)

表 30-1 LVSR(0xDB)

位	7	6	5	4	3	2	1	0
名称	RSV		EXT0CFG			TSDF	LVWF	LVWIF
类型	R	R	R/W	R/W	R/W	R	R	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	保留						
[5:3]	EXT0CFG	P0 接口外部中断 0 配置 000: 配置 P0.0 为外部中断 0 接口 001: 配置 P0.1 为外部中断 0 接口 010: 配置 P0.2 为外部中断 0 接口 011: 配置 P0.3 为外部中断 0 接口 100: 配置 P0.4 为外部中断 0 接口 101: 配置 P0.5 为外部中断 0 接口 110: 配置 P0.6 为外部中断 0 接口 111: 配置比较器 CMP4 输出端为外部中断 0 接口						
[2]	TSDF	过温状态位 0: 当前温度未处于超过设定温度的状态。 1: 当前温度处于超过设定温度的状态。 此标志位常与温度保护中断标志位(TSDIF, 即 TCON[5])配合使用, 此位表示的是动态过温状态。						
[1]	LVWF	VCC 低电标记 低电标记反映当前是否处于低电状态 0: 当前没有报警 1: 当前低电检测报警						
[0]	LVWIF	VCC 低电中断标记 该位表示是否曾经发生低电事件, 当低电压检测中断使能, 产生低电检测中断后, 该位置一, 同时进入中断。该位硬件置一, 软件写零清零。低电检测中断不使能, 该位不会硬件置一。 0: 无事件发生 1: 发生低电压检测报警						

31 FLASH

31.1 简介

MCU 片内提供了 16k 字节的空间。不仅支持全芯片擦除/写入，还支持扇区擦除/写入。

主要特性：

- 每个扇区为 128 字节，共计 128 个扇区
- 最后一扇区（地址范围：0x3F80~0x3FFF）任何时刻不会被擦除
- 扇区擦除和芯片擦除时间约需要 120~150ms

31.2 操作说明

为确保对 FLASH 操作的安全性，强烈建议在自烧录前禁止所有中断事件，以免中断处理中的 MOVX 指令对 FLASH 进行误操作。

- FLASH 在执行擦除和编程操作之前需要先解锁 FLASH，向 FLASH 编程开锁寄存器 FLA_KEY 依次写入 0x5a, 0x1f 后开启软件编程 FLASH 功能。若顺序不对或者写其它值将使此功能冻结，直到下一次复位。开锁后，任何一次写 FLA_CR 的动作都将会使 FLA_KEY 再次上锁。
- 为确保用户程序安全，在进行自写操作前，务必关闭所有中断。以防止 movx 操作误写了 rom_code。
- 程序执行过程中如果有对 Flash 进行操作，则 Flash 会被改写，CRC 也会随之改变。

31.3 FLASH 寄存器

31.3.1 FLA_CR

表 31-1 FLA_CR (0x85)

位	7	6	5	4	3	2	1	0
名称	RSV	RSV		FLAERR	FLAACT	FLAPRE	FLAERS	FLAEN
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	RSV	保留						
[6:5]	RSV	保留						
[4]	FLAERR	编程出错标志，可读 0: 对 FLASH 自写时，编程或预编程操作成功。 1: 对 FLASH 自写时，编程或预编程操作失败。						
[3]	FLAACT	FLASH 擦除/写入操作激发位 写 0 无效 写 1 表示开始 Flash 操作，如编程、擦除						
[2]	FLAPRE	扇区预编程使能，高有效（扇区擦除前须先对本扇区预编程） 0: 禁止 1: 使能 注意：只有在 FLAEN 为 1 时，FLAPRE 才起作用						
[1]	FLAERS	扇区擦除使能 0: 禁止 1: 使能 注意：只有在 FLAEN 为 1 时，FLAERS 才起作用						
[0]	FLAEN	编程使能 0: 禁止 1: 使能						

31.3.2 FLA_KEY

表 31-2 FLA_KEY (0x84)

位	7	6	5	4	3	2	1	0
名称	FLA_KEY							
名称	RSV						FLAKSTA	
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						

[7:0]	FLA_KE Y	写: FLASH 擦除/编程开锁寄存器 读: 高 6 位返回的是 0x00 读: 最低 2 位反映的是 FLASH 解锁状态位 FLAKSTA 00: 上锁 01: 0x5A 已经写入, 等待 0x1F 写入 11: 开锁 10: 冻结
-------	-------------	--

32 CRC (循环冗余校验计算单元)

32.1 CRC 功能框图

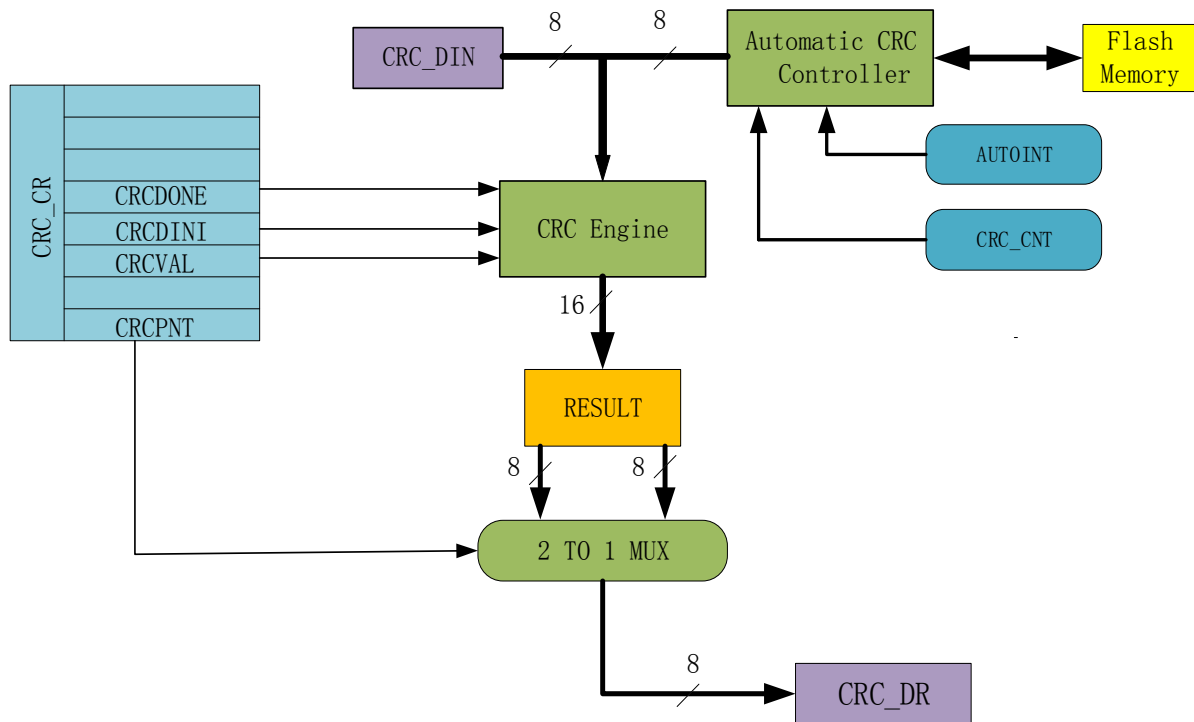


图 32-1 CRC 功能框图

CRC（循环冗余校验计算单元）是根据固定的生成多项式得到任一 8 位数据的 CRC 计算结果。如图 32-1 所示，CRC 接收 CRC_DIN 寄存器的 8 位数据，计算完成后将 16 位结果发送至内部寄存器，通过 CRCPNT 和 CRC_DR 间接访问内部结果寄存器。

表 32-1 CRC 标准与生成多项式

序号	CRC 标准	生成多项式	16 进制表示
1	CRC12	$x^{12}+x^{11}+x^3+x^2+x+1$	80F
2	CRC16	$x^{16}+x^{15}+x^2+1$	8005
3	CRC16-CCITT	$x^{16}+x^{12}+x^5+1$	1021
4	CRC32	$x^{32}+x^{26}+x^{23}+x^{22}+x^{16}+x^{12}+x^{11}+x^{10}+x^8+x^9+x^5+x^4+x+1$	04C11DB7

32.2 CRC16 生成多项式

FU6332 选择基于 CRC16-CCITT 标准的生成多项式： $X^{16} + X^{12} + X^5 + 1$ 。

32.3 CRC16 基本逻辑图

如图 32-2 所示是串行 CRC16 电路原理图，FU6332 采用并行算法实现，对每个输入字节，MCU 用一个系统时钟即可计算出结果。

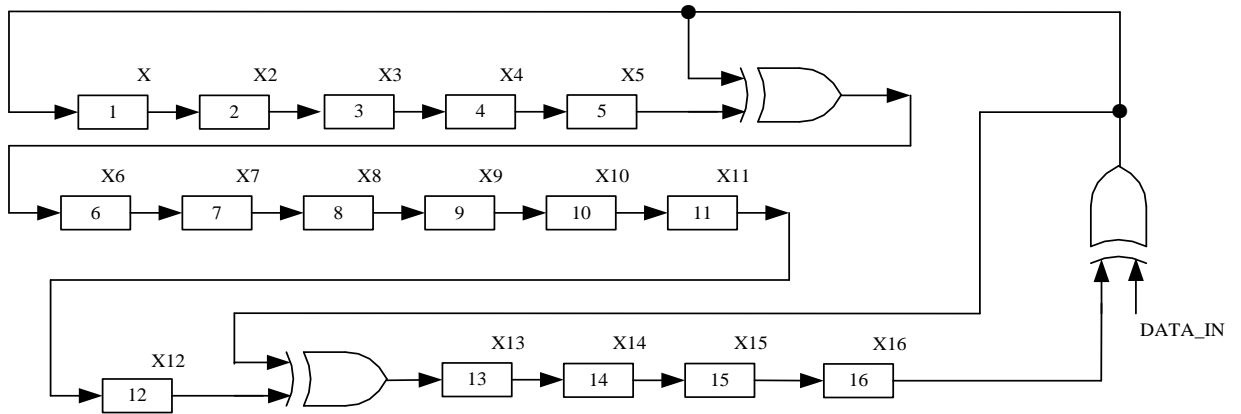


图 32-2 CRC16 电路原理图

32.4 操作说明

32.4.1 计算单个字节的 CRC

要计算单个字节的 CRC 值，请按以下步骤进行：

- 1、 根据需要，初始化 CRC_DR，这里有两种方式可以初始化：如果初始值为 0x0000 或 0xffff，那么可以通过配置 CRC_CR[CRCVAL]并且将 CRC_CR[CRCDINI]置 1；如果想初始值为任意值，那么可以通过 CRC_CR[CRCPNT]和 CRC_DR 配合进行 CRC 初始操作。
- 2、 向输入数据寄存器 CRC_DIN 写入一个数据，例如 0x63，则在下一个时钟周期内，CRC 结果将被计算出来。
- 3、 读取 CRC 结果：写 CRC_CR[CRCPNT]位为 1，软件读取结果输出寄存器 CRC_DR，得到高字节数据；写 CRC_CR[CRCPNT]位为 0，再读 CRC_DR，得到低字节数据；合并起来就是正确的 CRC 结果。

32.4.2 批量计算 ROM 数据 CRC

要计算 ROM 中某片连续区域数据的 CRC 值，请按以下步骤进行：

- 1、 初始化 CRC_DR，方法同单字节 CRC 初始化；
- 2、 向 CRC_BEG 写入适当值，设置要计算的 ROM 的起始扇区；
- 3、 向 CRC_CNT 写入适当值，设置起始扇区到结束扇区的扇区偏移量；
- 4、 向 CRC_CR[AUTOINT]写 1，保持其它位不变，会启动自动计算过程；
- 5、 读取 CRC 结果的方法同单字节 CRC 的读取方法；

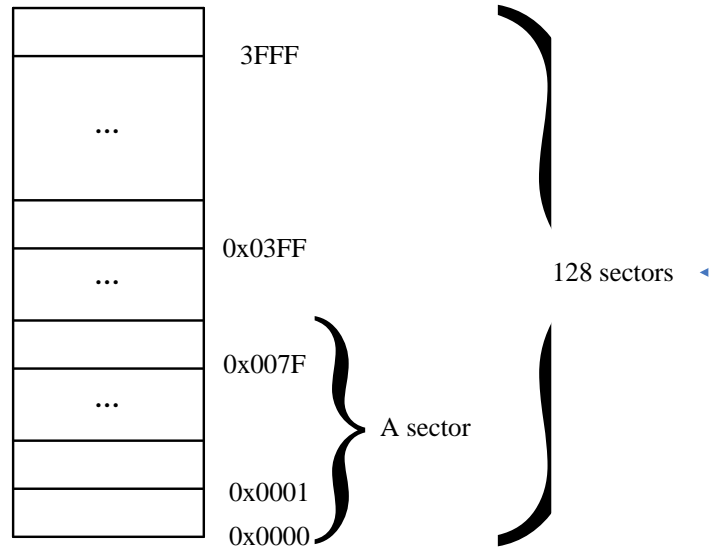


图 32-3 ROM 访问分区图

如图 32-3 所示。整个 ROM 共 16K 字节，分成 128 个 sector，编号从 sector0 到 sector127。每个 sector 包含 128 个字节。在进行 CRC 批量计算时，起始 sector 的值 CRC0BEG 可以是 0x00~0x7F 之间的任何值，包括 0x00 和 0x7F；需要计算的 sector 总数的数值 CRC0CNT 可以是 0x00~0x7F，包括 0x00 和 0x7F。

需要注意的是，随着 CRC_BEG 的值的增大，CRC_CNT 的值应该相应减小。例如，如果 CRC_BEG 的值为 0x7F，则 CRC_CNT 的值只能是 0x00，即只能计算最后一个 sector 中数据的 CRC 值。此时，如果不小心将 CRC_CNT 的值设置为 0x01 或更大的值，则 CRC 控制器硬件会自动限制计算的字节数，使 CRC 引擎只计算最后一个 sector 中数据的 CRC 值。

32.5 CRC 寄存器

32.5.1 控制寄存器：CRC_CR

表 32-2 CRC_CR (0x4022)

位	7	6	5	4	3	2	1	0
名称	RSV			CRCDON E	CRCDINI	CRCVAL	AUTOINT	CRCPNT
类型	R	R	R	R	R/W	R/W	R/W	R/W
复位值	0	0	0	1	0	0	0	0
字段	名称	描述						
[7:5]	RSV	保留						
[4]	CRCDON E	自动 CRC 计算完成标志。 在自动 CRC 计算模式过程中，硬件自动将这一位写 0，并且软件代码也会停止执行；在其它情况下，硬件自动将这一位置为 1，所以，软件读取这一位始终返回 1。						
[3]	CRCDINI	CRC 结果初始化使能 0：初始化无效 1：初始化有效； 当软件向这一位写 1 时，硬件并没有真正将 1 写入此位，而是同步产生一个时钟周期的高电平脉冲，送到 CRC 引擎，作为 CRC 结果初始化的条件。所以，不管软件向这一位写入什么值，读取时总是返回 0。						
[2]	CRCVAL	CRC 结果初始化选择位。 0：将 CRC 结果初始化为 0x0000 1：将 CRC 结果初始化为 0xFFFF						
[1]	AUTOINT	CRC 自动计算使能。 当向此位写 1 时，会自动对 Flash 的某片连续的扇区中的数据进行 CRC 计算。计算的起始块为 CRC_BEG，共计算 CRC_CNT 个扇区。 注：在启用自动 CRC 计算功能之前，应先将其它位配置好，再将这一位写 1。换句话说，这一位不能与其它位同时配置。						
[0]	CRCPNT	CRC 结果指针。 0：读取 CRC_DR 寄存器时，访问的是 16 位 CRC 结果的低字节(7-0 位) 1：读取 CRC_DR 寄存器时，访问的是 16 位 CRC 结果的高字节(15-8 位)						

注：由于 CRC 计算过程分为两大类，一类是单个字节的 CRC 计算，一类是 ROM 数据批量 CRC 自动计算。向控制寄存器 CRC_CR [AUTOINT]写入 1，会立即启动 CRC 自动计算过程。如果要计算软件写入 CRC_DIN 寄存器中的单个字节的 CRC 值，则 CRC_CR [AUTOINT]只能为 0。

32.5.2 输入数据寄存器：CRC_DIN

表 32-3 CRC_DIN (0x4021)

位	7	6	5	4	3	2	1	0
名称	CRC_DIN							
类型	W	W	W	W	W	W	W	W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	CRC_DIN	CRC 模块输入数据。 每次向此寄存器写入一个数据时，CRC 模块就自动在现有 CRC 结果的基础上，根据输入数据计算出新的 CRC 结果，并覆盖原 CRC 结果。 注：此寄存器是一个虚拟寄存器，写入的数据并不保存。读取此地址时返回 0x00。						

32.5.3 结果输出寄存器：CRC_DR

表 32-4 CRC_DR (0x4023)

位	7	6	5	4	3	2	1	0
名称	CRC_DR							
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:0]	CRC_DR	CRC 结果输出。 每次读、写此寄存器时，会根据控制寄存器 CRC_CR[CRCPNT]来决定访问的是 CRC 结果的高字节还是低字节。						

32.5.4 自动计算起点寄存器：CRC_BEG

表 32-5 CRC_BEG (0x4024)

位	7	6	5	4	3	2	1	0
名称	RSV	CRC_BEG						
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7]	RSV	保留						
[6:0]	CRC_BEG	自动计算 CRC 的 ROM 起始扇区。 例如：如果 CRC_BEG 的值是 1，每个扇区是 128 个字节，则自动 CRC 计算的起始地址是： $1 \times 128 = 128$ ，实际上是从第二个扇区的第一个字节开始						

32.5.5 自动计算块数寄存器：CRC_CNT

表 32-6 CRC_CNT (0x4025)

位	7	6	5	4	3	2	1	0
---	---	---	---	---	---	---	---	---

名称	RSV	CRC_CNT						
类型	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
7	RSV	保留						
[6:0]	CRC_CNT	自动 CRC 计算的扇区偏移量。 此值定义了需要计算 CRC 值的 ROM 扇区的偏移量，通过此值可决定自动 CRC 计算的结束扇区。						

33 休眠模式

33.1 简介

FU6332 系列提供了三种工作模式：正常，待机和睡眠。通过设置寄存器 PCON[IDLE]的值选择不同的工作模式。

各种功耗模式下的模块工作情况总结如表 33-1 所示：

表 33-1 功耗模式

电源模式	描述	唤醒源	功耗性能
正常	除去被关掉的外设，其他模块全速工作	NA	功耗较高，性能最好。
待机	CPU 时钟被门控，其他功能模块关闭或工作，由其控制位决定。 看门狗时钟被门控住。	任何中断 外部 Reset/Debug 复位	功耗低 性能灵活
睡眠	FLASH Deep-Sleep。 模拟快时钟电路关闭，MCU 软件应注意在进入睡眠前，确保 ADC、FOC、电机控制/驱动电路已处于空闲。 看门狗时钟被关闭。	外部中断， 外部 Reset/Debug 复位	功耗很低 性能灵活

※注：程序进入睡眠模式建议程序插入 3 条空语句，PCON = 0x02;_nop_();_nop_();_nop_();

33.2 PCON 寄存器

表 33-2 PCON (0x87)

位	7	6	5	4	3	2	1	0
名称	RSV		GF3	GF2	GF1	RSV	STOP	IDLE
类型	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0
字段	名称	描述						
[7:6]	RSV	保留						
[5]	GF3	通用标志位 3						
[4]	GF2	通用标志位 2						
[3]	GF1	通用标志位 1						
[2]	RSV	保留						
[1]	STOP	写 1 使芯片进入睡眠模式，唤醒后由硬件自动清 0						
[0]	IDLE	写 1 使芯片进入待机模式，唤醒后由硬件自动清 0 功耗模式： {STOP, IDLE} =1x, 系统睡眠 {STOP, IDLE} =01, 系统待机 {STOP, IDLE} =00, 系统正常工作						

34 代码保护

34.1 简介

MCU 提供了一种 FLASH 全芯片加密的方式用于保护客户的软件知识产权。此功能可以很好的保护软件免受非法的用户操作。当 FLASH 被加密后，里面的数据无法读取，只能通过硬件 CRC 校验来对比程序是否一致。

34.2 操作说明

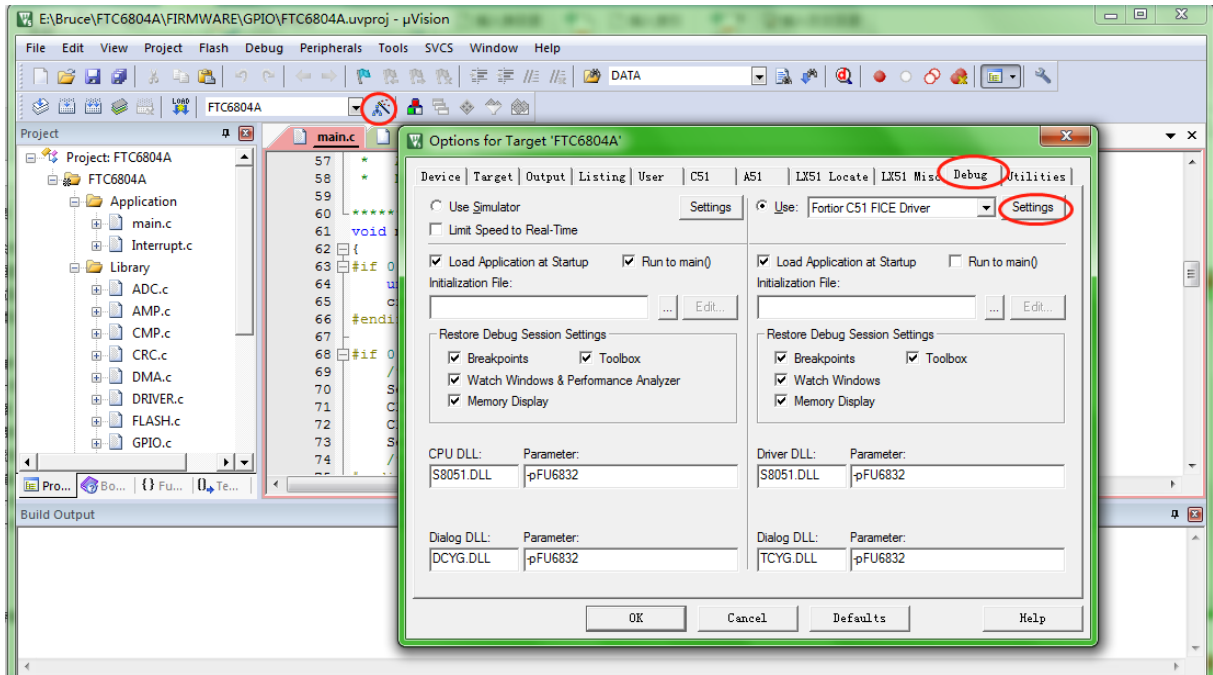


图 34-1 代码保护配置

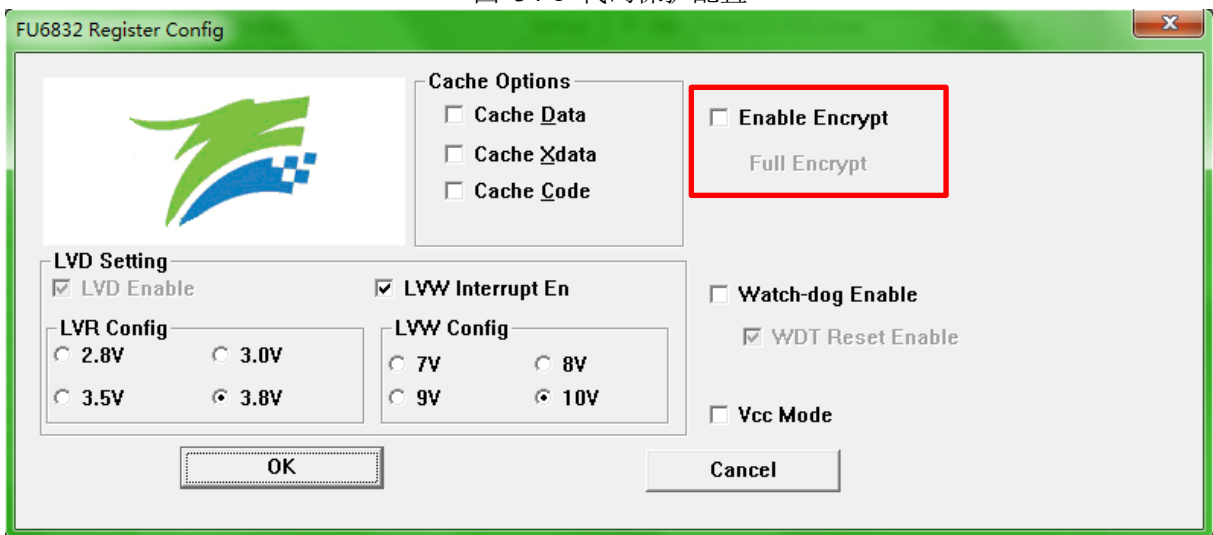


图 34-2 代码保护 全保护模式

芯片支持用户对烧录到 FLASH 的代码加密进行知识产权保护，方法及步骤依次如图 34-1 和图 34-2 所示：

步骤一：

打开 8051 集成开发工具，编译前进入 Target Options 中并选择 Debug 选项卡，按照上图 34-1 所示进行选择，并点击 Settings 进入下一步设置。

步骤二：

按照图 34-2 所示进行选择并设置，点击 OK。然后编译工程并下载，得到的.BIN 文件，烧录到 FLASH 中之后即可达到代码保护的效果。

需要说明的是，芯片具有全代码保护模式，图 34-2 所示设置为全代码保护模式，设置之后 FLASH 中的所有代码都会被保护。

35 磁阻传感器

35.1 简介

FU6332 内置 AMR 磁阻技术为基础的角度传感器，磁阻元件检测旋转磁场得到两对幅值在 120mV 左右的差分正弦信号输出到芯片管脚，通过芯片运放 1 和运放 2 放大后使用。角度传感器可以提供 180° 的角度测量范围，配合 Hall 或者其他技术时可以获得 360° 绝对位置。

35.2 使用说明

图 35-1 展现了基本角度测量过程中芯片与磁铁的位置关系，当传感器表面受到 80G 或者更大的磁场施加在平行于传感器表面，例如使用径向磁化的永磁铁放置在传感器的上方，永磁体安装在电机或者其他设备的转轴末端。当磁铁随着电机旋转时，传感器感受的磁场方向随之发生改变，同时提供对应于磁场方向 θ 的输出，图 35-2 传感器管脚输出的电压波形和角度关系，由该图可以看出，电桥 A 和 B 的输出信号都是 180° 的周期。在 0° ~180° 和 180° ~360°，输出的波形是完全一样的。因此，结合电桥 A 和 B 的输出，我们可以在 0~180° 的范围内唯一地确定角度 θ 。在具有霍尔或者其他技术的帮助下，0~360° 的角度范围内的角度都可以被精确地确定。芯片管脚输出电压如下，其中 S 典型值 12mV/V。

电桥 A 的输出电压 $V = VDD * S * \sin(2\theta)$

电桥 B 的输出电压 $V = VDD * S * \cos(2\theta)$

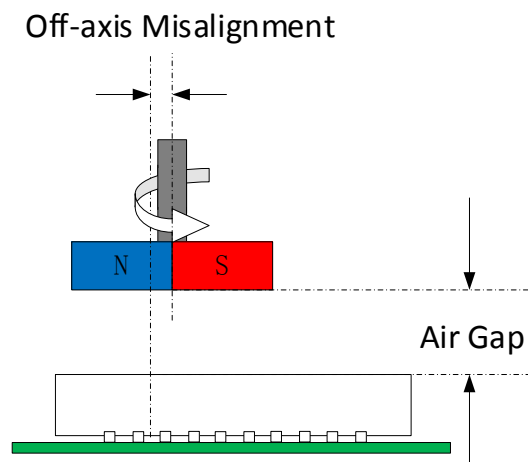


图 35-1 芯片磁铁安装方式

符号	参数	Min	Typ	Max	Unit
Dmag	磁铁直径	-	6	-	mm
Tmag	磁铁厚度	-	2.5	-	mm
Bpk	表磁强度	80	-	-	Gs
AG	空气间隙	0.5	2	-	mm
DISP	径向抖动			0.3	mm

TCmag1	NdFeB	-	-0.12	-	%/° C
TCmag2	SmCo	-	-0.035	-	%/° C

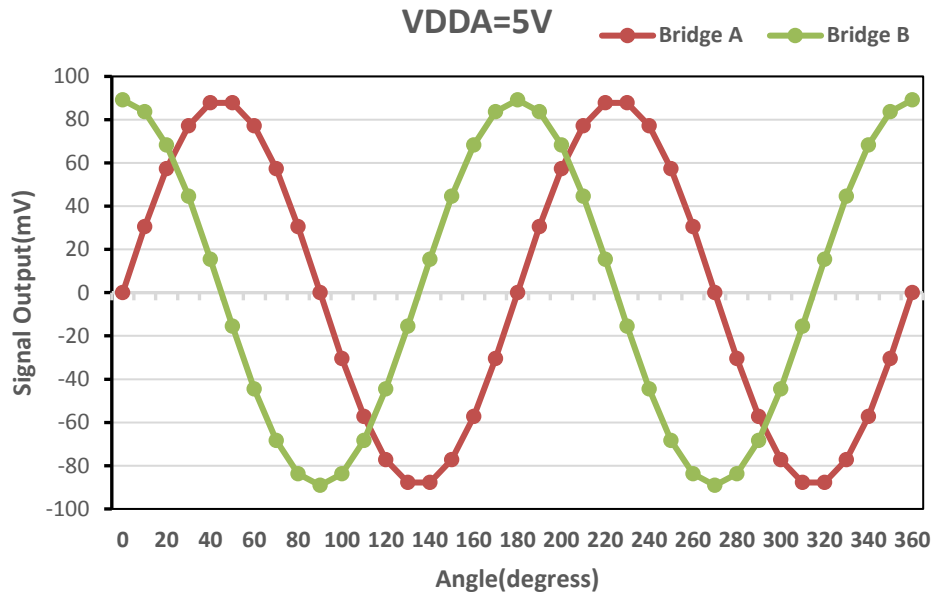


图 35-2 芯片输出角度电压波形

35.3 传感器功能框图

FU6332 关于磁传感器应用的简化框图如图 35-3，由两个交错惠斯通电桥产生正余弦模拟信号，经过外部配置的电阻调节运放放大倍数送给芯片运放，通过数模转换器（ADC）和硬件解码处理单元完成角度解码。

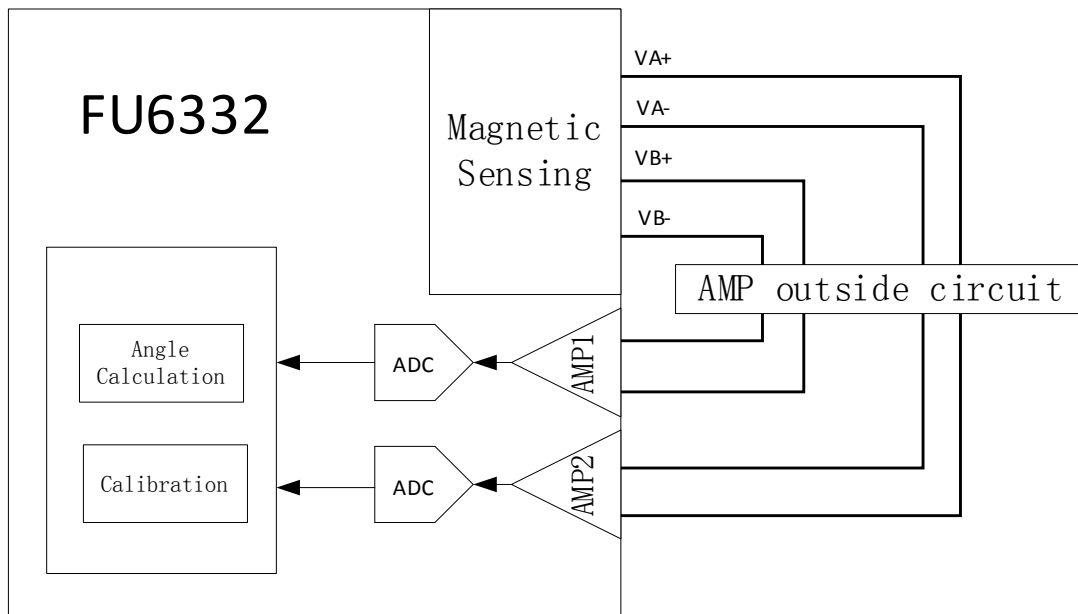


图 35-3 模块功能框图

35.4 应用电路推荐

如图 35-3，角度传感器输出的信号（VA，VB 管脚）通过芯片 AMP1 和 AMP2 运算放大器差分放大，建议放大倍数 10-20 倍，偏置电压使用芯片 VHALF 偏置电压。100pF 的电容放置在反馈回路中来降低系统带宽，同时进一步排除传感器和放大电路之外的噪声。

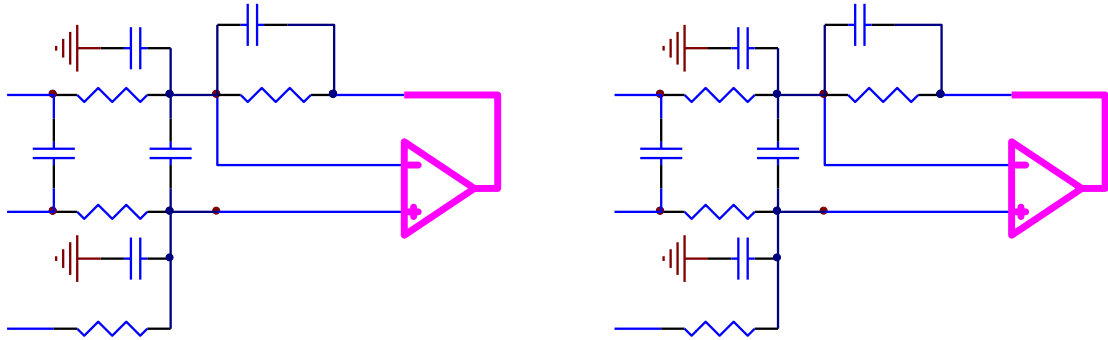


图 35-4 电路连接设计

36 修改记录 (Document Change List)

Date	Revision	Changes
2021/11/16	1.0	初始版本

Copyright Notice

Copyright by Fortior Technology (Shenzhen) Co., Ltd. All Rights Reserved.

Right to make changes —Fortior Technology (Shenzhen) Co., Ltd RSVs the right to make changes in the products - including circuits, standard cells, and/or software - described or contained herein in order to improve design and/or performance. The information contained in this manual is provided for the general use by our customers. Our customers should be aware that the personal computer field is the subject of many patents. Our customers should ensure that they take appropriate action so that their use of our products does not infringe upon any patents. It is the policy of Fortior Technology (Shenzhen) Co., Ltd. to respect the valid patent rights of third parties and not to infringe upon or assist others to infringe upon such rights.

This manual is copyrighted by Fortior Technology (Shenzhen) Co., Ltd. You may not reproduce, transmit, transcribe, store in a retrieval system, or translate into any language, in any form or by any means, electronic, mechanical, magnetic, optical, chemical, manual, or otherwise, any part of this publication without the expressly written permission from Fortior Technology (Shenzhen) Co., Ltd.

Fortior Technology(Shenzhen) Co.,Ltd.

Room203,2/F, Building No.11,Keji Central Road2,

SoftwarePark, High-Tech Industrial Park, Shenzhen, P.R. China 518057

Tel: 0755-26867710

Fax: 0755-26867715

URL: <http://www.fortiortech.com>

Contained herein

Copyright by Fortior Technology (Shenzhen) Co.,Ltd all rights Reserved.